

ČASOPIS PRO ELEKTRONIKU
ROČNÍK XXXIX/1990 ● ● ČÍSLO 5

V TOMTO SEŠITĚ

Polemiky a názory	161
NOVÁ GENERACE OBVODŮ PRO BTV	
Signálová část BTVP	
Signálový procesor typu TDA4502	162
Obvody řádkové a snímkové synchronizace	163
Doporučení pro návrh plošných spojů	170
Zvukový kanál stereofonního BTVP	
Obvod pro kvaziparalelní zpracování zvuku	172
Stereofonní dekodér TDA6600	172
Obvod pro úpravu nf signálu	173
Výkonový zesilovač	175
Obvody pro zpracování barevného signálu	
Několikanormový dekodér barev TDA4555	176
Obvod pro zlepšení strmosti hran signálů R-Y a B-Y a pro zpoždění jasového signálu, TDA4565	183
Výstupní videozesilovače	186
Převodník D/A, TDA8442	187
Dekodér teletextu	
Videoprocessor SAA5231	187
Počítačem řízený obvod teletextu, SAA5243H (ECCT)	189
Kanálový volič	
Televizní obvod pro kanálové voliče, TUA2000-4 ..	191
Syntezátor kmitočtu se smyčkou PLL, SDA3202-2	193
Paměť programů SDA2216	195
Napájecí zdroj BTVP	198
Inzerce	200

AMATÉRSKÉ RADIO ŘADA B

Vydává vydavatelství MAGNET-PRESS, s. p., Vladislavova 26, 135 66 Praha 1, tel. 26 06 51-7. Šéfredaktor L. Kalousek, OK1FAC. Redakce Jungmannova 24, 113 66 Praha 1, tel. 26 06 51-7, linka 353, sekretárka linka 355. Ročně vyjde 6 čísel. Cena výtisku 6 Kčs, pololetní předplatné 18 Kčs. Rozšiřuje PNS, v jednotlivých obzbořených sil vydavatelství NAŠE VOJSKO, administrace Vladislavova 26, Praha 1. Informace o předplatném podá a objednávky přijímá každá administrace PNS, pošta, doručovatel a předplatitelská střediska. Objednávky do zahraničí vyřizuje PNS – ústřední expedice a dovoz tisku Praha, administrace vývozu tisku, Koupakova 26, 160 00 Praha 6. Tiskne NAŠE VOJSKO, s. p., závod 08, 160 00 Praha 6, Vlastina ulice č. 889/23. Za původnost a správnost příspěvku odpovídá autor. Návštěvy v redakci a telefonické dotazy po 14. hodině. Číslo indexu 46 044. Toto číslo má vyjít podle plánu 10. 10. 1990. © Vydavatelství MAGNET-PRESS.

POLEMIKY A NÁZORY

Píši tento úvodník v době, kdy se objevily v tisku zprávy o vyhlášení stávkové pohotovosti v jednom z našich největších elektronických závodů, s. p. TESLA Rožnov. Důvodem jsou podle oficiální zprávy neutěšené poměry v tomto gigantu se 8500 zaměstnanci, z nichž v současné době asi 650 obdrželo oznámení o nepotřebnosti a lze očekávat, že totéž čeká asi 2000 dalších. Důvodů je několik, z těch podstatných je to asi ukončení výroby černobílých obrazovek, pro které není odbytu stejně jako pro značné množství vyráběných integrovaných obvodů a dalších výrobků. Vzpomenuli si na dobu, kdy se objevily první tranzistory a pak i první integrované obvody TTL, uvědomuji si, že jsme sice nebyli nikdy na světové špičce ve výrobě aktivních polovodičových součástek, ale také na na chvostu — což nás zřejmě potkalo právě nyní. A důvody?

Před časem jsme uveřejnili v úvodníku k číslu 2 tohoto časopisu příspěvky dvou autorů — ing. M. Arendáše a pana Romana Carby. Dostali jsme k nim zajímavé ohlasy a domnívám se, že neškodí, jeden z nich otisknout, neboť je v něm podle mého názoru i částečně odpověď na otázku po důvodech současného stavu. Je samozřejmě, že ne se vším, co je v dopise uvedeno, lze bez výhrad souhlasit, něco je příliš zjednodušeno, něco příliš jednostranné — nesmírně sympatická je však snaha dobrat se podstaty a navrhnout řešení.

Vážená redakce,

k oběma příspěvkům v úvodníku AR B3 mám následující doplňky. Snad bych začal od konce. Mám dojem, že pan Carba vidí vše až příliš černě. Faktem je, že na poli techniky jsme spali příliš dlouho, ale faktem také je, že jako národ máme něco, co nám mnohé jiné mohou závidět. Je to (byla to?) houževnatost, píle, zručnost a v neposlední řadě i trochu toho nadání. Člověk až žasne, kolik našich lidí se dopracovalo do význačných pozic a to snad ve všech státech světa. Bohužel co nám nejvíce uškodilo, je vidět dnes na morální stránce konání lidí, stálým slibováním blahobytu, nerespektováním vzdělání a morálních vlastností, trvalým poklesem životní úrovně atd. vznikla ve značné části obyvatel republiky nedůvěra v cokoli a především lhostejnost — lhostejnost vždy a ke všemu. Jsem však přesvědčen, že tam, kde stojí v čele kolektivu člověk s odpovídajícími schopnostmi, s jasným cílem a se zápalom pro práci, dokáže přivést tento kolektiv rychle k žádanému cíli. Za své dlouholeté činnosti, téměř vždy jako řadový výzkumník, s bolestí jsem pozoroval, jak stále a to čím dále tím více byla znevažována výzkumná činnost, jež je tak významná v rozvoji techniky. Zde je podle mého názoru nedozírné pole, jak zlepšit situaci. Věřím, že když budou mít vývoj a výzkum odpovídající místo, když se nebude vyvíjet „do šuplíku“ nebo věci již jinde dávno vyvinuté, když budou ve výzkumu ti, kteří tam patří, bude vše lepší, neboť výzkum a vývoj jsou jedním z rozhodujících činitelů rozvoje průmyslu i společnosti. Tolik k článku pana Carby.

Snad ještě dovětkem je nutné dodat, že ke každému povolání je třeba mít lásku, jež, jak se říká, hory přenáší. Jsem přesvědčen, že nová doba „proseje“ všechny ty „neumětely“, kteří se často drželi a dodnes i drží ve vedoucích pozicích a to často jen pro vlastní prospěch. Má-li totiž výzkumník (a nejen výzkumník) lásku ke

svému povolání, neptá se vždy pouze „za kolik“, ale pracuje bez ohledu na čas, s řešením problému vstává i ulehá, jeho nejoblíbenějším námětem rozhovoru je diskuse o problému. V této souvislosti jednu poznámku k věci — na prospěch řešení je často i manuální zručnost, která umožňuje nové úkoly řešit plynule a ve zkrácených lhůtách. Často by neškodilo, aby výzkumný pracovník měl i profesi dílenskou — a právě radioamatérství je jednou ze zálib, jež vychovává „dorost“ i v tomto směru.

Markantním důkazem mého tvrzení jsou např. třicátá léta, kdy se i naši radioamatéři ve značné míře přičinili o rozvoj krátkovlnné techniky. Je jim třeba pouze dát vhodné podmínky, lépe řečeno, umožnit jim, aby se mohli svým koníčkem zabývat na úrovni a neztráceli čas např. sháněním tak základních součástek, jako jsou např. rezistory a kondenzátory. Schvaluji proto snahu ing. Arendáše v plném rozsahu (viz úvodník v B2). Co bych však zvláště podtrhnul, je otázka přístrojové techniky.

Každý řemeslník podle své profese má alespoň základní vybavení, „metr“, posuvné měřítko, mikrometr apod. Co má však k dispozici na druhé straně výzkumník nebo radioamatér? Co má na zjišťování různých elektronických procesů? Úsudek? Jen úsudek? Kolik amatérů má možnost měřit odpory menší než 0,1 Ω? A co teprve malé kapacity a indukčnosti? Jak zjišťovat různé mikro a nanosekundové jevy? Kde jsme s naukou Komenského „Svět v obrazech“?

Jistě mi mnozí namítnou — vždyť máme různé kluby, kde si vše potřebné může každý změřit. Mají jistě částečně pravdu, ale pouze částečně — chce-li dnes někdo vědět, kolik je hodin, neběží k radnici či ke kostelu, aby zjistil, kolik je hodin. Samozřejmě jsou náramkové hodinky a dokonce hodinky, řízené krystalem. Tu jsme právě u kořene věci. Proč by nemohl každý, kdo má o to zájem, vlastnit např. osciloskop do 100 MHz? Jistě mi můžete opět namítnout — to právě je a vždy bylo účelem AR, copak nevyšlo dostatek článků v tomto směru? Ale ano — máte pravdu — ovšem „time is money“. Jestliže amatérovi trvá zhotovení jedné desky s plošnými spoji např. jednu hodinu, pro 1000 amatérů je to 1000 hodin, čili půlroční práce jednoho pracovníka. A tu jsme u té zásadní otázky — jak pomoci všem zájemcům o stavbu elektronických přístrojů z bryndy. Snad především tím, co navrhuje ing. Arendáš: Výběrem dobrých, osvědčených schémat na dobové odborné výši a to především pokud jde o měřicí přístroje. S tím souvisí i další návrh — nebylo by možné, když je tolik zájemců o soukromé podnikání, aby někdo vyráběl skříňe, různé části přístrojů a další potřeby (transformátory), a to případně i na objednávku, za přijatelné ceny? Jednoduchá skříňka za 200 až 300 Kčs není totiž podle mého názoru řešením a levnější v podstatě není možné získat.

Před mnoha lety byl v AR uveřejněn článek o tom, jak redakce sestavovala stavebnici kalkulátoru od fy Heathkit. V článku bylo uvedeno, že přístroj je možné u fy objednat i sestavený a to za velmi přijatelnou cenu. To by byl, myslím, vynikající příspěvek soukromých podnikatelů, kdyby se něco podobného podařilo uskutečnit i u nás. První vlastňovky se objevily i u nás — prodej součástek (i zahraničních) se zřejmě rozbíhá velmi slibně, jde o to, aby nezůstalo jen u součástek.

Tolik, pokud jde o amatéry. A pokud jde o profesionály — přeji jim smysluplné úkoly, dobré vybavení, odborné vedení a minimum administrativy a co nejkratší dobu mezi návrhem a realizací, možnost podívat se, jak „to dělá“ jinde“ a dostatek sil k tomu, nenechat se

(alespoň v nejbližší době) otrávit zdánlivě „neprůstřelnými“ poměry.

Tolik snad k oběma příspěvkům. Hodně úspěchů v dalším podnikání přeje všem

ing. O. Vyjádák,
Bratislava.

Co k tomu dodat? Snad nejvhodnější bude citát z publikace Tomáše Bati (1925): Podnikatelské myšlení jest takové, které má iniciativní poměr k práci. Má míti snahu docilovati s nejmenší námahou největších výkonů. Bojuje proti ztrátám. Pohnutkou

k tomuto myšlení je zisk, jehož výše záleží na vynalézavosti člověka, podnikatele. Je to ta vynalézavost, která objevuje nové služby, kterých lze lidem poskytnout, nebo zdokonaluje služby dosavadní a provádí tyto služby tak dobře, že vždy přináší zisk.

NOVÁ GENERACE OBVODŮ PRO BTV

Ing. Václav Teska

S rozvojem barevných televizních přijímačů ve světě se vyvíjejí i nové integrované obvody, které kromě vyššího stupně integrace přinášejí i lepší technické parametry, menší počet nutných vnějších součástek, vyšší užitnou hodnotu TVP, lepší produktivitu výroby a větší spolehlivost. V následujícím přehledu jsou uvedeny pouze ty IO, které se mají po roce 1990 vyrábět u nás a našich sousedů. Protože v současné době nejsou ještě známa typová označení těchto IO, jsou v následujícím článku použita originální označení těchto IO, jak se v zahraničních BTVP používají.

Jedná se o tyto IO:

SAA3006 – kodér dálkového ovládání,
SAA5231 – teletextový procesor,
SAA5243H – teletextový obvod řízený mikroprocesorem,
SDA2080 – řídicí mikroprocesor (μC),
SDA3202 – syntezátor pro kanálový volič,
HM6264 – paměť SRAM 8k × 8bit,
PCF8571 – paměť SRAM 256 × 8bit s přijímačem sběrnice I²C,
TDA3048 – zesilovač povelů dálkového ovládání,
TDA3654 – snímkový rozklad (rozklad V),
TDA4050 – zesilovač povelů dálkového ovládání,
TDA4502 – signálový procesor,
TDA4555 – několikanásobný dekodér barev,
TDA4565 – obvod CTI a zpoždění jasového signálu,
TDA4580 – videokombinace,
TDA4601 – obvod pro řízení spínaných napájecích zdrojů,
TDA6200 – obvod pro úpravu nf zvukového signálu,
TDA6600 – dekodér stereofonního dvouzčného doprovozu,
TDA8442 – D/A převodník sběrnice I²C.

Popis funkce těchto IO včetně jejich praktického zapojení spolu s návrhem plošných spojů a rozmístění součástek je uveden v následujících kapitolách.

Signálová část BTVP

Na obr. 1 je zapojení signálové části BTVP včetně nf výkonového stereofonního zesilovače a snímkového rozkladu. Ze signálové části zde naopak chybí dekodér barev a teletextu s videokombinací, které jsou popsány v následujících kapitolách, jakož i kanálový volič.

Signálový procesor typu TDA4502

Z obr. 1 a 2 je zřejmé, že signálový procesor TDA4502 je sestaven z části pro zpracování mf obrazového signálu, přepínače videosignálu, obvodů pro zpracování synchronizačních signálů, obvodů pro řízení snímkového a řádkového vychylování.

Část pro zpracování mf obrazového signálu

Tato část je sestavena z obrazového čtyřstupňového mf zesilovače, synchrodemodulátoru, protiporuchového invertoru, videopředzesilovače (výstup signálu FBAS), detektoru přebuzení, obvodu pro posuv fáze referenčního signálu, detektoru a zesilovače AVC a vypínače ADK.

Mf obrazový zesilovač je tvořen čtyřmi stejnosměrně vázanými rozdílovými zesilovači; na výstup každého rozdílového zesilovače jsou zapojeny dva emitorové sledovače, které „odlehčují“ výstupy jednotlivých stupňů a vyrovnávají stejnosměrné úrovně mezi jednotlivými stupni. Výstup každého stupně je dvojčinný, takže na jeho výstupu dostáváme signál ve fázi a protifázi se vstupním signálem. Symetrické zpracování mf signálu zajišťuje dobrou stabilitu celého mf zesilovače. Aby bylo možné zpracovat vstupní signál v rozsahu napětí 60 dB, jsou první tři stupně řízeny ze zdrojů proudu AVC a jejich zesílení se mění elektronickými rezistory, zapojenými mezi emitory těchto tří prvních stupňů. Regulace AVC pracuje v rozsahu 0,1 až 100 mV vstupního signálu, přičemž v rozsahu vstupního signálu 0,15 až 47 mV se výstupní napětí mění o 1 dB. Transistorem T₁ jsou kompenzovány ztráty filtru F₁ v rozsahu 8 a 9 IO₁ je 1,3 kΩ/5 pF a je vhodná pro připojení filtru F₁. Pracovní bod mf zesilovače je stabilizován dvěma stejnosměrnými zpětnými vazbami, z nichž první je zavedena do všech čtyř stupňů a druhá do druhého a čtvrtého stupně. Signál z výstupů emitorových sledovačů za čtvrtý stupněm je veden do převodníku napětí–proud, na jehož výstupu (vývod 10 IO₁) je zapojen filtrační kondenzátor C₁₁, potlačující zbytky mf signálu. Z výstupu tohoto převodníku je signál veden přes vnitřní rezistor na vstup mf zesilovače (vývod 8 IO₁). Vývody 8 a 9 IO₁ nesmí být zkratovány na zem, protože se tím, narušuje stabilita pracovního bodu mf zesilovače. Aby při velkém vstupním signálu byla zajištěna stabilita pracovního bodu mf zesilovače, je přes rozdílový zesilovač zavedeno do čtvrtého stupně mf zesilovače ss zpětnovazební napětí. Na vstupy tohoto rozdílového zesilovače je přiváděno napětí jednak ze zdroje referenčního napětí a jednak z výstupu převodníku napětí–proud; výstupní napě-

tí zesilovače se přičítá k výstupnímu napětí třetího mf stupně.

Obrazový synchrodemodulátor. Pro demodulaci obrazového mf signálu je použit dvojčinný demodulátor, který oproti demodulátoru obalové křivky nemá kvadratické chyby. Pro jeho buzení je použit nemodulovaný referenční signál, odvozený z mf obrazového signálu. Zbytky modulace postranních pásem způsobují fázovou a amplitudovou modulaci mf obrazové nosné, a proto je potřebné mf signál nejdříve zesílit, úzkopásmovým filtrem odfiltrovat nosnou obrazu a omezit ji. Filtr odstraňuje zbytkovou fázovou modulaci a omezením se odstraní zbytková amplitudová modulace. Výsledek demodulace je závislý na šířce filtru L₄C₂₃R₂₂ a jeho optimální šířka je ±0,75 MHz. Filtr je zapojen do kolektorů rozdílového zesilovače, jehož výstupní impedance Z_{20–21} je 8 kΩ, takže při Q₀ = 65 a požadované šířce pásma 1,3 MHz je nutné připojit paralelně k L₄ rezistor R₂₂ = 3,3 kΩ. Synchrodemodulátor je sestaven ze dvou křížově zapojených rozdílových zesilovačů se zdroji proudu v emitorech, které jsou buzeny přes další rozdílový zesilovač mf výstupním signálem. Báze křížově zapojených rozdílových zesilovačů jsou buzeny napětím z detekčního obvodu. Vzhledem k symetrickému zpracování signálu je potlačena základní harmonická spínacího signálu, vř směšovací produkty a nesymetrie způsobená zbytky nosného obrazu, které jsou potlačeny dolní propustí v kolektorovém obvodu synchrodemodulátoru. Demodulovaný signál je přes další rozdílový zesilovač s proudovým zrcadlovým výstupem veden do videopředzesilovače a protiporuchového invertoru.

Protiporuchový invertor a videopředzesilovač. Videopředzesilovač je emitorový sledovač s tranzistorem n-p-n a zdrojem proudu v emitorech (I_E = 2 mA). Při odporu zdroje 50 Ω je na vývodu 17 (výstup FBAS) kladný výstupní signál se zápornými synchronizačními impulsy, který má při signálu „pruhy“ mezivrcholovou úroveň 2,7 V, mv úroveň synchronizačních impulsů je 2,9 V. Krátkodobá rušení ve vf a mf signálu nemají vliv na referenční signál v demodulátoru. V závislosti na fázi rušivého signálu se ve videosignálu objevují kladné a záporné impulsy různých amplitud, které na obrazovce způsobují nežádoucí tmavé a bílé skvrny, které se v IO₁ potlačují protiporuchovým invertorem. Videopředzesilovač je z demodulátoru buzen přes invertující zesilovač a protiporuchový invertor. Při běžném signálu je emitorový sledovač uzavřen. Pokud při velkých rušivých impulsích nedosáhne výstupní napětí synchrodemodulátoru dané úrovně, emitorový sledovač povede. Při dalším zmenšení úrovně vstupního signálu se zmenšuje i výstupní napětí video ze špičkové úrovně bílé na střední úroveň šedé a vý-

stupní odpor emitorového sledovače bude podstatně menší, než odpor paralelně připojeného invertujícího zesilovače. Pokud s dozrívajícím rušivým impulsem nebude opětovně překročena prahová úroveň demodulátoru, celý obvod přechází do lineárního pracovního režimu. Součinností videopředzesilovače s protiporuchovým invertorem obdržíme přenosovou charakteristiku, která je při běžných signálech lineární – ohýbat se začíná při mezních úrovních. Tímto způsobem lze z obrazovky odstranit „ultrablí“ skvrny.

Automatická regulace zisku (AVC) a detektor přebuzení. Aby měl zesilovač a kanálový volič mohly bez přerušení zpracovat velké vstupní signály a bylo dosaženo dobrého poměru signál–šum, musí být ovládány AVC. V IO_1 se pro řízení AVC používá napětí synchronizačních impulsů, které je nezávislé na hloubce modulace. V IO_1 je pro zjištění okamžité úrovně synchronizačních impulsů použit komparátor, dodávající proud, je-li napětí videosignálu větší než vnitřní referenční napětí. Tímto proudem je vybíjen C_{21} (vývod 19 IO_1), který se dobíjí přes R_{20} . Napětí U_{19} (na vývodu 19 IO_1) je řídicí veličinou obvodu AVC a je minimálně 9 V při malém nebo žádném vstupním signálu. Se zvětšujícím se signálem se U_{19} zmenšuje. Vstupní signál pro komparátor je odebrán z videopředzesilovače po vyloučení rušivých signálů v protiporuchovém invertoru a po vyfiltrování v síťce signálů dolní propusti druhého řádu. Během synchronizace je komparátor klíčován impulsy z řádkového synchronizačního obvodu, takže poruchy vzniklé mimo dobu klíčování nemají vliv na obvod AVC. Informaci o jednotlivých stavech dává napětí U_{22} (vývod 22 IO_1). Při $U_{22} \geq 2,9$ V se jedná o zasynchronizovaný stav, při U_{22} mezi 0,8 až 2,4 V o nezasynchronizovaný stav a při $U_{22} < 0,8$ V o synchronizaci cizím signálem. Při velkém vstupním signálu, zapnutí TVP nebo změně vysíláče pracuje AVC se zpožděním, takže se měl zesilovač nemůže přebudit. Proti přebuzení je v IO_1 vestavěn detektor přebuzení, který je ve funkci při nezasynchronizovaném stavu a při maximálním zesílení měl zesilovače. Detektor přebuzení, zapojený jako dvoucestný usměrňovač s předpětím, je buzen vstupním signálem čtvrtého stupně měl zesilovače. Při překročení prahové úrovně generuje detektor přebuzení proud, kterým se vybíjí C_{21} , napětí U_{19} se zmenšuje a tím se zmenšuje i zesílení celého měl zesilovače. Napětí U_{19} je přes emitorový sledovač vedeno na dělič napětí, z něhož jsou odebrána čtyři napětí – tři pro zdroje proudu AVC, z nichž jsou řízeny elektronické rezistory v prvních třech stupních měl zesilovače, a jedno pro řízení zesilovače AVC, na jehož výstup je připojen obvod AVC kanálového voliče s tranzistorem p-n-p. Zesilovač AVC dodává proud (vývod 5 IO_1) I_5 až 7 mA, závislý na napětí U_{19} . Zesilovač AVC je rozdílový zesilovač, na jehož jeden vstup je přiváděno napětí z nejvyšší odbočky děliče napětí a na druhý vstup referenční napětí, které je závislé na nastavitelném napětí U_1 (vývod 1 IO_1). Proud I_5 je generován pouze tehdy, je-li řídicí napětí blízké referenčnímu, takže bod nasazení regulace AVC v kanálovém voliči lze měnit napětím U_1 . Na výstupu zesilovače AVC je tranzistor s otevřeným kolektorem, takže je nutné na vývod 5 IO_1 připojit R_{12} , R_{13} a jejich odpory zvolit tak, aby U_5 pod bodem nasazení AVC v kanálovém voliči bylo závislé na R_{12} , R_{13} a nad tímto bodem se rychle zmenšovalo se zvětšujícím se vstupním signálem.

Získání řídicího napětí pro obvod ADK. Synchronodemodulátor pro svoji funkci potřebuje nemodulovanou nosnou obrazu, která vznikne při přesném naladění TVP, kterého lze dosáhnout obvodem ADK. Řídicí napětí

obvodu ADK je závislé na kmitočtu nosné obrazu a lze je získat ze synchronodemodulátoru, na jehož jeden vstup je přiveden měl signál a na druhý referenční měl signál nosné obrazu, jehož fáze je závislá na okamžitém měl kmitočtu; je 90° , je-li měl kmitočet roven kmitočtu nosné obrazu. Výstupní měl signál z tohoto synchronodemodulátoru je nulový při kmitočtu nosné obrazu a mění se při zvyšování nebo snižování tohoto kmitočtu. Požadovaný posuv fáze o 90° je v IO_1 realizován vnitřním symetrickým fázovacím článkem RC a demodulátor ADK je klíčován klíčovací impulsem, aby byla vyloučena závislost řídicího napětí ADK na obsahu obrazu. Na výstupu demodulátoru (vývod 18 IO_1) vzniká buď nulový nebo kladný či záporný řídicí proud $I_{18} = 2,6$ mA. Protože na přívodu ADK ke kanálovému voliči je vždy potřebné nějaké základní napětí (obvykle 6 V), je toto napětí v obr. 1 nastaveno R_{18} , R_{19} na vývodu 18 IO_1 a zbytky v měl signálu jsou odfiltrovány C_{20} . Výstup ADK je připojen, je-li $U_{22} > 6,8$ V nebo $U_{22} < 0,8$ V. Při $U_{22} = 0,8$ až $6,8$ V je ADK odpojen, aby při přeladování TVP bylo zajištěno zachycení ADK na nosnou obrazu. Změnou R_{23} lze dosáhnout stavu „umlčení“ a ADK „vypnutí“. Signál ADK je závislý na U_{19} a při $U_{19} > 9$ V neteče vývodem 18 žádný proud, protože ADK je odpojeno. Při zapnutí ADK a vnějším děliči 2×470 k Ω je strmost detektoru $dU_{18}/dI_{mf} = 80$ mV/kHz.

Videopřepínač

Kromě měl signálu FBAS je na vývodu 17 IO_1 mezinosný měl signál zvuku. Protože v měl signálu ze zásuvky SCART není zvukový měl signál, je nutné mezi vývod 17 IO_1 a SCART 20 (vývod 19 konektoru) zapojit odlaďovač F_2 , potlačující měl signály kmitočtů 5,5 a 6,5 MHz. Výstupní měl signál FBAS má mezivrcholovou úroveň 2 V a výstupní mezivrcholová úroveň ze SCART je 1 V/75 Ω (měřeno mezi úrovní synchronizačních impulsů a úrovní bílé). Pro srovnání těchto úrovní je mezi výstup F_2 a SCART 20 zapojen emitorový sledovač T_2 s děličem napětí R_4 , R_{48} v emitoru. Protože měl signál z výstupu videopřepínače (vývod 14 IO_1), určený k buzení dekodéru barev, teletextu a obvodů synchronizace, nesmí obsahovat mezinosný měl signál zvuku, je měl signál FBAS odebrán na vstup videopřepínače (vývod 15 IO_1) nikoli z vývodu 17 IO_1 , nýbrž z výstupu F_2 a vazba je zajištěna C_{19} , protože ss napětím U_{15} ovládáme přepínání ss videopřepínače. Druhý vstup videopřepínače (vývod 12 IO_1) je přes C_9 připojen na SCART 19, kde je vstupní úroveň 1 V (mv). Na výstupu videopřepínače (vývod 14 IO_1) je kladný videosignál se zápornými synchronizačními impulsy o úrovni 2,5 V (mv). Videopřepínač je ovládán ss napětím U_{15} , přivedeným na SCART 8 a pro jeho oddělení od měl signálu FBAS je použit R_{44} . Při $U_{15} = 0$ až 5 V je zapojen vnitřní měl signál FBAS a při $U_{15} = 8$ až 12 V vnější videosignál.

Obvody řádkové (H) a snímkové (V) synchronizace

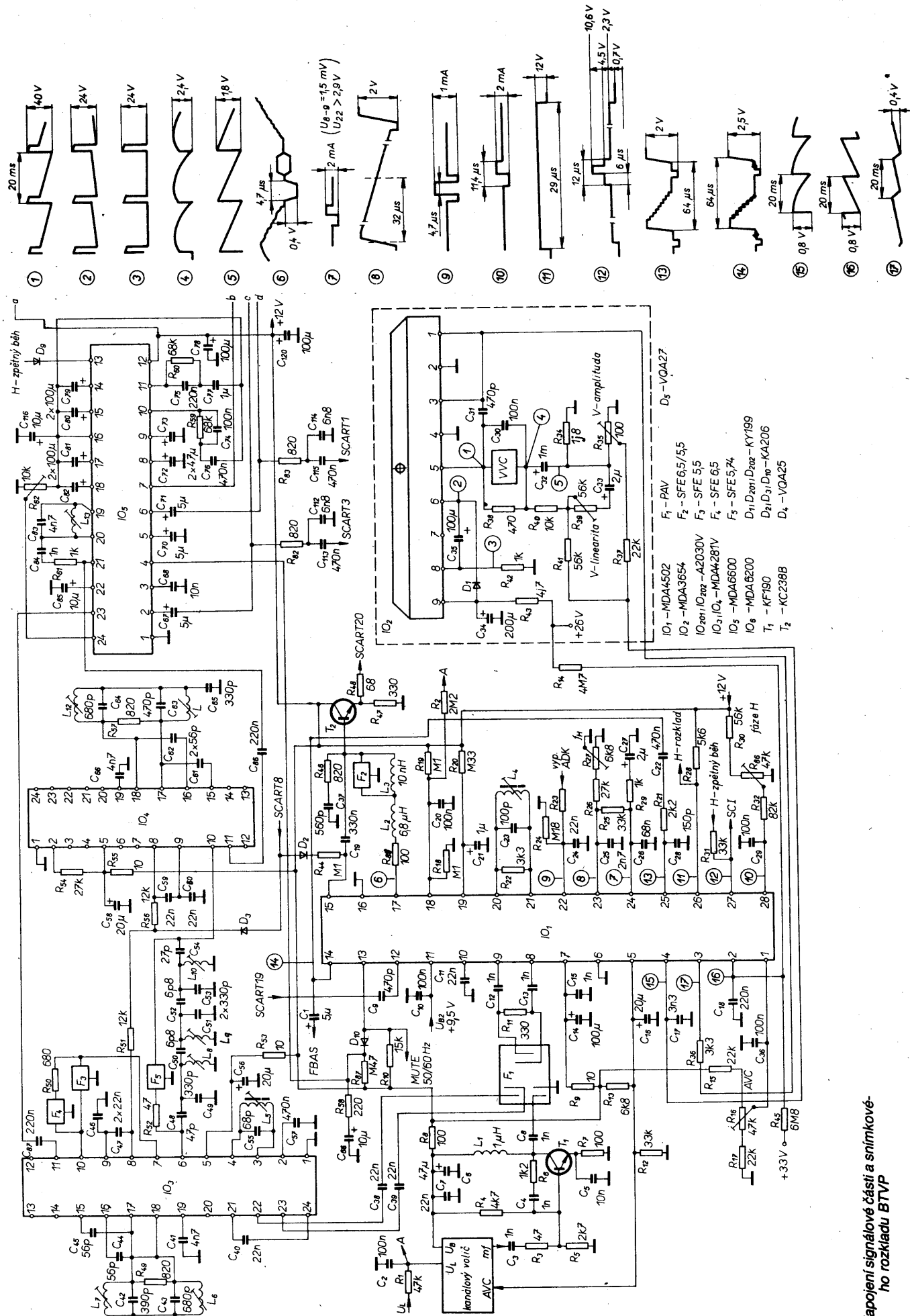
Pro tvorbu rastru na obrazovce jsou k řízení rozkladů požadovány měl signály, synchronizované impulsy televizního měl signálu. Synchronizační impulsy jsou v IO_1 využity pro řízení obvodů, sestavených z:

- oddělovače synchronizačních impulsů,
- řádkového synchronizačního obvodu se dvěma regulačními obvody, koincidenčního detektoru s logikou řízení a generátorem klíčovacího impulsu,
- snímkového synchronizačního obvodu s integrátorem a děličem,
- pomocných obvodů pro generování klíčovacího impulsu a vytvoření složeného kombinovaného impulsu SCI (sandcastle).

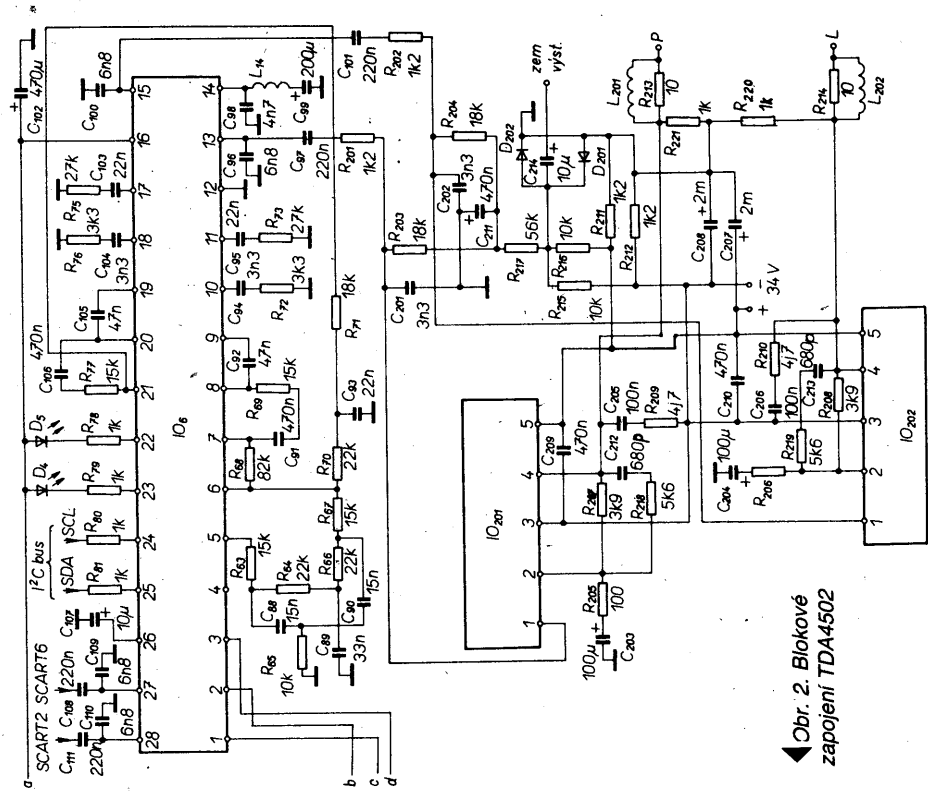
Oddělovač synchronizačních impulsů. Měl signál FBAS beze zbytků mezinosného sig-

nálu zvuku je z výstupu videopřepínače veden přes R_{21} , C_{22} na vstup oddělovače synchronizačních impulsů (vývod 25 IO_1). C_{28} a R_{21} tvoří dolní propust s mezním kmitočtem asi 1 MHz, potlačující zbytky v měl signálu. Oddělovačem je tranzistor n-p-n v zapojení se společnou bází, který je buzen do emitoru, v němž je zapojen zdroj proudu I_E asi 9,5 μ A. Napětí báze tohoto tranzistoru $U_V = 5$ V. Na jeho kolektoru jsou oddělené synchronizační impulsy. Pokud je U_{25} menší než U_V , je tranzistor otevřen a nabíjí se C_{22} . V ustáleném stavu během záporných synchronizačních impulsů jsou tyto impulsy na kolektoru oddělovače vždy. Během periody řádků je vnější napětí a tím i napětí U_{25} větší, oddělovač je uzavřen a C_{22} se vybíjí konstantním proudem. Vybíjení se mění na nabíjení a obráceně při úrovni odříznutí, která je při $R_{21} = 2,2$ k Ω asi 30 % amplitudy synchronizačních impulsů. Zmenšit R_{21} pod 2,2 k Ω se nedoporučuje, protože přestávají pracovat ostatní části synchronizačních obvodů v IO_1 . Kapacita kondenzátoru C_{22} se volí tak, aby časová konstanta $C_{22}R_{21}$ byla značně delší než je perioda řádku T_H . Doba změny náboje $t_{\tau} = 12$ ms = $12,6 R_{21} C_{22} = 185 T_H$. Oddělené měl signály synchronizačních impulsů jsou vedeny do koincidenčního detektoru H, do fázového detektoru FD₁ a integrátoru V.

Řádková synchronizace. Úkolem obvodu synchronizace H je získat budící měl signál pro koncový stupeň H, potlačit vnější rušení a nastavit správnou fázi vůči televiznímu synchronizačnímu měl signálu. Přímá synchronizace koncového stupně H oddělenými synchronizačními impulsy není vhodná, protože pak je odolnost proti rušení malá. Proto se v současné době pro řízení koncových stupňů H používají synchronizované oscilátory, které kmitají i při rušení a krátkodobém výpadku synchronizačních impulsů. Takový obvod má mít velkou odolnost proti rušení, krátkodobým výpadkům a velký rozsah zachytávání. To jsou však protichůdné požadavky, které lze splnit jen synchronizačním obvodem s přepínatelnými vlastnostmi. Nejvhodnější pro tento účel je fázová regulační smyčka RO₁, sestavená z fázového detektoru FD₁, dolní propusti DP₁, napěťově řízeného oscilátoru VCO₁ a fázové reference RF₁ (viz obr. 2). Výstupní napětí z FD₁ je úměrné rozdílu fází mezi vnějším synchronizačním měl signálem a měl signálem z RF₁. DP₁ odfiltruje v měl signálu a výstupním napětím z DP₁ je řízen VCO₁. RF₁ určuje fázi „pily“ VCO₁ hranou impulsu. Napětím VCO₁ je řízen FD₁. Při dobře navrženém RO₁ vzniká jen malý rozdíl fází mezi RF₁ a synchronizačním měl signálem, který je úměrný rozdílu kmitočtu volně kmitajícího VCO₁ a kmitočtu synchronizačního měl signálu. Statické a dynamické vlastnosti RO₁ jsou dány strmostí fáze FD₁, kmitočtovou charakteristikou DP₁ a jeho časovou konstantou a strmostí nastavení VCO₁. Strmost fáze je dána derivací časového rozdílu hran obou vstupních měl signálů FD₁. Při činiteli přenosu DP₁ na nízkých kmitočtech rovném 1 je celková strmost RO₁ dána df_{osc}/dt . Při zasynchronizování RO₁ je $f_{osc} = f_{sync}$ a df je fázová chyba mezi měl signálem VCO₁ a měl signálem synchronizačním při změně df_{sync} kmitočtu vstupního měl signálu. Strmost regulace je nepřímo úměrná statickým fázovým chybám. Při větší strmosti se zkracuje doba náběhu RO₁, zvětšuje se rozsah zachycení a šumová šířka pásma, která je mírou kolísání fáze způsobené zašuměnými měl signály. Celková strmost regulace je dána strmostí FD₁ a strmostí nastavení VCO₁, takže přepínáním obou strmostí se lze přizpůsobit daným požadavkům. Nejčastěji se přepíná strmost FD₁.



Obr. 1. Zapojení signálové části a snímkového rozkladu BTVP



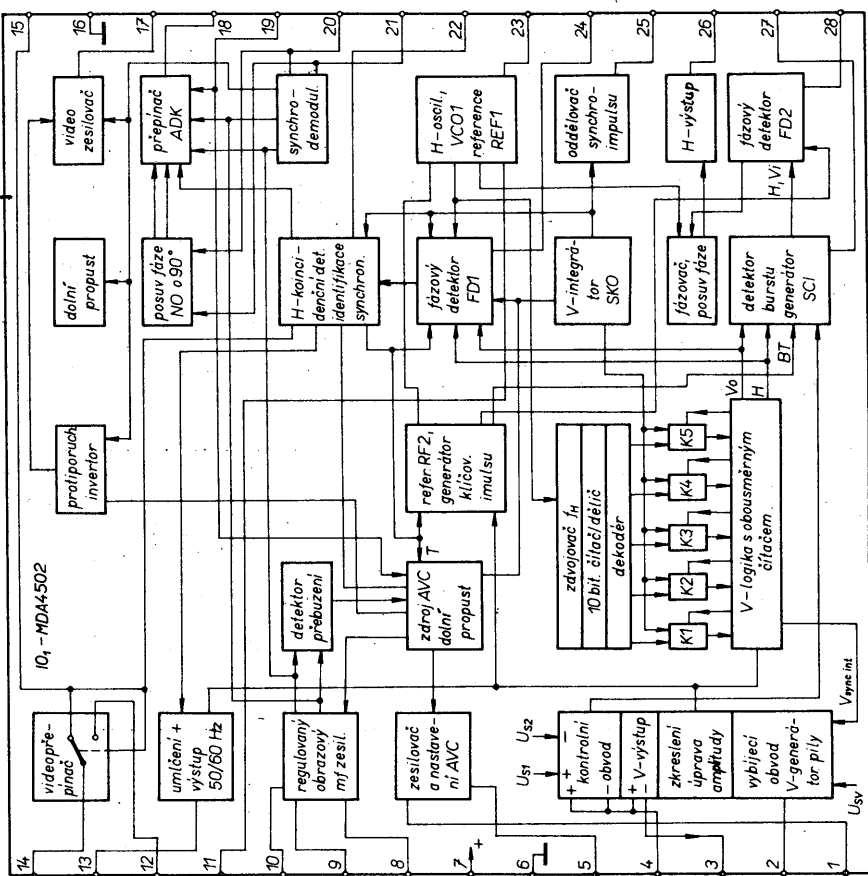
Obr. 2. Blokové zapojení TDA4502

horním okraji (topflutter). Toto rušení lze odstranit, když se během synchronizačního impulsu odpojí FD_1 a během zatemňování V se dosáhne maximální strmosti fáze. Pro dosažení maximální strmosti fáze je nutné přepínat FD_1 vyklíčovací impulsem V a impulsem ATF (antitopflutter), přiváděnými ze synchronizačního obvodu V. Tyto signály jsou vedeny do logiky koincidenčního detektoru, ze kterého je řízen FD_1 .

Rastr na obrazovce musí mít správnou fázi vůči obrazovému signálu. Polovodičové koncové stupně H spolu s buďicem H mívají zpoždění až několik μs , což způsobuje nežádoucí posuv fáze a je závislé na návrhu obvodu koncového stupně, okolní teplotě a proudu koncového stupně. Toto zpoždění nelze kompenzovat nastavením obvodu koncového stupně a proto je ho potřeba regulovat. Protože však regulace pomocí RO_1 přináší řadu nedostatků (regulační signál závislý na tvaru a amplitudě proudu paprsku, korekci rastru, vysokém napětí a tolerancích součástek), je v IO_1 použit druhý regulační obvod, RO_2 , který reguluje zpoždění koncového stupně H a řídí VCO_1 . RO_2 je sestaven z fázové reference RF_2 , fázového detektoru FD_2 , propusti DP_2 , obvodu posuvu fáze OPF, vnějšího koncového stupně H a vnitřního tvarovače impulsu TI , který omezením impulsu H zpětného běhu generuje vyklíčovací impuls H. RF_2 určuje fázi VCO , hranou impulsu referenčního signálu H_{FR2} . V FD_2 je poloha hrany impulsu porovnávána s vyklíčvacím impulsem H. Výstupní napětí z FD_2 , zbavené vř. složek signálu v DP_2 , je úměrné rozdílu H_{FR2} a impulsu zpětného běhu H a určuje fázi řídícího signálu pro koncový stupeň, odvozeného z VCO_1 . RO_2 nastavuje střed impulsu zpětného běhu H tak, aby odpovídal fázi H_{FR2} , takže zpětný běh H má vzhledem k synchronizačnímu impulsu H danou polohu a je nezávislý na zpoždění, které vzniká v koncovém stupni H a jeho buďci. Řádková synchronizace je tedy sestavena ze dvou částí: RO_1 zabezpečuje vlastní synchronizaci s automatickým přepínáním jejich vlastností a RO_2 reguluje vliv koncového stupně H na polohu zpětného běhu H a tak i proud vychylovacími cívkami H.

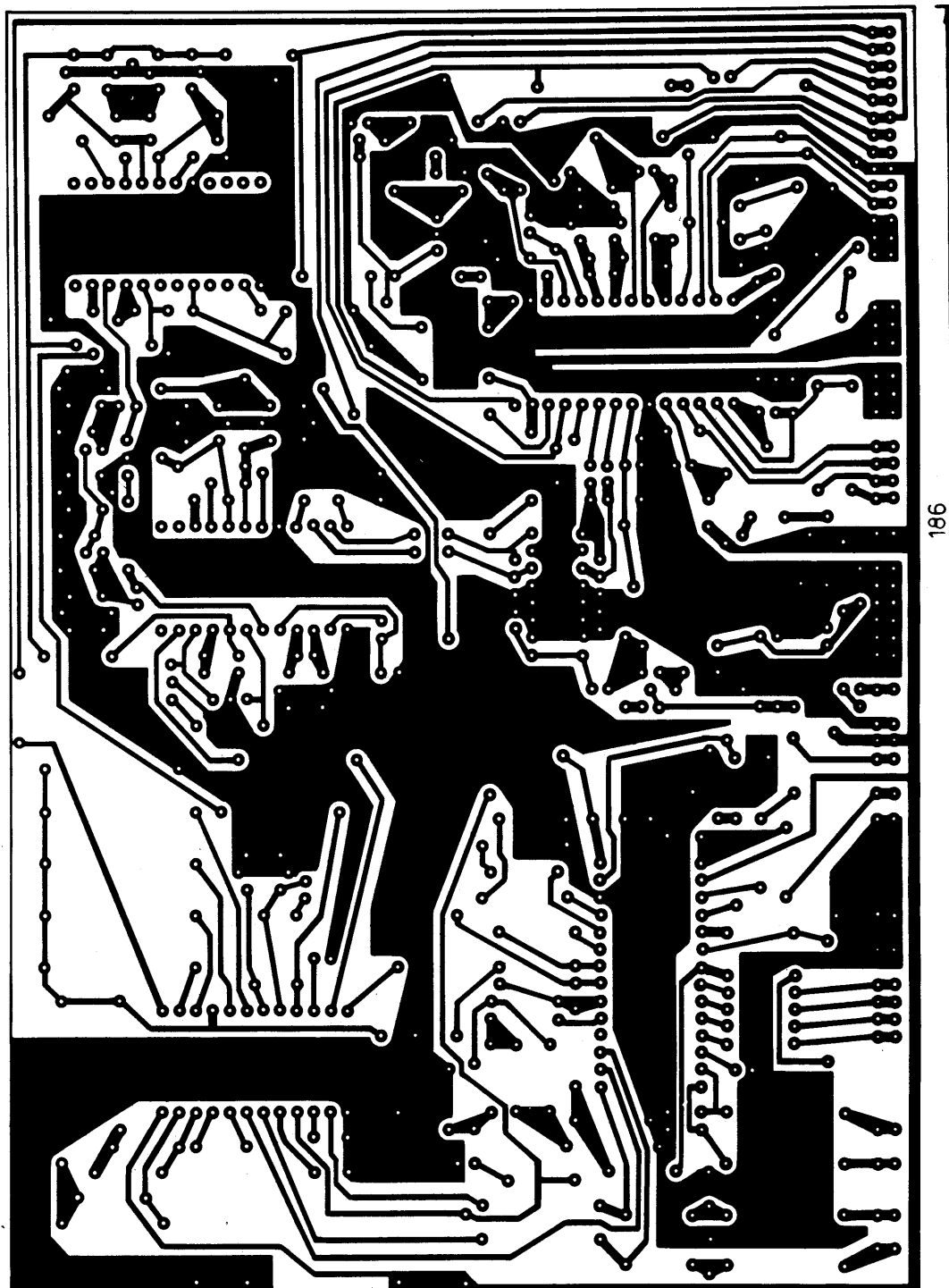
Kmitočet VCO_1 v IO_1 na obr. 1 je nastaven $C_{25}R_{26}R_{27}$ na vývodu 23 a DP_1 je sestavena z $R_{29}C_{26}C_{27}$ na vývodu 24. Volbou R_{25} lze v daných mezích nastavit strmost nastavení VCO_1 . VCO_1 je generátor „pily“, tvořený komparátorem, Schmittovým klopným obvodem (SKO) a nabíjecím tranzistorem. Kondenzátor C_{25} se vybíjí přes $R_{26}R_{27}$ až na referenční napětí komparátoru U_{23} . Změnou tohoto napětí se z výstupu komparátoru překlápí SKO do druhé stabilní polohy, kdy se otevírá nabíjecí tranzistor, který nabíjí C_{25} do té doby, než se SKO znovu překlápí. C_{25} se nabije na maximální napětí U_{23} dané vnitřním obvodem. Na vývodu 23 je pilotový signál H_{osc} . Na vývodu 23 je z vývodu 24 přes R_{25} přiváděn proud závislý na napětí U_{24} , kterým se zpomaluje nebo zrychluje podle směru toku tohoto proudu vybíjení C_{25} , čímž se mění kmitočet VCO_1 v RO_1 .

Dalším komparátorem je z H_{osc} vytvořen pravouhlý signál, který definuje fázi sestupné hrany „pily“; sestupná hrana pravouhlého signálu je nazývána referenční hranou, RH_1 . Srovnávací napětí RO_1 je ve středu amplitudy pily. Při synchronizaci je RH_1 ve středu synchronizačního impulsu H a C_{25} se nabije přibližně uprostřed řádku. V FD_1 se porovnává fáze oddělného vnějšího synchronizačního impulsu s hranou referenčního impulsu. FD_1 je sestaven ze tří zdrojů proudů, které se aktivují synchronizačním



Předpokladem pro optimální vlastnosti RO_1 je vhodný návrh filtru DP_1 . K tomu je zapotřebí detektor, jehož výstupní signál automaticky přepíná strmost RO_1 . V IO_1 je takovým detektorem koincidenční detektor, který zjišťuje, překrývá-li se vnější synchronizační impuls s klíčovací impulsem z VCO_1 a je-li RO_1 zasynchronizován. Kromě jiného je do koincidenčního detektoru zaveden spínací signál AVC, odvozený z napětí AVC, který určuje, je-li vstupní mf signál pod

nebo nad stanovenou úroveň. Tímto signálem je řízen RO_1 v závislosti na poměru signál-šum. Při slabém vstupním signálu je do FD_1 zaveden klíčovací impuls. Protože během zachytávání RO_1 není FD_1 klíčován, je během této doby zaváděn do FD_1 odpínatelný klíčovací impuls. Vertikální (snímkové) synchronizační impulsy spolu s prvním a posledním vyrovnávacím impulsem a impulsy pulsů ruší synchronizaci H, což se na obrazovce projeví jako zákmitý rastr na



Obr. 3. Příklad provedení desky s plošnými spoji signálové části BTVP (X241)

Seznam součástek k obr. 3

Rezistory (TR 212, není-li uvedeno jinak)

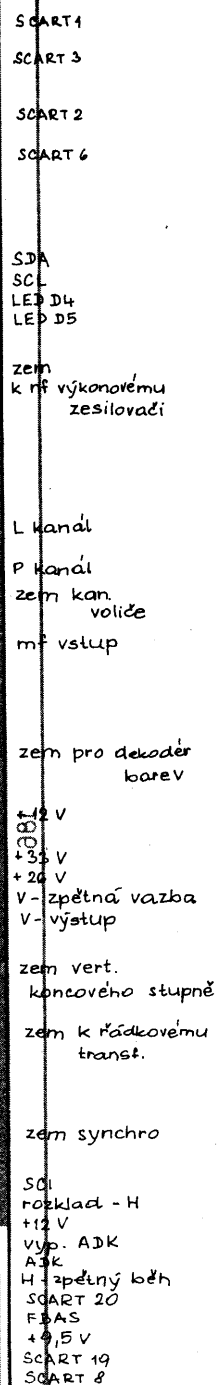
R ₂	2,2 MΩ, TR 213
R ₃ , R ₅₂	47 Ω
R ₄	4,7 kΩ
R ₅	2,7 kΩ
R ₆	1,2 kΩ
R ₇ , R ₈₅	100 Ω
R ₈ , R ₉ , R ₅₃ , R ₅₅	10 Ω
R ₁₀ , R ₆₃ , R ₆₇ , R ₇₇	15 kΩ
R ₁₁ , R ₄₇	330 Ω
R ₁₂ , R ₂₅ , R ₃₁	33 kΩ
R ₁₃ , R ₂₆	6,8 kΩ
R ₁₄	4,7 MΩ TR 214
R ₁₅ , R ₁₇ , R ₆₄	
R ₆₆ , R ₇₀	22 kΩ
R ₁₆ , R ₈₆	47 kΩ TP 009

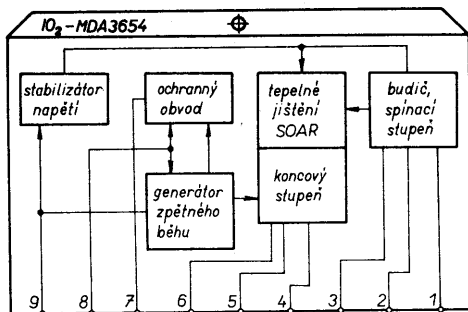
R ₁₈ , R ₁₉ , R ₄₄	100 kΩ
R ₂₀	330 kΩ
R ₂₁	2,2 kΩ
R ₂₂ , R ₇₂ , R ₇₆	3,3 kΩ
R ₂₃	nastavit při oživování
R ₂₄	180 kΩ
R ₂₇	6,8 kΩ, TP 009
R ₂₈	5,6 kΩ
R ₂₉ , R ₆₁ , R ₇₈	
R ₇₉ , R ₈₀ , R ₈₁	1 kΩ
R ₃₀	56 kΩ, TR 213
R ₃₂ , R ₆₈	82 kΩ
R ₄₅	6,8 MΩ, TR 214
R ₄₆ , R ₄₉	
R ₅₇ , R ₈₂ , R ₈₃	820 Ω
R ₄₈	68 Ω
R ₅₀	680 Ω
R ₅₁ , R ₅₆	12 kΩ
R ₅₄ , R ₇₃ , R ₇₅	27 kΩ
R ₅₈	220 Ω
R ₅₉ , R ₆₀	68 kΩ
R ₆₂	10 kΩ, TP 009

R ₆₅	10 kΩ
R ₇₁	18 kΩ
R ₈₇	470 kΩ

Kondenzátory

C ₁	5 μF, TE 005
C ₃ , C ₄ , C ₈ , C ₁₂ , C ₁₃ , C ₁₅ , C ₈₄	1 nF, TK 724
C ₅ , C ₆₈ , C ₇₀	10 nF, TK 744
C ₆	47 μF, TGL 38928
C ₇ , C ₁₁ , C ₂₄ , C ₃₈ , C ₃₉	
C ₄₀ , C ₄₆ , C ₄₇ , C ₅₉ , C ₆₀	22 nF, TK 744
C ₉ , C ₂₂ , C ₅₆	
C ₇₆ , C ₁₁₃ , C ₁₁₅	470 nF, TC 215
C ₁₄ , C ₇₈ , C ₇₉ , C ₈₀ , C ₈₁ , C ₈₂ , C ₁₂₀	100 μF, TF009
C ₁₆ , C ₅₆ , C ₅₈	22 μF, TGL 38928
C ₁₇	3,3 nF, TK 724
C ₁₉	330 nF, MPT-Pr96
C ₂₁	1 μF, TGL 38928
C ₂₃	100 pF, TK 754
C ₂₅	2,7 nF, TGL 5155
C ₂₆	68 nF, TC 215
C ₂₇	2 μF, TE 006

167



Obr. 4. Blokové zapojení MDA3654

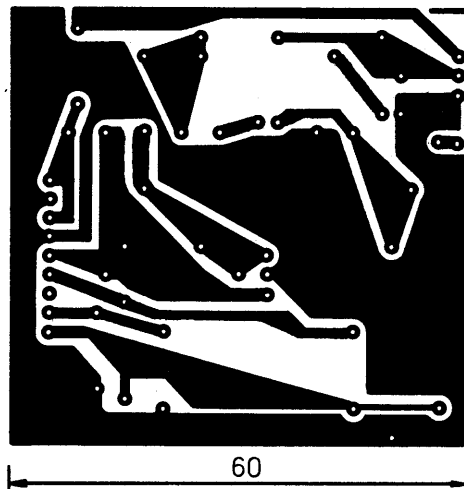
Seznam součástek k obr. 5

Rezistory

R ₃₄	1,8 Ω, TR 215
R ₃₅	100 Ω, TP 012
R ₃₆	3,3 kΩ, TR 212
R ₃₇	22 kΩ, TR 212
R ₃₈	470 Ω, TR 212
R ₃₉	4,7 kΩ, TP 009
R ₄₀	10 kΩ, TR 212
R ₄₁	56 kΩ, TR 212
R ₄₂	1 kΩ, TR 212
R ₄₃	4,7 Ω, TR 225

Kondenzátory

C ₃₀	100 nF, TC 215
C ₃₁	470 pF, TK 744



impulsem. Při impulsu ATF je vstupní synchronizační signál zkratován na zem, takže ani jeden z těchto zdrojů proudu nedodává proud. Zdroje proudu jsou přes elektronické přepínače spojeny s převodníkem polarity, řízeným referenčním signálem H_{ref1} . Poloha elektronických přepínačů je závislá na spínacím signálu AVC a spínacím signálu z koincidenčního detektoru, AVC a vyklíčovacím impulsu V. Na vývod 24 IO₁ teče proud, jen když je sepnut některý z přepínačů. Obvodem R₂₉C₂₆C₂₇ se výstupní proud I_{24} mění na U_{24} , které je zbaveno v složkách signálu kondenzátorem C₂₆, a které je řídicím signálem pro VCO₁. V zasynchronizovaném stavu, asi uprostřed synchronizačního impulsu H, se přepne přepínač v převodníku polarity, takže I_{24} je složen ze záporného a následujícího kladeného impulsu. Amplituda I_{24} i strmost FD₁ závisí na počtu sepnutých přepínačů ve zdrojích proudu. Pokud při ustalování se mění fáze H_{ref1} oproti fázi synchronizačního impulsu H, rozšiřují se impulsy I_{24} a mění se i U_{24} a tím i kmitočet VCO₁. Toto doladování VCO₁ probíhá až do doby ustálení kmitočtu VCO₁ na kmitočet synchronizačního impulsu H. Z osmi možných kombinací přepínačů je v IO₁ využito čtyř:

není aktivován žádný zdroj proudu $-I_{24} = 0$ aktivován zdroj proudu $I_{-I_{24}} = \pm 0,4$ mA, aktivován zdroj proudu I a $I_{-I_{24}} = \pm 0,8$ mA, aktivovány všechny zdroje proudu $-I_{24} = \pm 2,0$ mA.

Střední proud $I_{24} = \pm 0,8$ mA protéká při zpětném běhu V a při velkém vstupním signálu ($U_{B-9} > 1,5$ mV), $I_{24} = \pm 0,4$ mA teče při malém vstupním signálu ($U_{B-9} < 1,5$ mV) při zasynchronizovaném stavu ($U_{22} > 2,9$ V). Při $I_{24} = \pm 0,4$ mA je sepnut zdroj proudu I , který je klíčovaný, aby bylo zajištěno odrušení. Zdroj proudu dodává proud I_{24} jen během vnitřního klíčovacího impulsu (5,7 μs), který překrývá synchronizační impuls (4,7 μs). Při klíčování nemají rušivé impulsy v synchronizačním signálu žádný vliv na synchronizaci H. Při $U_{22} = 0,8$ až 2,4 V, tj. při „zarušené“ synchronizaci, je $I_{24} = \pm 0,8$ mA. Aby po impulsu ATF, který nemá synchronizační impulsy V a kdy z FD₁ nepřicházejí proudové impulsy, bylo urychleně dosaženo ustáleného stavu RO₁, je během zbývajících doby vyklíčování V při velkém vstupním signálu proud $I_{24} = \pm 2$ mA a při vstupním mř signálu pod 1,5 mV proud $I_{24} = \pm 0,8$ mA. Také při rušení šumem je proud $I_{24} = \pm 0,8$ mA. Pokud IO₁ není synchronizován signálem FBAS (z výstupu F₂), nýbrž je synchronizován cizím signálem, je potřebné oddělit mř část od synchronizační části odpojením řídicího napětí AVC od FD₁ a to přivedením spínacího napětí $U_{22} < 0,8$ V přes R₂₃ na vývod 22 IO₁. I v tomto případě působí na FD₁ vyklíčovací impuls H a ATF.

Jak pro FD₁, tak i ostatní bloky IO₁ je potřebný signál, indikující stav RO₁, přiváděn z koincidenčního detektoru, který porovnává fázi vnějších synchronizačních impulsů s fází vnitřního klíčovacího impulsu, vznikající-

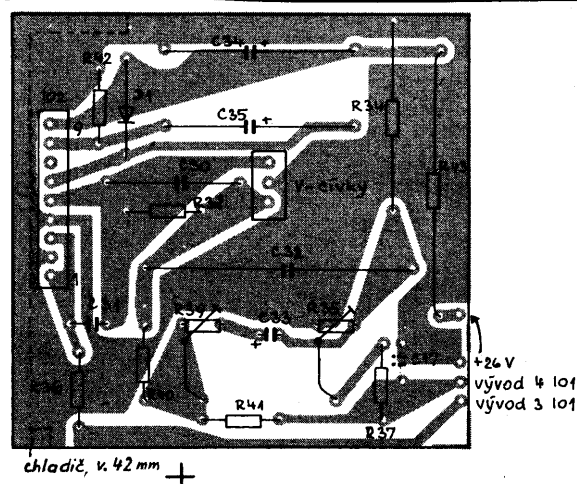
C ₃₂	1 mF, TF 008
C ₃₃	2 μF, TE 006
C ₃₄	220 μF, TF 010
C ₃₅	100 μF, TF 010

Polovodičové součástky

D ₁	KY199
IO ₂	MDA3654
VVC	vertikální vychylovací cívky

ho ze signálů H_{osc} v generátoru klíčovacího impulsu. Je-li synchronizační impuls obsažen v klíčovacím impulsu, nabijí se C₂₄. V zasynchronizovaném stavu je $U_{22} \approx 10,3$ V a mimo tento stav je $U_{22} = 0,8$ až 2,4 V. Napětí $U_{22} = 2,4$ až 10,3 V vzniká při synchronizaci s rušením nebo při zachytávání RO₁. Napětí U_{22} dává informaci o stavu RO₁ a je použito k přepínání strmosti FD₁.

Z U_{22} jsou pomocí komparátorů odvozeny další tři signály a to signál MUTE (umlčení) pro umlčení zvuku, který je spolu s signálem 50 Hz/60 Hz vyveden na vývod 13 IO₁, signál pro vypínání řídicího signálu ADK ($I_{18} = 0$) a signál pro vypnutí klíčování při vzniku řídicího napětí AVC. Tyto tři signály se uplatňují při nezasynchronizované smyčce RO₁ ($U_{22} = 0,8$ až 2,4 V). Vnější napětí přivedeným na vývod 22 IO₁ se oddělí mř část spolu s video přepínačem od synchronizační části. Při vnějším přepnutí (vnější napětí na vývod 22) se odpojí MUTE od zvukové části, není klíčován zdroj signálu AVC, takže spínací signál AVC neovlivňuje FD₁ a integrátor V. Připojí se zdroj řídicího napětí ADK. Synchronizační část se odpojí i tehdy, je-li k synchronizaci použit jiný signál než FBAS. Při $U_{22} < 0,8$ V je přes vývod 12 přiváděn vnější signál a při $U_{22} > 0,8$ V přes vývod 15 vnitřní signál. Výstup videosignálu je na vývodu 14. Prahaové napětí $U_{22} = 2,6$ V



Obr. 5. Příklad provedení desky s plošnými spoji koncového stupně V (X242)

a 6,6 V mají malou hysterezi a jsou určeny k vnitřnímu přepínání. Tím je zajištěno vypnutí nebo zapnutí i při malých změnách těchto napětí.

Abychom získali výstupní signál H pro vybuzení koncového stupně H, je pilovitý signál H_{osc} zaveden do fázovacího stupně, který je součástí regulační smyčky RO₂, kde je signál H_{osc} převeden na signál pravouhlý se šířkou impulsu 45 % periody T_H řádků. Při $T_H = 64$ μs je šířka tohoto impulsu asi 29 μs (výstupní signál H na vývodu 26 IO₁ má úroveň H). Fázovací obvod mění fázi pravouhlého signálu oproti H_{osc} podle řídicího napětí přiváděného z FD₂. Výstupní signál z fázovacího obvodu je vyveden na vývod 26 IO₁. Protože se jedná o výstup s otevřeným kolektorem, je nutné na vývod 26 IO₁ připojit R₂₈. Výstupní signál H má při L úroveň 0,3 V a zvětšuje se až do napájecího napětí (úroveň H). V koncovém stupni H je generován impuls zpětného běhu H_{zb} , který se přes R₃₁ a vývod 27 IO₁ zavádí do generátoru SCI, kde se pomocí omezovače H_{zb} odvozuje vyklíčovací impulsy H; R₃₁ je nutno volit tak, aby během H_{zb} teklo do vývodu 27 IO₁ proud 0,1 až 2 mA.

Jedním ze vstupních signálů pro FD₂ je vyklíčovací impuls H a druhým signálem je referenční signál H_{ref2} , přivedený z komparátoru, do něhož je přivedeno pilovité napětí U_{osc} (H), které se zde mění na pravouhlý signál, jehož sestupná hrana je o 2,85 μs zpožděna za hranou referenčního signálu H_{ref1} . Zpoždění mezi hranami H_{ref1} a H_{ref2} je dáno dobou, kterou potřebuje sestupná hrana „pily“ oscilačního napětí k proběhnutí rozsahu napětí mezi těmito dvěma referenčními úrovněmi. Zmenšení U_{23} je dáno vybíjením C₂₅ přes R₂₆R₂₇. Tento rozdíl časů není

závislý na vnějším obvodu RC , ale na parametrech vnitřního obvodu, na T_1 a době zpětného běhu H . Porovnáním fází mezi vyklíčovacím impulsem H a H_{ref2} vzniká řídicí signál na vývodu 28 IO_1 , který je filtrován C_{29} a FD_2 řídí tak, aby se střed H_{2b} kryl se sestupnou hranou H_{ref2} . Protože fáze H_{ref1} a H_{ref2} jsou spolu svázány, je při zasynchronizování stavu IO_1 dosaženo trvalé závislosti mezi výstupním proudem H a vstupním synchronizačním impulsem, který asi o 0,3 μs předbíhá synchronizační impuls z výstupu oddělovače. V zasynchronizovaném stavu jsou sestupná hrana H_{ref1} , střed sestupné hrany H_{osc} a střed vnitřního klíčovacího impulsu ve středu odděleného synchronizačního impulsu H . Náběžná hrana klíčovacího impulsu vzniká při průchodu H_{osc} přes vnitřní úroveň U_{ref1} a jeho sestupná hrana při průchodu H_{osc} přes U_{ref2} . Náběžná hrana H_{osc} s dobou trvání T_{1R} je při zasynchronizovaném VCO_1 asi 32 μs před nebo po průchodu sestupné hrany „pily“ přes U_{ref1} . Při zasynchronizované RO_1 vzniká na výstupu koincidenčního detektoru proud I_{22} , složený ze dvou záporných (šířka asi 0,5 μs) a jednoho kladného impulsu (šířka 4,7 μs), který je symetrický vůči oddělenému synchronizačnímu impulsu a i vůči vnitřnímu klíčovacímu impulsu. Proudem I_{22} se nabíjí C_{24} až na napětí 10,3 V, kdy $I_{22} = 0$. Definovaným zpožděním aktivních hran H_{ref1} a H_{ref2} při zasynchronizované RO_1 a RO_2 je fázově svázána hrana RF_2 a náběžná hrana klíčovacího impulsu se vstupním synchronizačním impulsem. RO_2 zajišťuje, že se střed vnitřního vyklíčovacího impulsu H a střed H_{2b} nad danou úroveň shoduje s hranou RF_2 . Výstupní impuls H na vývodu 26 musí předbíhat H_{2b} o dobu zpoždění koncového stupně H .

Snímková (V) synchronizace. Jejím hlavním úkolem je odvodit kmitočtové a fázově správný, nerušený signál pro vychylování V . Metoda přímé synchronizace snímkového generátoru „pily“ synchronizačním impulsem V dává uspokojivé výsledky jen při malém rušení, při velkém rušení nebo při provozu z videomagnetofonu (VCR) způsobuje „zabalování“ nebo „poskakování“ obrazu. Proto je pro snímkovou synchronizaci v IO_1 použita metoda synchronizovaných děličů, která tyto nečnosti odstraňuje. Podle normy je kmitočet V v daném poměru ku kmitočtu řádek, takže je možné snímkový kmitočet f_v odvodit z řádkového kmitočtu f_H soustavou děličů. Správnou fází řídicího signálu V , který je výstupním signálem z děličů, získáme nulováním děličů synchronizačním signálem z výstupu integrátoru V . Protože se používá soustavy s prokládanými řádky, je nutné v IO_1 kmitočet f_H zdvojit. Pokud poměr $2f_H:f_v$ bude odpovídat přijímané normě signálu, bude na výstupu děličů signál správného kmitočtu i fáze a vnitřně odvozený impuls $V_{sync\ int}$ a to i tehdy, když bude chybět $V_{sync\ ext}$ z integrátoru V . Dobrého odrušení dosáhneme i při zasynchronizovaném rušení, které vzniká při zatemňování V , protože tímto rušením nejsou ovlivněny synchronizační impulsy $V_{sync\ int}$, které vznikají ve vnitřním děliči.

Při jednodušší verzi zapojení a nezasynchronizovaných děličích nejsou pro řízení generátoru V („pily“) použity impulsy z děličů, nýbrž z integrátoru V . Tato verze vyžaduje automatické přepínání mezi děliči a integrátorem V , čemuž je použit koincidenční obvod V , který určuje, zda řídicí signál pro generátor „pily“ je přiveden přímo z generátoru V nebo z děličů vynulovaných po vstupním impulsu $2f_H:f_v$, kdy vznikne hrana $V_{sync\ ext}$ je generátor „pily“ buzen při zachytávání děliče, při nenormovaných signálech, nezasynchronizovaném VCO_1 . Nedostatkem této verze je nesnadná přizpůsobivost na vnější podmínky (např. na VCR), kdy je fáze synchronizačního impulsu závislá na kolísání

a skokových změnách vnějšího synchronizačního impulsu. Pro odstranění těchto nedostatků je v IO_1 použito zlepšené zapojení děličů, které jsou buzeny signálem o $2f_H$, získaným ve zdvojovači z H_{osc} . Takt děliče má délku $T_1 = 0,5f_H$. Za zdvojovačem je připojen 10bitový dělič s dekodérem, který má několik vnitřních výstupů, pomocí nichž jsou nastavovány požadované časové průběhy výstupních impulsů, definujících rozsah dělení a tak i okénka děličů. Tak např. na výstupu dekodéru bude úroveň H jen mezi 622 až 628 taktům po vynulování děličů. Koincidenční obvody určují, jsou-li impulsy $V_{sync\ ext}$ z integrátoru V v koincidenzi se vstupními signály dekodéru a jsou-li v daném okénku čítače. Výstupními signály z koincidenčních dekodérů je řízena logika s pamětí tvořenou obousměrným čítačem a klopným obvodem. Stavem logiky je určeno aktivované okénko čítače a čítačem logiky je odvozena řada signálů V s různou délkou a fází, určených k řízení některých stupňů v IO_1 . Hlavní rozdíly mezi synchronizovanými děliči a přímou synchronizací V jsou:

- děliče jsou nulovány, pokud $V_{sync\ ext}$ z integrátoru V je v činném okénku čítače (popř. jsou nulovány před jeho skončením),
- při každém nulování čítače vzniká $V_{sync\ ext}$, kterým je řízen generátor „pily“ snímkového rozkladu,
- obvod se přepínáním aktivovaných okének čítače automaticky přizpůsobuje okamžitým podmínkám a logikou jsou zpracovávány nejen okamžité vnější podmínky, ale i pulsperioda předchozího snímku.

Zlepšený synchronizovaný dělič umožňuje jak rychlou synchronizaci (rychlé zachycení), tak i dobrou synchronizaci H , zejména při silném rušení signálu, ale i při signálech s kolísající fází synchronizačního signálu V , např. při VCR. Protože $V_{sync\ int}$ je generován děličem, není zapotřebí nastavovat kmitočty generátoru „pily“ V . Synchronizační obvod V v IO_1 je sestaven z integrátoru V pro odvození $V_{sync\ ext}$ a z děliče. Integrátor je sestaven z komparátoru, který porovnává synchronizační signál V s vnitřní referenční úrovní, přepínatelného zdroje proudu, jehož přepínač je řízen výstupním signálem komparátoru, integrovaného C_{int} a Schmittova klopného obvodu (SKO). Pokud je oddělený synchronizační signál nad referenční úrovní vnitřní reference, C_{int} se nabíjí lineárně s časem; pokud se zmenší pod úroveň reference, přepne se zdroj proudu a C_{int} se vybijí. Změna napětí na C_{int} je úměrná integrálu nabíjecího proudu. Spinacím napětím AVC je zdroj proudu přepínán: při slabém vstupním signálu je proud ze zdroje proudu dvojnásobný oproti proudu při silném televizním signálu. Napětím z C_{int} je řízen SKO, jehož práh sepnutí je mimo jeho oblast hystereze. Je-li napětí z C_{int} v rozsahu hystereze SKO, vzniká na jeho výstupu, při překročení nebo nedosažení prahové úrovně kladný nebo záporný skok napětí, takže na výstupu SKO je odrušený napěťový impuls. Doba mezi překročením vnitřní referenční úrovně komparátoru a přepnutím SKO je při slabém vstupním signálu asi 9 μs a při dostatečném TV signálu asi 16 μs . Obvod tedy nereaguje na synchronizační impulsy H a na první a poslední vyrovnávací impuls V se šířkou 4,7 μs nebo 2,35 μs . Při prvním synchronizačním impulsu s délkou 27,3 μs , kdy je překročeno na C_{int} horní prahové napětí SKO, se SKO překlápí. Tímto způsobem jsou z celkového synchronizačního signálu odvozeny synchronizační impulsy V a výstupní signál SKO je odrušeným $V_{sync\ ext}$.

Při rušení TV signálu nebo při chybějících synchronizačních impulsích V mohou na výstupu integrátoru V vzniknout signály ležící mimo rozsah vysílaných synchronizačních impulsů. Aby v IO_1 bylo dosaženo optimálního odrušení synchronizačního sig-

nálu V , je za integrátorem V zapojen dělič pro odvození $V_{sync\ int}$, který je sestaven ze zdvojovače kmitočtu signálu odebíraného z RO_1 , 10bitového děliče, dekodéru, pěti koincidenčních obvodů K_1 až K_5 a logiky s obousměrným čítačem. Na vstupy K_1 až K_5 je přiveden ze snímkového integrátoru $V_{sync\ ext}$. Na druhý vstup K_1 je přiveden signál z dekodéru s úrovní H během 488. až 722. taktu po vynulování čítače (je označován jako široké vyhledávací okénko). Pro K_2 je druhým signálem signál z dekodéru s úrovní H během 522. až 528. taktu po vynulování čítače při $f_v = 60$ Hz (který je označován jako úzké vyhledávací okénko). Do K_3 je zaváděn z dekodéru signál s úrovní H během 622. až 628. taktu po vynulování děliče při $f_v = 60$ Hz (nazývaný také jako úzké okénko). Pro druhý vstup K_4 je vstupním signálem signál s úrovní H během 0. až 576. taktu po vynulování děliče a ke koincidenzi s $V_{sync\ ext}$ dochází v K_4 při $f_v = 60$ Hz a normovaném počtu řádků, kdežto při $f_v = 50$ Hz a 625 řádcích dochází ke koincidenzi v K_5 . K_4 a K_5 při $f_v = 60$ Hz a při $f_v = 50$ Hz generují signál pro logiku, která tuto informaci zpracovává a vysílá ji jako signál 50 Hz/60 Hz na vývod 13 IO_1 . K_4 a K_5 jsou trvale zapojeny a kontrolují f_v . Logikou je určováno, které okénko je ve funkci. V logice je obousměrný čítač, jehož stav se zvětšuje o 1, když je $V_{sync\ ext}$ v rozsahu aktivovaného okénka; pokud tomu tak není, tento čítač se zmenší o 1 (takto např. při aktivovaném K_1 (široké okénko) má čítač stav 7). Pokud $V_{sync\ ext}$ je v rámci tohoto okénka, stav čítače se zvětší na 8; v opačném případě se zmenší na 6 nebo zůstane na 0. Při silném nerušeném signálu se dělič zasynchronizuje při 625 řádcích po 7. a při 525 řádcích po 4. periodě pulsničku. Během každé periody pulsničku se stav čítače zvětšuje o 1 a při stavu 15 přepíná na úzké okénko, kdy se odpojí K_1 a zapojí se K_2 nebo K_3 . Informace 50 Hz/60 Hz je přiváděna z K_4 nebo K_5 .

Pokud z nějakého důvodu nebude během periody pulsničku impuls v rámci úzkého okénka, čítač čítá 1 do 7 a přepne na široké okénko. Při změně vysílače zůstává obvod po dobu periody pulsničku v předchozím stavu a do nového přechází po splnění kritérií. Pokud byl obvod v úzkém okénku a po změně vysílače synchronizační impuls do tohoto okénka nezapadá, čítač čítá až do stavu 6, kdy se zapojuje široké okénko a je prováděno nové vyhledávání. Pokud na vstup IO_1 není přiváděn V vstupní signál, dělič V se po 722. taktu vynuluje a rozšíří se rastr na obrazovce ve vertikálním směru. Aby bylo vyloučeno rušení při přítomnosti doplňkového synchronizačního impulsu z VCR, přepíná se IO_1 na široké okénko při šířce synchronizačního impulsu V delším než 18 μs , při $f_v = 50$ Hz po 8. taktu a při $f_v = 60$ Hz po 10. taktu. Tak je i při provozu z VCR dosaženo dobré snímkové synchronizace. V paměti synchronizačního obvodu V je obousměrný čítač, který bere do úvahy i předchozí periodu pulsničku (princip setvačnicku), takže krátkodobá rušení prakticky neovlivňují snímkovou synchronizaci. K novému vyhledávání a přepojení na široké okénko dochází teprve při dlouhodobém rušení.

Po každém nulování čítače je generován vnitřní synchronizační signál $V_{sync\ int}$, který budí snímkový generátor „pily“ a má délku 28 taktů (14 řádků). Logika synchronizačního obvodu V generuje ještě další signály pro řízení vnitřních obvodů IO_1 , jako je např. impuls ATF (anti-topfluter-impuls), který zabírá rušení řádkové synchronizace během zatemňovacího impulsu V při prvním a po-

sledním vyrovnávacím impulsem. Při aktivovaném širokém okénku vzniká impuls ATF při nulování děliče V a při aktivovaném úzkém okénku při prvním vyrovnávacím impulsu. Impuls ATF končí při $f_v = 50$ Hz po 10. a při $f_v = 60$ Hz po 12. taktu po vynulování děliče. Signálem ATF je během snímkového zatemňování blokován FD_1 , takže se jen velmi málo mění U_{24} na IO_1 a synchronizace H není rušena. Kromě toho jde ATF do generátoru složeného impulsu (SCI) a ovlivňuje logiku synchronizace V, která při rušené synchronizaci a aktivovaném širokém okénku prodlužuje nebo zdvojuje snímkové synchronizační impulsy. Kromě ATF generuje obvod synchronizace V snímkový vyklíčovací impuls (SVI), který začíná po vynulování děliče a končí při $f_v = 60$ Hz s 34. taktom (17. řádku) a při $f_v = 50$ Hz se 42. taktom (21. řádkem). SVI spolu s ATF vytváří snímkovou část impulsu SCI, která je doplněna řádkovým a burstovým vyklíčovacím impulsem. Snímková část signálu SCI při aktivovaném úzkém okénku vzniká již při prvním vyrovnávacím impulsu. Generátor SCI je vyveden na vývod 27 IO_1 . V logice snímkové synchronizace vzniká i signál 50 Hz/60 Hz zaváděný do generátoru „pily“ a generátoru klíčovacího impulsu.

Snímkový generátor „pily“ a výstupní snímkový stupeň: Generátor „pily“ je tvořen C_{18} , R_{14} , vnitřním vybíjecím obvodem, který je řízen $V_{sync\ int}$ z děliče V. Během zpětného běhu V je vybíjecí obvod uzavřen a C_{18} se nabíjí přes R_{14} . Aby byl průběh „pily“ lineární, je nutné R_{14} napájet minimálním napětím 25 V. Při nabězně hraně snímkového synchronizačního impulsu se otevře vybíjecí obvod a C_{18} se vybíjí přes vnitřní rezistor asi 6 k Ω . Zmenší-li se napětí na vývodu 2 IO_1 (U_2) na prahovou hodnotu $U_{SV} = 1,5$ V, vybíjecí obvod se uzavírá a končí vybíjení C_{18} . U nenormovaných televizních signálů zůstává $U_2 = U_{SV}$. Nové nabíjení (nový zpětný běh V) začíná na konci $V_{sync\ int}$ (tj. 14. řádku, 896 μ s při $T_H = 64$ μ s po začátku vybíjení). Fáze zpětného běhu V je závislá na skončení $V_{sync\ int}$, jehož poloha je závislá na vnitřním taktu děliče V. $V_{sync\ ext}$ určuje pouze to, při kterém taktovacím impulsu dochází ke změnám. Protože taktovací impulsy jsou odvozeny z referenčního signálu H_{ref1} , je při zasynchronizovaném obvodu zajištěno dokonalé prokládání obou půlsnímků podle prokládání řádků. Naproti tomu při zpracování nenormovaných televizních signálů následuje po ATF ihned snímkový synchronizační impuls (prodloužený nebo dvojnásobný) a zpětný běh V začíná v okamžiku, kdy $U_2 = U_{SV}$, tj. po skončeném vybíjení. Tak lze dosáhnout i při nenormovaných televizních signálech uspokojivého rastru na obrazovce. (Nenormované televizní signály vznikají např. při trikovém přehrávání z VCR). Dolní úroveň pilovitého signálu V je dána vnitřní úrovní U_{SV} a horní úroveň „pily“ na vývodu 2 IO_1 je závislá na časové konstantě $t_v = C_{18}R_{14}$, napájecím napětí a na f_v . Závislost snímkové „pily“ na napájecím napětí lze využít ke kompenzaci vlivu kolísání vysokého napětí na výšku obrazu. Amplitudu snímkové „pily“ lze nastavit R_{14} . Při vhodném napájecím napětí je lineární zvětšování „pily“ požadované zkresleno pomocí kmitočtové závislé zpětné vazby z vnějšího obvodu – tím je dosaženo požadovaného průběhu S proudy vychylovacími cívkami V (VVC). Signál je zkreslován v násobiči, na jehož jeden vstup je při $f_v = 60$ Hz přivedeno 100 % a při $f_v = 50$ Hz 83 % pilovitého napětí a na druhý vstup jen jeho malá část. Násobením obou vstupních signálů dostáváme výstupní signál s kvadratickou částí

signálu, jejíž velikost je závislá na vnitřním děliči napětí. Nelineární náběh „pily“ je přesně definován a je kmitočtově nezávislý. Změna f_v se na vývodu 2 IO_1 projevuje jako změna amplitudy „pily“. Aby řídicí napětí pro snímkový koncový stupeň, které určuje výšku obrazu, bylo nezávislé na f_v , je signálem 50 Hz/60 Hz automaticky přepínáno zesílení násobiče, takže při obou f_v bude na výstupu násobiče stejná amplituda výstupního napětí. Korigovaným napětím je buzen výstupní stupeň v IO_1 , sestavený z rozdílového zesilovače a emitorového sledovače. Na jeden vstup rozdílového zesilovače (neinvertující) je přiveden amplitudově upravený snímkový pilovitý signál a na invertující vstup přes vývod 4 IO_1 zpětnovazební signál z vnějšího koncového stupně V. Výstupní signál z rozdílového zesilovače je přes emitorový sledovač a vývod 3 IO_1 veden přes R_{36} na vstup koncového stupně V. R_{36} zajišťuje stabilitu výstupního stupně.

Výstupní proud koncového stupně V teče přes vychylovací cívky VVC, C_{32} a R_{34} na zem. Proud VVC musí být lineárně proměnný s časem a při průchodu nulou musí mít proloženou symetrickou korekci S, která je závislá na typu obrazovky. Požadovaný vychylovací proud s korekcí S lze získat zavedením zpětné vazby ve snímkovém výstupním a koncovém stupni a to tak, že se z obou konců C_{32} odebírá napětí, které přes vývod 4 IO_1 zavedeme na invertující vstup výstupního stupně v IO_1 . Zpětnovazební napětí na vývodu 4 IO_1 je tvořeno dvěma složkami, z nichž první je úměrná snímkovému vychylovacímu proudu, tedy úbytku na R_{34} , takže koncový stupeň V pracuje jako převodník napětí-proud. Druhá, menší složka, je úměrná integrálu napětí na C_{32} . Toto napětí má parabolický průběh. Integrál obsahuje složky, které zakřivením a fází odpovídají požadované korekci S. Člen RC ve zpětnovazebním obvodu je sestaven z integračního a odporového sčítacího obvodu a jeho správným návrhem lze dosáhnout toho, že nemusíme upravovat charakteristiku vychylovacího proudu V. Zpětnovazební obvod na obr. 1 je tvořen R_{34} , R_{35} , R_{37} , R_{39} , R_{40} , R_{41} , C_{33} .

Ve vychylovacím obvodu V jsou i kontrolní obvody. Dva paralelní pracující komparátory určují, je-li napětí na vývodu 4 IO_1 menší než referenční úroveň U_{S1} , nebo je větší než referenční úroveň U_{S2} , která je vyšší než U_{S1} . Pokud U_4 není v rozsahu U_{S1} až U_{S2} , generuje kontrolní obvod proud, který se přičítá ke „snímkové“ části signálu SCI, který zatemní obrazovku – tak je zabráněno jejímu zničení při výpadku snímkového rozkladu.

Generátor klíčovacího impulsu a SCI.

Pro svou funkci potřebuje IO_1 vnitřní impulsy, které jsou odvozeny z H_{osc} a H_{ref2} v generátoru klíčovacího impulsu. V něm je generován klíčovací impuls T pro klíčovací FD_1 při slabých vstupních signálech a pro koincidenční detektor k určení k určení stavu synchronizace RO_1 . Klíčovací impuls trvá 5,7 μ s (řádkový synchronizační impuls pouze 4,7 μ s) a je symetrický podle sestupné hrany H_{ref1} . Kromě toho generuje generátor klíčovacího impulsu burstový vyklíčovací impuls BT, který je potřebný pro generátor SCI. BT trvá při $f_v = 50$ Hz 4 μ s a při $f_v = 60$ Hz 3,5 μ s. Šířka BT se přepíná v generátoru klíčovacího impulsu signálem ze snímkového synchronizace 50 Hz/60 Hz. Náběžná hrana BT je časově vázána na sestupnou hranu H_{ref2} .

Pro vytvoření SCI, používaného v dekodéru barev a při zpracování videosignálů je použit generátor SCI, v němž je ze zpětného běhu H, přiváděného z koncového stupně H přes R_{31} a vývod 27 IO_1 , omezovačem vytvořen vyklíčovací impuls H (HVI). R_{31} musí být navržen tak, aby jím během impulsu zpětného běhu H_{zb} tekli do vývodu 27 IO_1 proud 0,1 až 2 mA. HVI trvá 12 μ s a je

symetrický vůči H_{zb} . Poloha HVI není přímo svázána s řádkovým synchronizačním impulsem, nýbrž s H_{zb} . Nepřímě je tedy HVI při zasynchronizování obvodu přes RO_2 časově svázán se synchronizačním impulsem H, protože střed H_{zb} je o 2,85 μ s zpožděn za středem synchronizačního impulsu H. Aby byl dodržen tento odstup, je vnitřní HVI v FD_2 porovnáván fázově s H_{ref2} . V generátoru SCI je vytvořen signál SCI z burstového a řádkového vyklíčovacího impulsu a složeného impulsu V; klíčovací burstový impuls má úroveň 10,6 V, HVI 4,5 V a složený impuls V ($VVI + ATF$) 2,5 V. Část V signálu SCI je jeho trvalou součástí, pokud je U_4 menší než U_{S1} anebo větší než U_{S2} a pokud kontrolní obvod V nedodává proud do generátoru SCI. Vývod 27 IO_1 je výstupem SCI a vstupem H_{zb} .

Nastavení IO_1

Vývody 7 a 11 propojíme a přivedeme napětí +12 V. Do spoje R_{14} , R_{43} připojíme napětí +26 V. Na vývodu 23 IO_1 nastavíme R_{27} kmitočet 15 625 Hz. Při příjmu televizního signálu odpojme R_{25} , nebo připojíme +12 V na vývod 25 a R_{27} nastavíme stojící nebo pomalu se posouvající obraz. Cívku L_4 nastavíme na 38 MHz a napětí na vývodu 18 na polovinu napájecího napětí (6 V). R_{16} na vývodu 1 IO_1 nastavíme bod nasazení AVC kanálového voliče. Ke změně napětí na vývodu 5 IO_1 dochází při 1 mV na vstupu kanálového voliče. Dále lze nastavit výšku obrazu změnou R_{35} , změnou R_{39} rovnoměrnou vzdálenost vodorovných linek na obrazovce. Horizontální polohu obrazu nastavíme R_{38} .

Doporučení pro návrh plošných spojů

Návrh plošných spojů je důležitý zejména v oblasti IO_1 , protože na malém prostoru je v IO_1 sdruženo mnoho funkcí. Při nevhodném návrhu mohou nastat galvanické, kapacitní a indukční nežádoucí vazby; galvanické vazby mohou nastat úbytkem napětí v zemních vodičích. Aby bylo zabráněno infiltraci videosignálu do synchronizace H, má IO_1 dva vývody země: vývod 6 je uvažován jako všeobecná zem a vývod 16 slouží k uzemnění obvodů synchronizace H, neboť ta je citlivá na vazby rušících signálů. Blokovací a filtrační kondenzátory musí být jednou stranou co nejbližší k danému vývodu a druhou stranou co nejkratší cestou spojeny s příslušnou zemí. Je účelné, aby vnější bloky měly oddělené přívody země, které se spojují do zemnicího vodiče mezi vývody 6 a 16 IO_1 . Příklad provedení signálové části TVP je na obr. 3, kde je pro každou důležitou funkční jednotku TVP ve struktuře země použit zvláštní „prst“ a všechny prsty se sbíhají do širokého zemnicího pásu mezi vývody 6 a 16 IO_1 . Další „prst“ pro zemnění obvodů synchronizace H se s ostatními prsty stýká už v vývodu 16 IO_1 . Tímto způsobem jsou vyloučeny galvanické vazby jednotlivých funkčních bloků přes zem.

Aby byly vyloučeny nežádoucí indukční vazby, jejichž příčinou jsou magnetická pole, je třeba proudové smyčky tvořené signálovými a zpětnými zemními vodiči navrhout tak, aby byly omezeny na minimum uzavřené plochy a volit vhodnou polohu řádkového transformátoru vůči ostatním funkčním blokům. U IO_2 se nejvíce uplatní vnější vychylovací obvod, který by měl být prostorově co nejmenší s co nejširšími vodiči. Kapacitní vazby lze omezit vhodným návrhem vedení vodičů a vzdálenostmi mezi vodiči, které volíme co největší, nebo mezi takové vodiče proložíme zem, napájení nebo vodič s určitým potenciálem vůči zemi.

Parametry IO_1 jsou uvedeny v tab. 1, průběhy jednotlivých signálů jsou na obr. 1.

Tab. 1. Parametry TDA4502

Parametr	Min.	Jmen.	Max.
Nápadecí napětí U_7 [V]	9,5	12	13,2
Nápadecí proud I_7 [mA]		100	140
Nápadecí napětí U_{11} [V]		9,5	
Nápadecí proud I_{11} [mA]		6	
Vstupní citlivost U_{8-9} [μV]	60	100	140
Vstupní kapacita C_{8-9} [pF]		5	
Rozsah AVC [dB]	56	60	
Změna výst. napětí [dB] při změně vstupního napětí o 50 dB		1	
Maximální vstupní napětí U_{8-9} [mV]	50	100	
Ss vstupní napětí U_{17} [V]		3,7	
Mv úroveň synchron. impulsu U_{17} [V]		1,5	
Proud výst. emitorového sledovače [mA]		2	
Šířka pásma výst. demodul. signálu [MHz]	5	6	
Diferenciální zisk [%]		5	10
Diferenciální fáze [%]		5	10
Nelinearita videosignálu [%]			10
Mv výstupní signál [V]		2	
Intermodulace [dB] na 1,1 MHz – modrá	55	60	
– žlutá	50	54	
na 3,3 MHz – modrá	60	66	
– žlutá	55	59	
Poměr signál/šum při $U_{8-9} = 10$ mV [dB]	50	54	
na konci rozsahu AVC	50	56	
Zbytek nosné [mV]		7	30
Zbytek druhé harm. nosné [mV]		3	30
Vstupní mv signál (pro $U_{výst} = 2,5$ V), U_{12} [V]		1	
Vstupní impedance Z_{12} [MΩ]		0,5	
Úroveň klíčovaných synchron. impulsů [V]		4	
Výstupní signál U_{14} [V]		2,5	
Úroveň synchron. impulsů U_{14} [V]		3	
Výstupní impedance Z_{14} [Ω]		100	
Amplituda vst. signálu U_{15} [V]		2	
Vstupní impedance Z_{15} [MΩ]		0,5	
Úroveň klíč. synchron. impulsů [V]		5	
Spínací napětí pro vnější signál, U_{15} [V]		10	12
Min. ef. úroveň pro nasazení AVC v KV [mV]			0,2
Max. ef. úroveň pro nasazení AVC v KV [mV]	50	100	
Max. výstupní proud pro AVC v KV, I_5 [mA]	2	3	
Výst. satur. napětí při $I_5 = 2$ mA [V]			0,3
Svodový proud I_5 [μA]			1
Minimální napětí U_1 [V]			1
Rozkmit napětí ADK, dU_{18} [V]	10		11
Užitečný výstupní proud I_{18} [mA]		±1	
Strmost řízení ADK [mV/kHz]	20	40	80
Refer. výstupní napětí U_{18} [V]		6	
Užit. amplit. synchron. impulsů při $R_{14-25} = 1,8$ kΩ [V]	0,25	0,75	
Výstupní proud při $U_{25} > 5$ V, I_{25} [μA]		10	
Rozsah držení PLL [kHz]		±1,1	±1,5
Rozsah zachycení PLL [kHz]		±0,6	±1
Řízení citliv. VCO ₁ [kHz/μs] při:			
slabém signálu		2	
silném signálu během hledání		3	
během zpětn. běhu V a během držení		6	
Řízení citlivosti RO2, d_d/t_0		50	
Rozsah řízení [μs]		25	
Řízená hrana		kladná	
Řízení citlivosti [μA/μs]		25	
Max. přístupný posuv fáze [μs]		±2	
Volnoběžný kmitočet VCO ₁ (C = 2,7 nF), f_{osc} [kHz]		15,625	
Roztýl kmitočtu v závislosti na vnějších součástkách [%]		4	
Změna f_{osc} při $U_7 = 9,5$ až 13,2 V [%]	0	0,5	
Teplotní součinitel f_{osc} [1/°C]		10 ⁻⁴	
Maximální posuv f_{osc} [%]			10
Max. zdvih f_{osc} při startu (na výst. H) [%]			10
Výstupní napětí úrovně H, U_{26} [V]			13,2
Výstupní napětí U_{26} [V] při zapoj. ochrany			15,8
Výstupní napětí L při $I_{26} = 10$ mA, U_{26} [V]			0,15
Pracovní cyklus výst. napětí H při $t_0 = 10$ μs		0,45	
Doba náběhu výstupního impulsu, t_r [ns]		300	370
Doba doběhu výstupního impulsu, t_f [ns]		120	240
Požadovaný I_{27} během zpětn. běhu H [mA]	0,1		2
Výstupní napětí během burstu, U_{27} [V]	8		
Výstupní napětí U_{27} [V] při zatemnění H	4	4,5	5
při zatemnění V	2,1	2,5	2,9
Šířka impulsu při burstu, t_w [μs]			
při $f_v = 50$ Hz	3,1	3,5	3,9
při $f_v = 60$ Hz	3,6	4	4,4
Šířka impulsu při zatemnění V, je-li dělič v širokém okénku při 50 Hz		21 řádek	

při 60 Hz v úzkém okénku při 50 Hz při 60 Hz	17 řádků 25 řádků 21 řádek			
Zpoždění mezi začátkem synchr. impulsu na videovýstupu a nást. hranou burstu [μs]		5,2		
Napětí v zasynchr. stavu, U_{22} [V]		9,5		
Napětí v nezasynchr. stavu, U_{22} [V]		1		
Úroveň pro sepnutí FD ₁ z „pomalu“ na „rychle“, U_{22} [V]	4,9	5,3	5,8	
Úroveň pro aktivaci umlčení (MUTE), U_{22} [V]	2,25	2,5	2,75	
Nabíjecí mv proud v zasynchr. stavu, I_{22} [mA]	0,7	1		
Napětí pro vypnutí ADK, U_{22} [V]		10,5		
Výstupní napětí při $I_{13} = 1$ mA (nesyn.), U_{13} [V]	0,3	0,5		
Výstupní proud I_{13} [mA] (nesyn.)			5	
Výstupní proud I_{13} [μA] (synchr.)			1	
Výstupní napětí při identifikaci 50/60 Hz, U_{13} [V]		12/6		
Vstupní proud během vyhledání, I_2 [μA]		1	2	
Vybíjecí proud během zpětného běhu V, I_2 [mA]	0,4			
Amplituda pily mv, U_2 [V]		0,9	1,2	
Výstupní proud I_3 [mA]			10	
Výstupní napětí při $I_3 = 1,5$ mA, U_3 [V]		5,7		
Ss vstupní napětí U_4 [V]		3		
Střídavé mv vstupní napětí U_4 [V]		1,2		
Vstupní proud I_4 [μA]			12	
Vnitřní předkorekce pily [%]		6		
Odchylna amplitudy 50/60 Hz, dU_4 [%]			5	
Ochrana V na vývodu 4 je aktivní při $U_{27} = 2,5$ V a odchylce ss zpětné vazby:				
sepnutá úroveň L		$U_4 = 1,2$ V		
H		$U_4 = 2$ V		

V tabulce znamenají indexy u jednotlivých veličin čísla vývodů, pokud není v indexu číslo oddělené pomlčkou, měří se vždy proti vývodu 6 IO. IO je v pouzdře DIL-28.

Tab. 2. Parametry TDA3654 Obvod je v pouzdře SOT-131.

Parametr	Min.	Jmen.	Max.
Mezní výstupní napětí U_5 [V]			60
Mezní napájecí napětí U_9 [V]			40
Nápadecí napětí koncového stupně, U_6 [V]			60
Mezní vstupní napětí U_1 [V]			U_9
Vstupní napětí spínacího stupně U_3 [V]			U_9
Vnější napětí na vývodu 7, U_7 [V]			5,6
Opakovatelný špičkový mv proud výst. I_5 [A]		±1,5	
Neopakovatelný špičk. mv výst. proud, I_5 [A]		±3	
Opakov. mv výst. proud generátoru zp. běhu, I_5 [A]		+1,5 -1,6	
Neopakov. mv výst. proud generátoru zp. běhu, I_5 [A]		±3	
Provozní údaje při $U_9 = 26$ V (spojeny vývody 1, 3 a 2, 4)			
Nápadecí napětí U_6 [V]	10		40
Nápadecí napětí konc. stupně, U_6 [V]			60
Nápadecí proud $I_6 + I_9$ [mA]	35	55	85
Klidový proud I_4 [mA]	25	40	64
Teplotní součinitel I_4 (mA/K)		-0,4	
Výstupní mv proud I_5 [A]		2,5	3
Výstupní mv proud gener. zpět. běhu, I_5 [A]		1,25	1,5
- I_5 [A]		1,35	1,6
Výstupní napětí během zpět. běhu, U_5 [V]			60
Saturační napětí při $I_5 = -1,5$ A, U_{6-5} [V]		2,5	3,2
$I_5 = 1,5$ A		2,5	3,2
$I_5 = 1,2$ A		2,3	2,8
$I_5 = -1,2$ A		2,2	2,7
$I_5 = 1,2$ A, U_{5-4} [V]		2,2	2,7
$I_5 = 1,5$ A		2,5	3,2
$I_6 = -1,6$ A, U_{6-8} [V]		1,6	2,1
$I_6 = 1,5$ A, U_{6-9} [V]		2,3	3
$I_6 = -1,3$ A, U_{6-8} [V]		1,4	1,9
$I_6 = 1,2$ A, U_{6-9} [V]		2,2	2,7
Svodový proud - I_8 [μA]		5	100
Aktivace gen. zpětného běhu, U_{5-9} [V]	4		
Vstupní proud při $I_5 = 1,5$ A, I_1 [mA]		0,33	0,56
Vstupní napětí při rozkladu, U_1 [V]		2,35	3
Vstupní proud při rozkladu, I_3 [mA]	0,03		
Vstupní napětí při rozkladu, U_3 [V]	0,8		U_9
Vstupní napětí při zpět. běhu, U_1 , U_3 [V]			0,25
Výstupní napětí při $R_z = 100$ kΩ, U_7 [V]	4,1	4,5	5,8
$I_2 = 0,5$ mA, U_7 [V]	3,4	3,9	5,3
Vnitřní sériový odpor na vývodu 7, R_7 [kΩ]	0,95	1,35	1,7
Ochranný obvod aktivován při U_6 [V]			1
Zesílení bez zpětné vazby při 1 kHz		33	
Kmitočtová charakteristika pro -3 dB [kHz]		60	

Snímkový koncový stupeň TDA3654

IO TDA3654 je koncový stupeň V, jehož blokové zapojení je na obr. 4, který je určen pro buzení vertikálních vychylovacích cívek (VVC) s úhlem vychylování 110° . Je sestaven z generátoru zpětného běhu, budiče a koncového obvodu, ochranného obvodu proti tepelnému přetížení a bezpečnému provozu (SOAR), obvodu kontroly funkce vychylování, stabilizátoru napětí a zdroje proudu. Koncový stupeň je sestaven ze dvou stupňů v Darlingtonově zapojení, z nichž každý dodává maximální proud 1,5 A a jejich $U_{CE0} = 60$ V. Ochranný obvod výstupního stupně zajišťuje provoz koncových tranzistorů v oblasti bezpečného provozu (SOAR) při všech stavech na výstupu (vývod 5 IO₂) pomocí spolupráce s vnitřní tepelnou ochranou, detektorem proud-napětí a protizkratovým ochranným obvodem. Koncový stupeň je napájen přes vývody 6 a 4 IO₂. Vstup budiče koncového stupně (vývod 1 IO₂) je napájen signálem z IO₁ přes R₃₆ a propojen se vstupem spínacího obvodu na vývodu 3, který odpojuje dolní koncový stupeň na počátku zpětného běhu, čímž je umožněn rychlý náběh generátoru zpětného běhu. Pro maximální mezivrcholový výstupní proud 3 A je vstupní signál maximálně 3 V a proud do vývodů 1 a 3 IO₂ je maximálně 1 mA. Během zpětného běhu se nabíjí C₃₅ na úroveň danou R₄₂. Generátor zpětného běhu se aktivuje na začátku zpětného běhu, pokud výstupní napětí na vývodu 5 IO₂ bude větší než napětí napájecí. Během periody zpětného běhu je napájecí napětí zapojeno přes vývod 8 IO₂ do série s napětím na C₃₅, takže během zpětného běhu se napájecí napětí zmenší na požadované napětí zpětného běhu plus saturační napětí výstupních tranzistorů. Amplitudu napětí zpětného běhu lze nastavit R₄₂, jehož odpor musíme volit tak, aby během normálního provozu bylo na vývodu 8 IO₂ minimálně 1,5 V. Pokud vychylovací proud nemá danou úroveň a napětí na vývodu 8 IO₂ je menší než 1 V, ochranný obvod generuje na vývod 7 IO₂ ss napětí, které může být použito ke zhasení obrazovky, aby se nevypálilo stínítko. Pro napájení budiče koncového stupně je vnitřním stabilizátorem stabilizováno napájecí napětí na 6 V, takže budičí proud se nemění i při kolísání napájecího napětí.

Snímkový výstupní stupeň v IO₁ tvoří spolu s IO₂ a vychylovacím obvodem V převodník napětí-proud, v němž je k převodu napětí-proud využito zpětné vazby do vývodu 4 IO₁. Kombinací „odporového“ a kmitočtově závislého zpětnovazebního signálu je možné tvarovat proud VVC tak, že vychylování V na obrazovce bude probíhat lineárně s časem. Z obr. 1 je zřejmá souvislost koncového stupně V s vnější zpětnou vazbou a generátorem „pily“ V, proto je účelné popsat si funkci řídicího obvodu V spolu s koncovým stupněm V. Generátor „pily“ dodává „pilu“ lineárního průběhu s časem. Aby toto bylo dosaženo, je napájecí napětí 26 V připojené na vývod 2 IO₁ přes R₁₄ a filtrované C₁₈ voleno podstatně větší, než je amplituda „pily“ V na C₁₈ ($U_{2-16} = 0,9$ V). Snímkové vychylování je úměrné proudu I_{VVC} vychylovacími cívkami, který je úměrný napětí „pily“ na vývodu 2 IO₁. Snímkové vychylování je však také nepřímě úměrné části vychylovacího napětí U_{um} obrazovky. Pro odchylku s na obrazovce platí: $s \sim I_{VVC} : \sqrt{U_{um}}$. Pokud má být výška obrazu při změně rychlostí vychylovacího napětí, tj. při změnách proudu paprsku obrazovky konstantní, je

nutné požadovaně měnit I_{VVC} a napětí „pily“ na vývodu 2 IO₁. V prvním přiblížení musí být pro dosažení konstantní výšky obrazu splněny tyto podmínky:

$$dI_{VVC} : I_{VVC} = dU_{2-16} : U_{2-16} = dU_{um} : U_{um}$$

Amplituda vychylování V je především závislá na napájecím napětí U_{BV} generátoru „pily“.

Pro splnění výše uvedených podmínek je možné na C₁₈ přivést korekční proud I_{kor} , který je závislý na změnách U_{BV} na U_{um} . Tvar napětí na vývodu 3 IO₁ je závislý na zkreslení (6 %) pilovitého napětí generátoru V a na zpětnovazebním napětí na vývodu 4 IO₁. Na vývod 5 IO₂ je připojen vychylovací obvod s paralelně zapojenými vychylovacími cívkami VVC, s C₃₂ a s R₃₄, R₃₈ C₃₀ slouží k potlačení pronikajících „řádků“ do snímkového vychylování a C₃₃ je potřebný k tomu, aby při nesymetrickém napájecím napětí U_{BV} bylo bez dalších úprav dosaženo symetrického vychylovacího proudu. Z R₃₄ je odebráno kmitočtové nezávislé zpětnovazební napětí úrovně I_{VVC} , jeho amplitudu (a tím i výšku obrazu) můžeme nastavit R₃₅. Kmitočtové nezávislé zpětná vazba je z běže R₃₅ přes R₃₇ vedena na vývod 4 IO₁. Kmitočtové závislá část zpětnovazebního signálu, snímaná ze spoje C₃₂ a VVC, je tvarována R₃₉ R₄₀ R₃₃, kde napětí na C₃₃ je úměrné dvoji integraci I_{VVC} a má tvar S-krivky potřebné pro korekci S. Při první integraci je I_{VVC} zintegrován na C₃₂ a dolní propustí je ukončena integrace na C₃₀.

Abychom vyloučili zkreslení v IO₁ a mohli nastavit linearitu vychylování V, je kmitočtové závislé část zpětnovazebního napětí přivedena na C₃₃ přes R₃₉ a přes R₄₁ je přičtena ke kmitočtové nezávislé části zpětnovazebního napětí. Změnou R₃₉ můžeme měnit fázi a tvar kmitočtové závislé části zpětnovazebního napětí a tak měnit linearitu vychylování V. Mezi vývody 6 a 8 IO₂ je zapojen „zvýšovací“ kondenzátor C₃₅ v obvodu generátoru zpětného běhu. Pro zvětšení činného napájecího napětí koncového stupně V je napětí na C₃₅ v době zpětného běhu přičteno k napájecímu napětí U_{9-2} . Tím je umožněno dosáhnout při poměrně malém napájecím napětí U_{BV} (zde 26 V) a malých ztrátach IO₂ dostatečně krátkého zpětného běhu V. Koncový stupeň V je během zpětného běhu přes D₁ připojen na napětí U_{9-2} a nabíjí se C₃₅. Napětí U_{BV} je na vývod 9 IO₂ přivedeno přes R₄₃ a filtrované C₃₄.

Deska s plošnými spoji pro IO₂ je na obr. 5 a v tab. 2 jsou uvedeny jeho parametry.

Zvukový kanál stereofonního BTVP

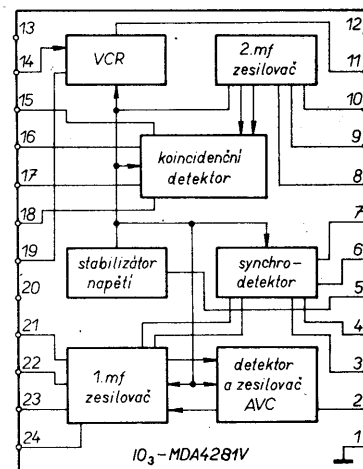
Zvukový kanál stereofonního BTVP na obr. 1 je sestaven z IO₃ – obvodu pro zpracování kvaziparalelního zvuku, z IO₄ – obvodu pro zpracování mezinosného signálu 5,74 MHz nebo 6,26 MHz, IO₅ – obvodu pro zpracování stereofonního signálu, IO₆ – obvodu pro úpravu stereofonního signálu a IO₂₀₁, IO₂₀₂ – nf výkonových zesilovačů.

Obvod pro kvaziparalelní zpracování zvuku, MDA4281V

Z druhé sekce filtru F₁ jsou zvuková nosná 32,5 MHz nebo 31,5 MHz a nosná obrazu 38,0 MHz stejně úrovně přes C₃₈ a C₃₉ přivedeny na vstup 1. mf zesilovače v IO₃ (obr. 6). Prvním mf zesilovačem v IO₃ je třístupňový širokopásmový rozdílový zesilovač, u něhož první dva stupně jsou řízeny AVC. Na výstup třetího stupně 1. mf zesilovače je připojen jeden vstup synchrodetektoru a na jeho druhý vstup je připojen obvod referenčního signálu 38 MHz – L₅C₅₅. Nesymetrický výstupní signál 5,5 MHz nebo 6,5 MHz je přes emito-

rový sledovač vyveden na vývody 6 a 7 IO₃. Dva vývody mezinosného signálu umožňují připojit IO₄, který zpracovává signály mezinosných kmitočtů 5,74 MHz nebo 6,26 MHz při stereofonním nebo dvoujazyčném vysílání. Napětí AVC pro první stupně 1. mf zesilovače v IO₃ je odebráno z detektoru, který je připojen na třetí stupeň 1. mf zesilovače v IO₃, filtrováno C₅₇ na vývodu 2 IO₃ a zesíleno. Signál z vývodu 7 IO₃ je přes F₃ nebo F₄ přiveden na vstup (vývod 10 IO₃) druhého mf zesilovače, tvořeného 8stupňovým omezujícím zesilovačem.

Z jeho výstupu je signál veden na jeden vstup koincidenčního detektoru a na jeho druhý vstup jsou připojeny fázovací obvody L₆C₄₃ (pro 5,5 MHz), L₇C₄₂ (pro 6,5 MHz), C₄₄, C₄₅, R₄₉; C₄₁ je deefmáze pro první zvuk. Výstupní signál z detektoru je veden do nf zesilovače a obvodu VCR. Výstupní signál z IO₃ je na vývodu 11 a na vývodu 14 je vstup/výstup nf signálu z VCR. Napětím přes R₅₁, přivedeném na vývod 8 IO₃, je možné obvod přepnout na provoz VCR. Z vývodu 6 IO₃ je signál 5,74 MHz přes F₅R₅₂ nebo signál 6,26 MHz přes filtr soustředěné selektivity L₈C₄₉C₅₀C₅₁, L₉C₅₂C₅₃ a L₁₀C₅₄ veden na vstup druhého mf zesilovače v IO₄ a z jeho výstupu na jeden vstup koincidenčního detektoru, jež má na druhý vstup připojeny fázovací obvody L₁₁C₆₃ (6,26 MHz), L₁₂C₆₄ (5,74 MHz), C₁₆C₆₂C₆₅R₅₇. Na vývod 19 IO₄ je připojena deefmáze (C₆₆, jehož kapacita musí být volena tak, aby byl potlačen zbytek signálu mezinosného kmitočtu, ale nebyla potlačena pomocná nosná 54 kHz). Při VCR je druhý mf zesilovač v IO₄



Obr. 6. Blokové zapojení MDA4281V

odpojen napětím na vývodu 8 IO₄ přiváděným přes R₅₆; 1. mf zesilovač v IO₄ je vyřazen z funkce napětím přes R₅₄. Z vývodu 11 IO₄ je signál veden do IO₅.

Příklad desky s plošnými spoji je na obr. 3 a parametry IO₃ a IO₄ jsou v tab. 3.

Stereofonní dekodér TDA6600

IO₅ (obr. 7) je sestaven z matice, dekodérů pilotního signálu a identifikačních signálů pro dvoukanalový televizní zvuk. Dekodéry je řízena matice, v níž jsou od sebe odděleny pravý a levý kanál při stereofonním vysílání a kanál 1 a kanál 2 při dvoujazyčném doprovodu (duo). Použitím smyček PLL pro identifikační kmitočty 117 Hz (stereo) nebo 274 Hz (duo) je zlepšena spolehlivost funkce a rychlost přepínání. IO₅ umožňuje nastavit šířku pásma při stereo (přes vývody 14 a 15) a při duo (vývody 17 a 18), nezávisle nastavit časové konstanty smyček PLL při stereo (přes vývod 11) a duo (přes vývod 10)

Tab. 3. Parametry MDA4281V

Parametr	Min.	Jmen.	Max.
Mezní napájecí napětí U_5 [V]			15
Provozní údaje pro $U_5 = 12$ V			
Napájecí proud I_5 [mA]			80
Rozsah AVC 1. mf. zesil. při $f = 35$ MHz [dB]		55	
Vstupní napětí pro omezení, U_{10} [μV]		60	80
Výstupní nf napětí, U_{14} [V]		0,6	
U_{11} [V]	0,26		
Potlačení AM na vývodu 11 [dB]		42	
Přeslech CT ₁₄₋₁₁ [dB]			
Napětí AVC, U_2 [V]	50		5
Vstupní odpor synchrodetektoru, R_{3-4} [kΩ]		10	
Vstupní impedance Z_{22-23} [kΩ/pF]		1,8/2	
Výstupní odpor R_6 [Ω]		500	
R_7 [Ω]		50	
Vstupní impedance Z_{10} [Ω]		800	
Vstupní odpor demodulátoru R_{17-18} [kΩ]		5,4	
Odstup signál/šum při $U_{10} = 10$ mV [dB]		85	
Vstupní odpor pro záznam na VCR, R_{14} [Ω]			500
přehrávání, R_{14} [kΩ]			10
Odstup pro deemfázi, R_{19} [kΩ]		10	
Rozsah napájecího napětí U_5 [V]	11	12	15
Rozsah spínacího proudu, I_6 [mA]	0,3		1
Kmitočtový rozsah 1. mf zesilovače [MHz]	10		60
2. mf zesilovače [MHz]	0,01		12

Tab. 4. Parametry TDA6600

Parametr	Min.	Jmen.	Max.
Mezní napájecí napětí U_{12} [V]	-0,5		16,5
Vstupní mezní napětí impulsu zpětn. běhu H, U_{13} [V]	- U_{12}	+ U_{12}	
na vstupu 54 kHz, U_{20} [V]	-0,5	+ U_{12}	
na vstupu MUTE, U_4 [V]	-0,5	+ U_{12}	
na nf vstupu, U_{21} , U_{23} [V]	-0,5	+ U_{12}	
na vstupu nast. přeslechu, U_{24} [V]	-0,5	+ U_{12}	
Výstupní napětí na deemfázi L, P, U_3 , U_5 [V]	-0,5	+ U_{12}	
na vývodu 7 a 22, U_7 , U_{22} [V]	-0,5	+ U_{12}	
referenční napětí, U_{16} [V]	-0,5	+ U_{12}	
demodulátoru, U_{14} , U_{15} [V]	-0,5	+ U_{12}	
U_{17} , U_{18} [V]	-0,5	+ U_{12}	
Výstupní proud na výstupech L, P, I_2 , I_6 [mA]	-4	4	
na integroretech, I_6 , I_9 [mA]	-1	1	
na filtrech PLL, I_{10} , I_{11} [mA]	-1	1	
refer. napětí, I_{16} [mA]	-4	4	
filtru 54 kHz, I_{19} [mA]	-4	4	
Rozsah napájecího napětí U_{12} [V]		10	15,8
Provozní údaje při $U_{12} = 12$ V, $f_{\text{vst}} = 1$ kHz			
Napájecí proud [mA]		36	50
Ref. napětí a napětí na vývodu 22, U_{16} , U_{22} [V]	5,4	6	6,6
Max. vstupní napětí pro $k = 2\%$, U_{21} , U_{23} [V]	2		

a potlačit poruchy při stereo (přes vývod 9) a při duo (přes vývod 8). Přeslechy mezi kanály jsou nezávislé na tolerancích součástek a lze je nastavit ss napětím na vývodu 24, takže je možné IO₅ použít i ve VCR, pokud smyčky PLL budou synchronizovány kmitočtem 15 625 Hz.

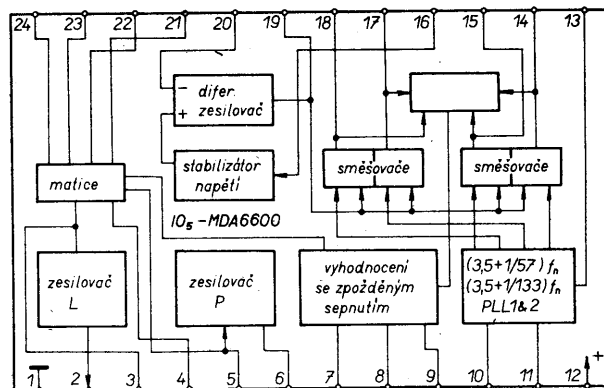
Dekodér je sestaven ze dvou obvodů PLL, čtyř směšovačů a obvodu vyhodnocení, kde smyčky PLL slouží k získání porovnávacích kmitočtů 54,96 MHz a 54,8 kHz. Fázové detektory smyček PLL mají pásmo zachycení 117 Hz nebo 275 Hz. Čtyři směšovače vyhodnocují signál pilotního kmitočtu 54 kHz, kondenzátory C₇₉, C₈₀, C₈₁ a C₈₂ určují šířku pásma identifikačních signálů a tím i odstup signál-rušení.

Výstupní úrovní čtyř směšovačů je řízen obvod pro vyhodnocení stereo nebo duo nebo mono. Aby byla zlepšena odolnost proti rušení při zašumněném vstupním signálu, jsou signály stereo a duo zpožděny integroretem (vývody 8 a 9 IO₅). Informace stereo nebo duo nebo mono je přivedena z vyhodnocovacího obvodu do matice a na

vývod 7 IO₅ (výstup 4 úrovně) pro řízení IO₆. Při uzemnění vývodu 7 IO₅ je informace vyhodnocena jako nucené mono. Dekodérem signálu pilotního kmitočtu je řízena matice, z níž je přes předzesilovače vyveden pravý a levý dekodovaný signál do TVP a na konektor SCART.

Matice můžeme vyřadit signálem přivedeným na vývod 4 IO₅ (mute). Na obr. 1 je signál prvního kanálu přes C₈₇ přiveden na jeden vstup matice (vývod 23 IO₅) a druhý kanál přes C₈₆ na druhý vstup matice (vývod 21 IO₅), dále přes R₆₁C₈₄ na vstup rozdílového zesilovače (vývod 20 IO₅), který má ve zpětné vazbě zapojen obvod L₁₃C₈₃, naladěný na 54 kHz. Z výstupu rozdílového zesilovače (vývod 19 IO₅) je signál pilotního kmitočtu s namodulovaným identifikačním kmitočtem veden na jeden vstup čtyř směšovačů, na jejichž druhé vstupy je přiveden signál z obvodu PLL. Jako referenční signál pro obvod PLL slouží zpětný běh H, přiváděný z řádkového rozkladu přes vývod 13 IO₅.

Výstupním signálem ze směšovačů je řízen vyhodnocovací obvod s dvěma integrá-



Obr. 7. Blokové zapojení MDA6600

Činitel zesílení [%] pro $U_{\text{vst}} = 1$ V (ef.), k_2 , k_6
 Zisk vstup/výstup [dB] pro $U_{24} = 0,5U_{16}$
 a $U_{\text{vst}} = 0,3$ V (ef.)
 Nastavení vyvážení mezi kanálem 1 a 2 [dB]
 Přeslech při mono a při $U_{23} = 0$ V,
 $U_{21} = 2$ V (ef.) [dB]
 při duo a při $U_{23} = 0$ V,
 $U_{21} = 2$ V (ef.) [dB]
 při stereo a při $U_{23} = 0,5U_{21}$,
 $U_{21} = 2$ V (ef.) [dB]
 Výstupní proud při $U_{24} = U_{16}$, I_{24} [μA]
 Vstupní úroveň MUTE U_4 [V] při H (nf zapnuto)
 při L
 Vstupní proud při $U_4 = 0$ V, I_4 [μA]
 Cizí napětí při $U_{24} = 0,5 U_{16}$, $U_4 = 6$ V a
 $U_{21} = U_{23} = 0$ V, U_2 , U_6 [μV]
 Odstup rušivých napětí pro $U_{\text{vst}} = 0,3$ V,
 $U_4 = 6$ V a $U_{24} = 0,5 U_{16}$ [dB]
 Vstupní odpor R_{21} , R_{23} [kΩ]
 Výstupní odpor při $U_4 = 6$ V, R_2 , R_6 [kΩ]
 při $U_4 = 0$ V, R_2 , R_6 [kΩ]
 deemfáze, R_3 , R_5 [kΩ]
 Citlivost pro přepnutí na stereo, duo, U_{19} [mV]
 na mono [mV]
 Vstupní mv napětí pilotního signálu, U_{19} [V]
 Zpoždění signálu integroretem, t_6 , t_9 [ms]
 Výstupní proud I_7 [mA]
 Výstupní napětí při stereo, U_7 [V]
 při duo, U_7 [V]
 při mono, U_7 [V]
 nucené mono, U_7 [V]
 Šířka impulsu při nuceném mono, t_7 [μs]
 Vstupní napětí klíčovacího impulsu, U_{13} [V]
 Výstupní odpor demodulátorů, R_{14} , R_{15} [kΩ]
 R_{17} , R_{18} [kΩ]
 Výstupní odpor vstupu/výstupu 4úroveň.,
 R_7 [kΩ]

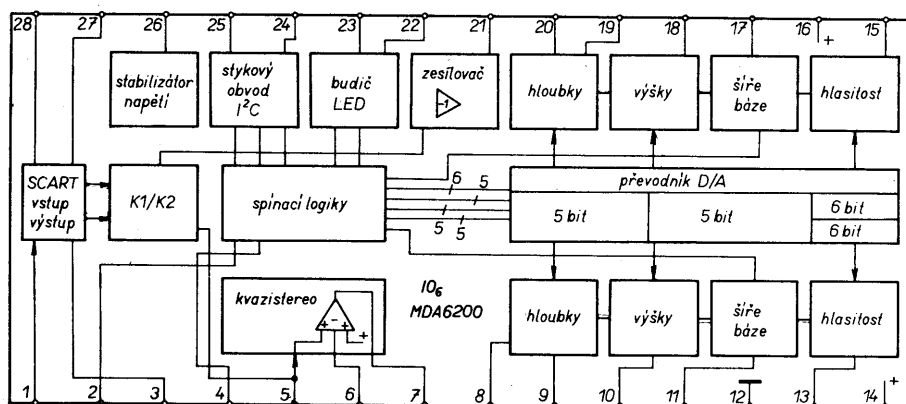
IO je v pouzdře DIL-24.

				1
				0
				±6
	60	75		
	60	75		
	30	40		
		-3	-15	
2,5				
0			0,7	-10
		50	100	
	69	75		
		40		0,2
		100		
		5		
71				
			11	
			0,6	
			700	
			1	
	5,3	6		
	2,6	3,1	3,6	
	1,1	1,3	1,6	
	0		0,6	
		500		
	±1,5		±3,5	
		8		
		8		
				15

tory a z jeho výstupu matice v IO₅. Výstupní signály z matice jsou přes předzesilovače vedeny na vývody 2 a 6 IO₅. C₈₈ a C₇₀ určují deemfázi, C₇₂ a C₇₃ časovou konstantu integroretrů. C₇₄R₅₉C₇₆ je obvod PLL pro duo (274 Hz) a R₆₀C₇₅C₇₇ obvod PLL pro stereo (117 Hz). Na vývodu 16 je výstup vnitřního zdroje referenčního napětí a C₈₅ filtruje napětí $U_{12}/2$ potřebné pro matici. Příklad desky s plošnými spoji je na obr. 3 a parametry IO₅ jsou uvedeny v tab. 4.

Obvod pro úpravu nf signálu, TDA6200

IO₆ (obr. 8) je sestaven z přepínače SCART, přepínače kanál 1/kanál 2 (K1/K2), obvodu pro kvazistereo, obvodu regulace šířky stereofonní báze, obvodu pro fyziologickou regulaci hlasitosti, regulaci výšek, hloubek, převodníku D/A, zesilovače, spína-



Obr. 8. Blokové zapojení MDA6200

ci logiky a stykového obvodu I²C (přes který je IO₆ řízen ze sběrnice I²C) a budiče LED. Spínací logika je řízena obousměrně přes vodič 4 úrovně (vývod 2), regulátory hlasitosti, výšek, hloubek jsou řízeny přes převodník D/A. Při provozu mono se zapojuje obvod kvazistereo a při stereofonním provozu obvod regulace šířky stereofonní báze. Fyziologická regulace hlasitosti, přepínač K1/K2 pro dvojazyčný doprovod, výstup na SCART a indikačních svítek je řízen ze sběrnice I²C a přes vodič 4 úrovně. Rozsah regulace hlasitosti je 80 dB, výšek a hloubek ±12 dB, přeslechy mezi kanály jsou 60 dB a odstup rušivých napětí je 78 dB.

Na vstupu IO₆ je dvoukanalový analogový přepínač pro přepínání provozu mezi TV a SCART. Následující analogový přepínač slouží k přepínání mezi kanálem 1 a kanálem 2 při dvojazyčném vysílání; je ovládán bitem K při vysílání TV nebo při přehrávání přes SCART. Za těmito přepínači je zapojen obvod kvazistereo, který při monofonním vysílání upravuje nf signál tak, abychom získali prostorový nebo stereo podobný vjem. Tento obvod je sestaven ze dvou operačních zesilovačů v obou kanálech, z nichž jeden má zesílení trvale nastavené na -1 a druhý přepínatelné mezi -1 a zesílením, daným vnějšími součástkami. Kvazistereo fonního jevu je dosaženo tím, že je přiveden na jeden vstup nf signál s normální fází a na invertující vstup tyž signál přes nf pásmovou zadrž, jejíž útlum je kompenzován operačním zesilovačem. Při průchodu signálu nf pásmovou zadrž vzniká amplitudově lineární signál, který je v oblasti středních kmitočtů fázově pootočen o 180°. Obvod kvazistereo lze vypnout přes sběrnici I²C.

Obvod pro regulaci korekcí a hlasitosti má v každém kanálu tři operační zesilovače s elektronickými potenciometry nebo spínači. Rozsah regulace hloubek a výšek je nastaven vnějšími kondenzátory a lze jej měnit v 31 stupni a to přes sběrnici I²C a převodník D/A. Ve stupních pro regulaci šířky stereofonní báze se při kmitočtech nad 300 Hz vytváří přeslech až 60 % a to signálem v protifázi.

Hlasitost se reguluje v 64 stupních, samostatně v každém kanálu, takže lze snadno kanály vyvážit (balance). Fyziologického průběhu je dosaženo sloučením regulace hlasitosti s regulací výšek a hloubek, kde vztažnou veličinou je nastavení hlasitosti v daném kanále. Fyziologii lze odpojit přes sběrnici I²C. Zpoždovacím obvodem je uvolněn výstupní signál tehdy, až když jsou všechna napětí tohoto bloku stabilní a nemohou vznikat rušivé šумы.

Obvod IO₆ je řízen přes stykový obvod I²C a současně přes vodič 4 úrovně z IO₅, který ss napětími oznamuje stav obvodu vyhodno-

cení (stereo nebo duo nebo mono). V opačném směru může být IO₅ nastaven ss napětím přes stykový obvod IO₆ na nucené mono. Systémový takt pro vstup SCL stykového obvodu I²C je odebrán z mikroprocesoru; vývod SDA slouží jako vstup dat nebo je v poloze řízení přes vodič 4 úrovně z dekodéru identifikace v IO₅, nebo slouží pro potvrzení. Data z mikroprocesoru jsou zavedena do stykového obvodu I²C a jsou podle funkce uložena v registrech (střadačích 1 až 6). Pokud je sběrnice I²C volná, je SCL = SDA = H. Každý telegram začíná podmínkou START, kdy SDA = L a SCL = H. Všechny informace se vyměňují v době, kdy SCL = L a jsou převzaty z řídicího obvodu při kladné hraně taktu. Když SDA = H během SCL = H, rozeznává IO₆ podmínkou STOP a tím i konec telegramu. Pro softwarové řízení je použit tento tvar dat:

Adresa obvodu: 1 0 0 0 0 0 0 R/W A, při R/W = 0 obvod přijímá data, A je potvrzení příjmu. Bity jsou vysílány v uvedeném pořadí.

Byte dat s podadresou. Hlasitost –
1 0 V05 V04 V03 V02 V01 V00 (levý),
1 0 V15 V14 V13 V12 V11 V10 (pravý).
Oba byte jsou přenášeny současně po sobě, V×5 je nejvyšší a V×0 nejnižší bit
1 0 0 0 0 0 0 min. hlasitost,
1 0 1 1 1 1 1 max. hlasitost.

Korekce –
1 1 X HV H3 H2 H1 H0
1 1 X TV T3 T2 T1 T0
Oba byte jsou přenášeny společně po sobě, HV nebo TV je bit znaménka; H3 nebo T3 nejvyšší, H0 nebo T0 nejnižší bit
1 1 X 0 1 1 1 1 výšky, hloubky, min.,
1 1 X X 0 0 0 0 výšky, hloubky lin.,
1 1 X 1 1 1 1 1 výšky, hloubky max.

Řídicí byte nf –
0 0 M1 M2 K1/K2 RK Phys Q-S/Sb
M1=1 umlčení výstupů,
M1=0 otevření výstupů,
M2=1 nucené mono přes vodič 4 úrovně,
M2=0 běžný provoz dekodéru identifikace,
K1/K2=0 při duo na výstup kanál 1,
K1/K2=1 při duo na výstup kanál 2,
(aktivní při duo přes vodič 4 úrovně nebo ze SCART a bitu K=1),
RK=1 zapnut prostorový zvuk; při provozu z TV a při stereo zapnuta šířka báze, při mono a duo zapnut obvod kvazistereo – řízen přes vodič 4 úrovně. Při zapnutém SCART zapne se kvazistereo,

RK=0 vypnuta šířka báze a kvazistereo,
Phys=1 fyziologie zapojena,
Phys=0 fyziologie odpojena,
Q-S/Sb=1 při provozu z TV zapojen a šířka báze a kvazistereo, při zapnutém SCART zapojena šířka stereofonní báze,
Q-S/Sb=0 vypnuta šířka stereofonní báze a kvazistereo,

Řídicí byte SCART
0 1 SC Sch K X X X
SC=1 přehrávání přes SCART vstup
SCART propojen s nf výstupem,

SC=0 běžný provoz z TV,
Sch=1 zapnut výstup spínání (otevřený kolektor),
Sch=0 vypnut výstup spínání (výstup lze např. použít ke spínání záznam/přehrávání ve videočásti),
K=1 přehrávání ze SCART – vysílání duo; volba kanálu přes bit K1/K2,
K=0 provoz stereo. Přehrávání ze SCART nebo stereofonního (monofonního) vysílání.

Poznámka: Nf část je automaticky řízena přes vodič 4 úrovně. Nucené mono M2 má absolutní přednost. Po nulování (Power-On) jsou všechny střadače na 0 (min. hlasitost, korekce lineární), jen Q-S/Sb=1.

Provoz vysílání – potřebná nová adresa pro IO₆ s bitem R/W=1

St D X X X X X
St=1, D=1 dekodér poznává mono,
St=0, D=1 dekodér poznává stereo,
St=1, D=0 dekodér poznává duo.
Funkce vysílání není pro provoz IO nutná a slouží k tomu, aby mikroprocesor rozeznal stav dekodéru identifikace a aby byly umožněny doplňkové funkce.

Budiče svítivých diod D₄ a D₅

TV provoz:
vývod 2 IO₆, bit K1/K2, D₄ D₅
mono X vyp vyp
stereo X zap zap
duo 0 zap vyp
duo 1 vyp zap

Přehrávání ze SCART:
SC K1/K2 K D₄ D₅
1 X 0 zap zap
1 0 1 zap vyp
1 1 1 vyp zap

Po devátém impulsu taktu je SDA=L (podmínka potvrzení) a všechny telegramy jsou přenášeny po bytech. Při provozu čtení mikroprocesor vysílá bit potvrzení. První byte je byte adresy, sestavený ze sedmi bitů, kterým mikroprocesor vybírá IO₆ z mnoha jiných obvodů na téže sběrnici I²C (Chip select). Osmý bit R/W určuje směr toku dat. V následujících bytech dat 1. a 2. bit určují, který střadač bude dotazován (podadresa). Informace pro nastavení hlasitosti má 6 bitů (64 poloh). Regulátor výšek a hloubek je řízen 5 bity, první bit (čtvrtý bit v byte) určuje znaménko a následující 4 bity umožňují korektor nastavit do 31 poloh. Oba byte hlasitosti (pravý-levý) a byte pro korektory výšek a hloubek musí být přenášeny společně po sobě, protože mají stejné adresy. Oba byte spínacích funkcí jsou rozděleny na byte nastavení nf a byte pro ovládání spínače konektoru SCART. Je-li při adresování obvodu R/W=1, pracuje stykový obvod I²C jako vysílač a přenáší okamžitý stav dekodéru identifikace v IO₅. R₆₈, R₇₀ a R₇₁ na obr. 1 nastavují zesílení obvodu kvazistereo, R₆₃ až R₆₇ spolu s C₈₈ až C₉₀ pak jeho kmitočtovou charakteristiku a potřebný fázový posuv. C₉₂ a C₁₀₅ určují kmitočet zlomu při hloubkách (platí, že

Tab. 5. Parametry TDA6200

Parametr	Min.	Jmen.	Max.
Mezní napájecí napětí U_{16} [V]	0		16
Referenční proud I_{26} [mA]	0		2
Mezní ss napětí U_1 až U_3 [V], U_6 , U_8 , U_9 , U_{10} , U_{14} , U_{18} , U_{20} , U_{20} , U_{22} až U_{25} , U_{27} , U_{28} [V]	0		U_{16}
Ss proud I_4 , I_5 , I_7 , I_{11} , I_{13} , I_{15} , I_{17} , I_{21} [mA]	0		2
Rozsah napájecího napětí U_{16} [V]	8		15,74
Rozsah přenášených kmitočtů [kHz]	0		20
Jmenovité údaje při $U_{16} = 15$ V			
Napájecí proud při vypnutých LED, I_{16} [mA]		55	80
Referenční napětí U_{26} [V]	5,4	6	6,6
Maximální zesílení při SC = 0, Phys = 0, RK = 0, Q-S/Sb = 0 [dB]	-2	0	2
Minimální zesílení [dB]			-80
Odchylka průběhu obou kanálů [dB]			-2
Zdůraznění hloubek při $f_{\text{vst}} = 40$ Hz [dB]	9	12	-10
Potlačení hloubek při $f_{\text{vst}} = 40$ Hz [dB]	-12		
Zdůraznění výšek při $f_{\text{vst}} = 15$ kHz [dB]	8,5	12	
Potlačení výšek při $f_{\text{vst}} = 15$ kHz [dB]	-12		-10
Vstupní napětí [V] ze SCART (byte KL libov.) (byte KL = CX)	1		
Dovolené zesílení OZ kvazisterea, Q-S/Sb = 1, A_{6-7} [dB]	3,5		
Oddělení kanálů (Q-S/Sb = 0, RK = 0) [dB]			30
Protifázové přeslechy při stereo, RK = 1 [%]	60		
Přeslechy v přepínačích SCART a K1/K2 ($U_{\text{vst}} = 2$ V) [dB]	45	60	75
Zkreslení ($U_{\text{vst}} = 1$ V, efektn., byte KL libovolný), k_{13} , k_{15} [%]	60		
Odstup cizích napětí při $U_{\text{vst}} = 1$ V [dB]			1
Cizí napětí na výstupu [μ V]			78
		120	150

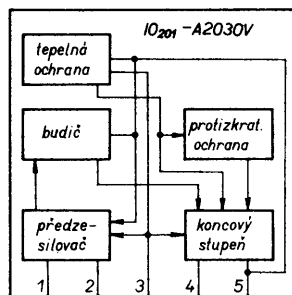
Rovnoměrnost kmit. char. [dB] při lin.
korekcích a $f_{\text{vst}} = 40$ Hz až 15 kHz
Hlasitost při max. fyziologii [dB]
Útlum při umlčení ($M1 = 1$) [dB]
Výstup pro spínání ($I_2 = 1$ mA), $U_{4\text{vst}}$ [V]
 $I_{4\text{vst}}$ [μ A]
Proud budičem LED (LED sepnuta), I_{22} ,
 I_{23} [mA]
(LED vypn.), I_{22} , I_{23} [mA]
Vstupní napětí na vodiči 4úrovň. při
mono, U_2 [V]
duo, U_2 [V]
stereo, U_2 [V]
nucené mono ($M2 = 1$, $I_2 = 1$ mA), U_2 [V]
Vstupní proud I_2 [μ A]
Vstupní odpor SCART, R_{27} , R_{28} [k Ω]
Vstupní odpor nf vstupů, R_1 , R_3 [k Ω]
Výstupní odpor, R_{21} , R_5 , R_7 , R_{13} ,
 R_{15} [Ω]
Vnitřní odpor R_{11} , R_{17} [k Ω]
Hrana SCL, SDA – doba čela, t_R [μ s]
– doba týlu, t_F [μ s]
Takt SCL – kmitočet, f_{SCL} [kHz]
– šířka impulsu t_H , t_L [μ s]
Start – doba přípravy, t_{SUSTA} [μ s]
doba držení, t_{HSTA} [μ s]
Stop – doba přípravy, t_{SUSTO} [μ s]
doba uvoln. sběrnice, t_{BUF} [μ s]
Výměna dat – doba přípravy, t_{SDAT} [μ s]
doba držení, t_{HDDAT} [μ s]
Vstup SCL, SDA, vstup. úroveň H [V]
L [V]
vstupní proud I_H , I_L [μ A]
L, I_L [mA]
Výstup SDA – výstupní napětí ($R_z = 2,5$ k Ω ,
 $I_z = 2$ mA), U_H [V]
 U_L [V]

IO je v pouzdře DIL-28.

$f_{-3\text{ dB}} = 1/C_{105}$) a C_{94} a C_{104} kmitočty zlomu
výšek. Stupeň přeslechů šířky stereofonní
báze je dán $1/R_{73}$ nebo $1/R_{75}$, dolní
mezní kmitočty je $f_{-3\text{ dB}} = 1:6,28C_{95}$
($R_{73} + 1$ k Ω) = $1:6,28C_{103}$ ($R_{75} + 1$ k Ω).
Příklad návrhu plošných spojů je na obr.
3 a parametry IO₆ jsou v tab. 5.

Výkonový zesilovač A2030D

Trend zlepšování kvality zvuku v TVP
vede ke zvětšování výkonu nf koncových
stupňů, u moderních TVP s měničovými
zdroji je však výstupní výkon omezen těmito
zdroji. Příčina omezení spočívá v tom, že
mezivrcholový proud nf zesilovače při
 $P_0 = 12$ W a $R_z = 8$ Ω je asi 1,73 A a potřebné
napájecí napětí s přihlédnutím k saturačnímu
napětí koncových tranzistorů je asi
32 V. Odebíraný špičkový příkon je asi
55 W, střední příkon je 17,5 W. Moderní
BTVP mají celkový příkon kolem 50 W, tak-
že maximálním výstupním výkonem je jejich
zdroj přetěžován. Aby jejich zdroj nemusel
být navržen na špičkový příkon kolem
100 W, je kromě filtračního kondenzátoru
použit ještě „paměťový“ kondenzátor a fil-
trační rezistor, na kterém se ztrácí výkon
(proto se používá paměťový kondenzátor
s velkou kapacitou, aby se přenesly i signály
nízkých kmitočtů). V obvyklém zapojení teče
při kladné půlvlně proud z napájecího zdroje
přes IO, vazební kondenzátor, zatěžovací
odpor zpět do zdroje a při záporné půlvlně
„zapamatovaná“ energie vazebního kon-
denzátoru se vede přes IO a zátěž, takže
energie ze zdroje je odebírána jen při kladné
půlvlně. Když zapojení upravíme tak, aby
i při záporné půlvlně tekla proud ze zdroje,
bude špičkový proud poloviční (obr. 1). Vý-
stupní proud I_0 je při $C_{207} = C_{208}$ složen
z vybijecího a nabíjecího proudu kondenzá-
torů, takže špičkový proud je během kladné
a záporné půlvlny poloviční.



Obr. 9. Blokové zapojení A2030V

IO₂₀₁ (IO₂₀₂) je sestaven ze vstupního roz-
dílového zesilovače, budiče, koncového
stupně, tepelné a protizkratové ochrany
(obr. 9). IO₂₀₁ je výkonový operační zesilo-
vač, který má na vývodu 1 neinvertující, na
vývodu 2 invertující vstup, na vývodu 3 zá-
porné a na vývodu 5 kladné napájecí napětí
a na vývodu 4 výstup. Jeho zisk je bez
zpětné vazby 90 dB.

Vstupní zesilovač je rozdílový zesilovač
s laterálními tranzistory p-n-p, které pracují
při proudu asi 15 μ A, takže při $h_{21E} = 16$
bude vstupní proud menší než 1 μ A. V emi-
torech vstupních tranzistorů je proudové
zrcadlo, které ztrojnásobuje proudy, čímž je
dosaženo malého vstupního odporu. Na vý-
stup rozdílového zesilovače je připojen další
stupeň, zapojený jako převodník impedance
pro budič (převodník má napěťový omezo-
vač, takže při přebuzení vstupního zesilova-
če není přibuzován budič). Vnitřní kmito-
čtová kompenzace z výstupu na vstup IO₂₀₁ je
zabezpečena kondenzátorem 10 pF. Signá-
lem z budiče (tři diody nastavují klidový
proud koncového stupně) je buzena horní
část koncového stupně, jeho dolní část je
řízena z budiče přes proudové zrcadlo. Obě
části koncového stupně jsou tvořeny transis-

tory n-p-n + p-n-p v Darlingtonově zapojení,
takže výstupní odpor IO₂₀₁ je velmi malý.
Koncové tranzistory mají $U_{CE\text{ min}} = 36$ V,
proud až 3,5 A a minimální zesílení asi 35.
Aby nedošlo k saturaci dolní části konco-
vého stupně, který je buzen proudově, je
přes doplňkový stupeň (minimalizace zkres-
lení) nastaven malý proud do báze koncové-
ho stupně. Nelineární epitaxní odpozem
je určen rozsah napájecích napětí 12 až
26 V a nastaven konstantní proud vnitřní
Zenerovou diodou (asi 3 mA). Zenerovo na-
pětí je přes emitorový sledovač přivedeno na
pracovní odpor a vytváří řídicí proud pro
proudové zrcadlo na straně kladného napá-
jecího napětí. Tranzistory v proudových
zrcadlech jsou zdroji proudu pro předzesilo-
vač a budič s celkovým proudem asi 6 mA.
Teplotní ochrana využívá kladného teplotní-
ho součinitele Zenerovy diody v napájecí
části a záporného teplotního součinitele pře-
chodu báze-emitor tranzistorů n-p-n. Kon-
stantní napětí Zenerovy diody v napájecí
části se odebírá přes emitorový sledovač,
na jehož emitoru je teplotně závislé referenční
napětí asi 7 V. Přes dělič napětí se toto
napětí vede jako prahové na dva tranzistory
n-p-n. Takto upravené napětí určuje vypína-
cí teplotu IO₂₀₁. Záporným teplotním souči-
nitem U_{BE} obou tranzistorů n-p-n je určeno
kolektorové napětí v závislosti na teplotě
čipu, takže se zvyšující se teplotou čipu se
zmenšuje napětí U_{BE} o -2 mV/°C a dosáhne
minimálně přípustné velikosti při teplotě pře-
chodu 150 °C, při níž oba tranzistory začnou
vést a působí jako druhá řídicí veličina pro
omezení výstupního proudu – zmenšují
proud do báze obou koncových stupňů. Vý-
stupní proud je omezen v každém konco-
vém stupni samostatně (protizkratová
ochrana). V emitorech koncových tranzisto-

r_u je rezistor, na němž protékajícím proudem vznikne úbytek napětí, který je však tak malý, že nestačí řídit protizkratovou ochranu. Proto jsou báze ochranných tranzistorů připojeny ke kolektoru koncového tranzistoru přes Zenerovu diodu, takže omezení proudu je závislé na napětí U_{CE} koncových tranzistorů. Tím se dosáhlo ochrany před nadměrným ztrátovým výkonem (ochrana SOAR). Při napětích menších než Zenerovo napětí nevzniká úbytek na emitorových odpořech aktivujících ochranný obvod a proud budičem je asi 3 mA. Tato ochrana pracuje od $U_{CE} = 11$ V, při menších napětích je maximální proud báze asi 3 mA (omezení proudem). Při symetrickém napájení je $U_{CE} = U_B/2$; při zkratu na zátěži je touto ochranou jistěn IO před zničením.

Poměrem R_{201}/R_{203} na obr. 1 se nastavuje požadované vstupní napětí. Poměr R_{207}/R_{205} určuje stupeň vazby a D_{201} a D_{202} chrání IO před špičkami napětí na přívodech. R_{209} , C_{205} je Boucherotův členek, omezující horní mezní kmitočet a zákrmy na výstupu. Výstup je dodatečně ochráněn R_{213} , L_{201} , kde L_{201} je 20 závitů drátu o $\varnothing 0,6$ mm CuT na rezistoru R_{213} (10 Ω /0,5 W). Při symetrickém napájení nesmí být chladič spojen vodivě se zemí, protože upevňovací úhelník je vodivě spojen s vývodem 3 IO₂₀₁, takže je na něm záporné napětí.

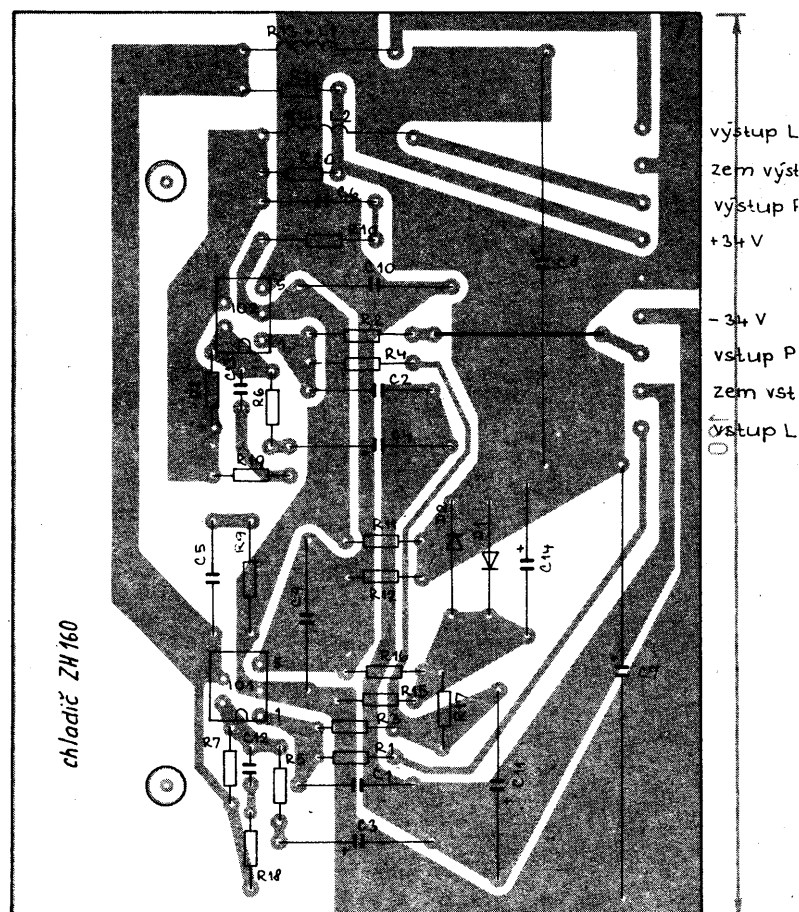
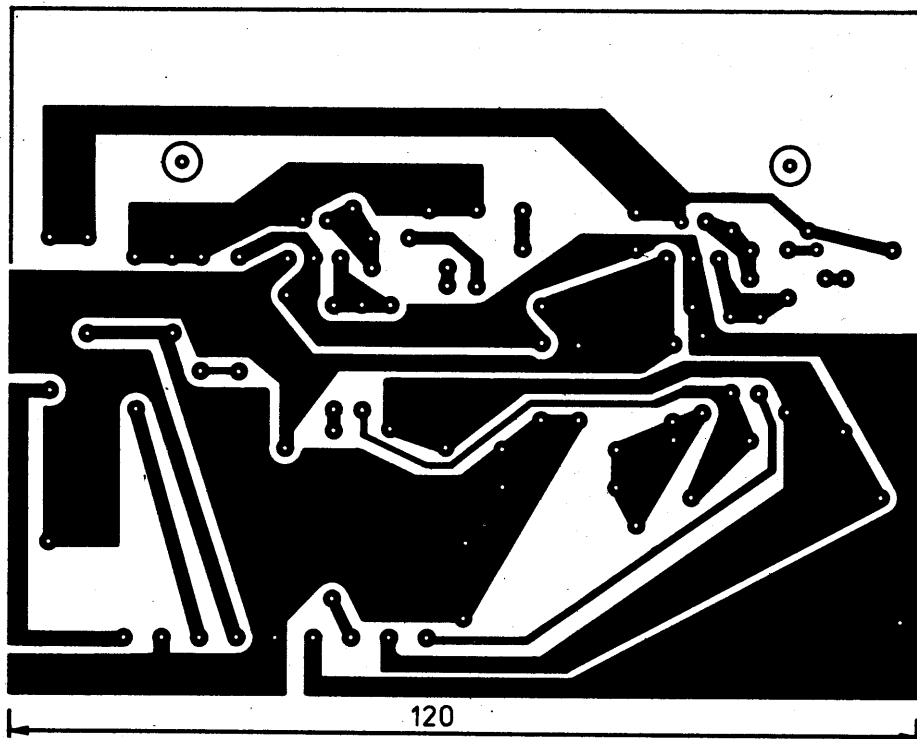
Příklad uspořádání plošných spojů je na obr. 10 a parametry A2030D jsou v tab. 6.

Obvody pro zpracování barevného signálu

Zapojení dekodéru barev je na obr. 11, kde TDA4555 je několikanormový dekodér barev, TDA4565 je obvod pro úpravu strmosti hran a zpoždění jasového signálu, TDA4580 je videokombinace a TDA8442 je převodník D/A, řízený přes sběrnici I²C a určený k řízení sytosti, jasu a kontrastu.

Několikanormový dekodér barev TDA4555

V oblastech, v nichž je možný příjem vysílačů pracujících v různých soustavách (normách), je vhodné použít BTVP, který má několikanormový dekodér barev a normy jsou přepínány automaticky. Postupem doby dospěl vývoj dekodéru barev od několika obvodů až k jednomu obvodu, TDA4555. Tím se zjednodušil návrh plošných spojů, zvětšila se spolehlivost a snížila cena, zmenšil se počet vnějších součástek, zlepšila se identifikace normy a při silně zarušeném signálu signálu se dekodér automaticky odpojuje. TDA4555 zpracovává signály v normách NTSC 3,5 nosná barvy $f_B = 3,57945$ MHz), NTSC 4,4 ($f_B = 4,43361875$ MHz – shodná s f_B při PAL), PAL, při které se přepíná fáze nosného signálu (R-Y) z řádku na řádek posunutá o 180° a SECAM, kdy rozdílové signály jsou přenášeny odděleně ve dvou po sobě jdoucích řádcích na kmitočtově modulovaných barvosných ($f_{BM} = 4,25$ MHz – modrý řádek a $f_{BC} = 4,40625$ MHz – červený řádek). Vícenásobným využitím vnitřních funkčních



Obr. 10. Příklad desky s plošnými spoji nf koncového zesilovače (X243)

Seznam součástek k obr. 10

Rezistory (TR 212, není-li uvedeno jinak)

R_{201} , R_{202}	1,2 k Ω
R_{203} , R_{204}	18 k Ω
R_{205} , R_{206}	100 Ω
R_{207} , R_{208}	3,9 k Ω
R_{209} , R_{210}	4,7 Ω , TR 214
R_{211} , R_{212}	1,2 k Ω , TR 213

R_{213} , R_{214}	10 Ω , TR 214
R_{215} , R_{216}	10 k Ω
R_{217}	56 k Ω , TR 213
R_{218} , R_{219}	5,6 k Ω , TR 213
R_{220} , R_{221}	1 k Ω , TR 213

Kondenzátory

C_{201} , C_{202}	3,3 nF, TGL 5155
C_{203} , C_{204}	100 μ F, TF 009
C_{205} , C_{206}	100 nF, TC 215

C_{207} , C_{208}	2 mF, TE 676b
C_{209} , C_{210}	470 nF, MPT-Pr96
C_{211}	470 μ F, TE 008
C_{212} , C_{213}	680 pF, TK 744
C_{214}	22 μ F, TF 011
L_{201} , L_{202}	viz text

Polovodičové součástky

D_{201} , D_{202}	KY199
IO ₂₀₁ , IO ₂₀₂	A2030V

bloků (jako např. vstupního chrominančního zesilovače, demodulátorů, referenčního oscilátoru, budiče zpožďovací linky) se podařilo zmenšit u TDA4555 ztrátový výkon a počet vývodů. Potřebné klíčovací a upínací impulsy jsou odvozeny ze signálu SCI.

Obvod pro zpracování impulsů. TDA4555 potřebuje pro svou funkci burstový klíčovací impuls, vyklíčovací impuls H a V, které jsou v signálu SCI přiváděny na vývod 24 IO₁ v obr. 11.

Signál SCI je složen z burstového klíčovacího impulsu s amplitudou minimálně 8 V, vyklíčovacího impulsu H s amplitudou 4,5 V a vyklíčovacího impulsu V s amplitudou 2,5 V, které jsou v IO₁ rozděleny na jednotlivé složky prahovými spínači v detektoru SCI, odkud jsou vedeny k jednotlivým blokům v IO₁.

Obvod kontroly norem. Pro kontrolu přítomnosti dané normy je v IO₁ použit obvod sledování a nuceného nastavení normy, sestavený z digitální řídicí jednotky. Ta při hledání normy a jejím najetí generuje řídicí signály pro vnitřní a vnější stupně. Řídicí signály jsou vyvedeny na vývody 25 až 28 IO₁ (na obr. 11). Dokud není identifikována přijímaná norma, dekódér přepíná postupně na dekódované normy PAL, SECAM, NTSC 3,5 a NTSC 4,4. Dekódér přepíná vždy po čtyřech periodách, tj. po 80 ms, které se nazývají periodou dotazu na normu. Perioda dotazu na normu s příslušnou časovou konstantou regulace chrominančního signálu a identifikaci normy je kompromisem mezi rychlostí sepnutí barvy a odušením zašuměného signálu. Proces vyhledávání a zapnutí barvy trvá 360 ms. V TDA4555 je i obvod priority PAL, aby byl spolehlivě rozeznán SECAM, takže při SECAM se doba vyhledání prodlužuje až na 520 ms. Během doby dotazu na normu jsou všechny funkční bloky v IO₁ přepnuty na dekódování příslušné normy a také je přepnut řídicím napětím na dotazovanou normu i vstupní filtr. Identifikační obvod v IO₁ prověřuje, zda dekódovaná norma odpovídá normě přijímané. Pokud tomu tak není během periody dotazu na normu, dekódér přepne na další normu. Při černobílém vysílání se proces vyhledávání trvale opakuje a není připojena žádná barva.

Rozezná-li však identifikační obvod v IO₁, že dotazovaná norma odpovídá normě přijímané, připojí se oba rozdílové signály – (R–Y) a (B–Y) na vývody 1 a 3 IO₁, na vývodech 25 až 28 se objeví spínací ss napětí odpovídající přijímané normě, které je při vyhledávání asi 2,5 V a po jeho skončení asi 6 V. Zbývající spínací napětí budou menší než 0,5 V. Napětím z vývodů 25 až 28 IO₁ se přepíná vstupní chrominanční filtr, krystal referenčního oscilátoru a odcloňovač barvosné, případně i tranzistor se svítivou diodou, indukující přijímanou normu. Při rozpoznání SECAM je tato informace zapamatována a je provedeno nové přepnutí na PAL (priorita PAL). Pokud však není přítomen signál PAL, zapojí se obvody SECAM. V IO₁ je počítáno se zpožděným připojením dotazu na normu asi o 40 ms, aby při výpadku chrominančního signálu (krátkodobém) nezačal probíhat nový proces vyhledání normy.

Obvod sledování, nuceného nastavení normy a spínač barev je možné odpojit přivedením vnějšího napětí většího než 9 V při PAL na vývod 28, při SECAM na vývod 27, při NTSC 3,5 na vývod 26 a při NTSC 4,4 na vývod 25 IO₁. Vývody 25 až 28 IO₁ jsou jak vstupy, tak i výstupy.

Řízení chrominančního signálu. Od několika normového dekódéru barev je požadováno, aby byl schopen zpracovat požadovanou amplitudu vstupního signálu při rozdílných šířkách pásma mřížky i při rozladěném přijímaci, a aby zůstal zachován daný

poměr rozdílových signálů R–Y a B–Y vůči jasovému signálu Y. V IO₁ k tomuto účelu slouží obvod regulace chrominančního signálu – ACC. Vstupní chrominanční signál je na obr. 11 veden přes C₁₄ a vývod 15 IO₁ na řízený zesilovač. Pro řízení zesilovače je jako reálná složka při PAL a NTSC (s kvadraturní amplitudovou modulací) využita amplituda burstu a při kmitočtové modulovaném signálu SECAM pak celý signál. Regulační napětí vzniká při soufázové synchrodemodulaci burstového a chrominančního signálu v detektoru ACC.

Zapojení má tyto výhody: Pro všechny signály je použit jeden demodulátor s filtračním kondenzátorem C₁₅; jsou vyloučeny šumové signály a při signálu s šumem je regulováno a tím zamezeno nežádoucí zvětšení sytosti. Použitá soufázová synchrodemodulace pro řídicí napětí ACC je nezávislá na stavu synchronizace a náběhu obvodů referenčního oscilátoru a demodulátoru H/2, takže náběh řídicího napětí ACC je rychlý a je dosaženo krátké doby dotazu na normu. Řízený stupeň spolu s následujícím zesilovačem mají symetrické zapojení, takže při přenosu SECAM je dosaženo minimální složky H/2 v rozdílových kanálech.

Ke stabilizaci pracovního bodu řízeného chrominančního zesilovače je využito ss zpětnovazebního signálu filtrovaného C₂₃ na vývodu 14 IO₁. Jmenovitě mezivrcholové vstupní napětí na vývodu 15 IO₁ při 75% signálu barevných pruhů je 100 mV a rozsah regulace je –20 až +12 dB (10 až 400 mV), takže je možné zpracovat přímo mezivrcholový signál FBAS 1 V. Výstupní signál z řízeného chrominančního zesilovače je rozveden do obvodu identifikace, obvodu získání referenčních signálů a obvodu vyklíčování burstových signálů při PAL a NTSC. Výstupním signálem jsou buzeny demodulátory chrominančního signálu a budič zpožďovací linky.

Identifikační obvod. Obvod sledování norem musí při dané vybrané normě oznámit, zda tato norma souhlasí s normou přijímanou. V TV technice se pod pojmem identifikace rozumí určení, zda klopný obvod PAL nebo SECAM spíná ve správném nebo nesprávném rytmu vzhledem ke vstupnímu signálu. Pro odlišení je tato identifikace nazývána korekcí H/2. Pro identifikaci normy barevného signálu je vztažen k vnitřní úrovni černé (burstový signál při PAL a NTSC a při SECAM signál f_B, které se od sebe značně liší). Při SECAM je pak ještě rozdílná mezi identifikací H (signály f_B jsou vztaženy vůči vnitřní úrovni černé) a mezi identifikací V (během zatemnění V jsou generovány pro vyhodnocení speciální identifikační signály). Identifikační obvod v IO₁ je sestaven ze tří částí:

- fázového diskriminátoru, v němž se porovnává při PAL a NTSC fáze burstového signálu s vnitřním referenčním signálem,
- kmitočtového diskriminátoru pro odvození signálu H/2 při SECAM,
- demodulátoru H/2 při PAL a SECAM a logiky vlastní identifikace.

K fázovým diskriminátorům PAL a NTSC je vedle signálu chrominančního přiváděn i regulovaný burstový signál. Při porovnávání fází využívá fázový detektor při PAL referenčního signálu R–Y a při NTSC referenčního signálu B–Y, které jsou odebrány z výstupu děliče v obvodu referenčního oscilátoru. Z fázových diskriminátorů buzených daným vstupním signálem je získáván demodulovaný burstový signál, potřebný v obvodu identifikace. Signál H/2 je získán z kmitočtové modulovaného signálu SECAM kmitočtovým diskriminátorem (zapojeným jako kvadraturní demodulátor) a laděným obvodem na vývodu 22 IO₁, který posouvá fázi signálu, a který se nazývá identifikační obvod SECAM. Výstupní signál z fázových diskriminátorů

PAL a SECAM je veden do demodulátoru H/2, který střídá polaritu výstupního napětí diskriminátorů z řádky na řádek. Impulsy H/2, které jsou buď kladné nebo záporné vzhledem k proměnné fázi burstu při PAL a vzhledem k proměnnému kmitočtu při SECAM, mají po demodulaci H/2 stejnou polaritu. Pro vytvoření střední aritmetické hodnoty výstupních signálů diskriminátorů PAL nebo SECAM jsou použity po demodulaci H/2 kondenzátory C₁₈, C₁₉ na vývodech 20 a 21 IO₁. Napětí na těchto kondenzátorech představuje vlastní identifikační signály, z kterých jsou v následujících komparátorech a logických obvodech odvozeny řídicí signály pro obvod sledování norem, obsahující informaci o dané normě. Napětí na vývodech 20 a 21 IO₁ je složeno z vnitřního předpětí U_{13/2} a složky závislé na identifikaci dU₂₀ a dU₂₁. Dále si popíšeme vznik signálů na C₁₈ a C₁₉ při dotazu na normu a normě chrominančního signálu.

a) Při přepnutí dekódéru na dekódování PAL (dotaz PAL), je kmitočet referenčního signálu f_{ref} = f_{AL} = 4,43 MHz. Diskriminátor NTSC je odpojen a na C₁₈ bude jen předpětí (dU₂₀ = 0). Demodulátor H/2 je buzen výstupním signálem fázového diskriminátoru PAL, kdežto výstupní signál kmitočtového demodulátoru není vyhodnocen. Při vstupním signálu PAL budou na výstupu demodulátoru H/2 impulsy stejné polarity, jimi se nabijí C₁₉ při správné synchronizaci referenčního oscilátoru. Při porovnávání fází v diskriminátoru PAL vznikají vzhledem k referenčnímu signálu R–Y a vzhledem k střídání fáze burstu z řádku na řádek impulsy H/2 s proměnnou polaritou, které jsou v demodulátoru H/2 změněny na sled impulsů stejné polarity. Při vstupním signálu NTSC 4,4 vznikají v demodulátoru H/2 buď malé impulsy H/2 s fázovou chybou, které mění polaritu z řádku na řádek, protože fáze burstu je při NTSC konstantní; nebo nevznikají žádné impulsy, takže střední nabíjecí proud C₁₉ je nulový a na C₁₈ bude jen předpětí. Bude-li na vstupu IO₁ signál SECAM nebo NTSC 3,5, pak je při přepnutí na dekódování PAL rozdíl kmitočtu burstu a f_B tak značný, že se rychle změní fáze mezi signálem burstu nebo f_B a referenčním signálem a nemohou vzniknout impulsy H/2.

b) Při přepnutí dekódéru na dekódování NTSC 4,4 je odpojen kmitočtový diskriminátor SECAM a jsou připojeny fázové diskriminátory NTSC a PAL, které spolu s demodulátorem H/2 pracují jako v odstavci a). Při vstupním signálu NTSC 4,4 budou na výstupu fázového diskriminátoru NTSC 4,4 impulsy stejné polarity, protože fáze burstového signálu NTSC 4,4 je shodná s fází referenčního signálu B–Y. Při vstupním signálu PAL generuje fázový diskriminátor NTSC 4,4 impulsy stejné polarity, protože při burstu PAL odpadá v každém řádku složka fáze referenčního signálu R–Y. C₁₈ je nabíjen z fázového diskriminátoru NTSC po dekódování NTSC 4,4 a to jak při vstupním signálu PAL, tak i při NTSC 4,4. Při vstupním signálu NTSC 3,5 a SECAM se mění střední výstupní proud diskriminátoru NTSC 4,4, protože kmitočet burstu a f_B se podstatně liší od kmitočtu referenčního signálu.

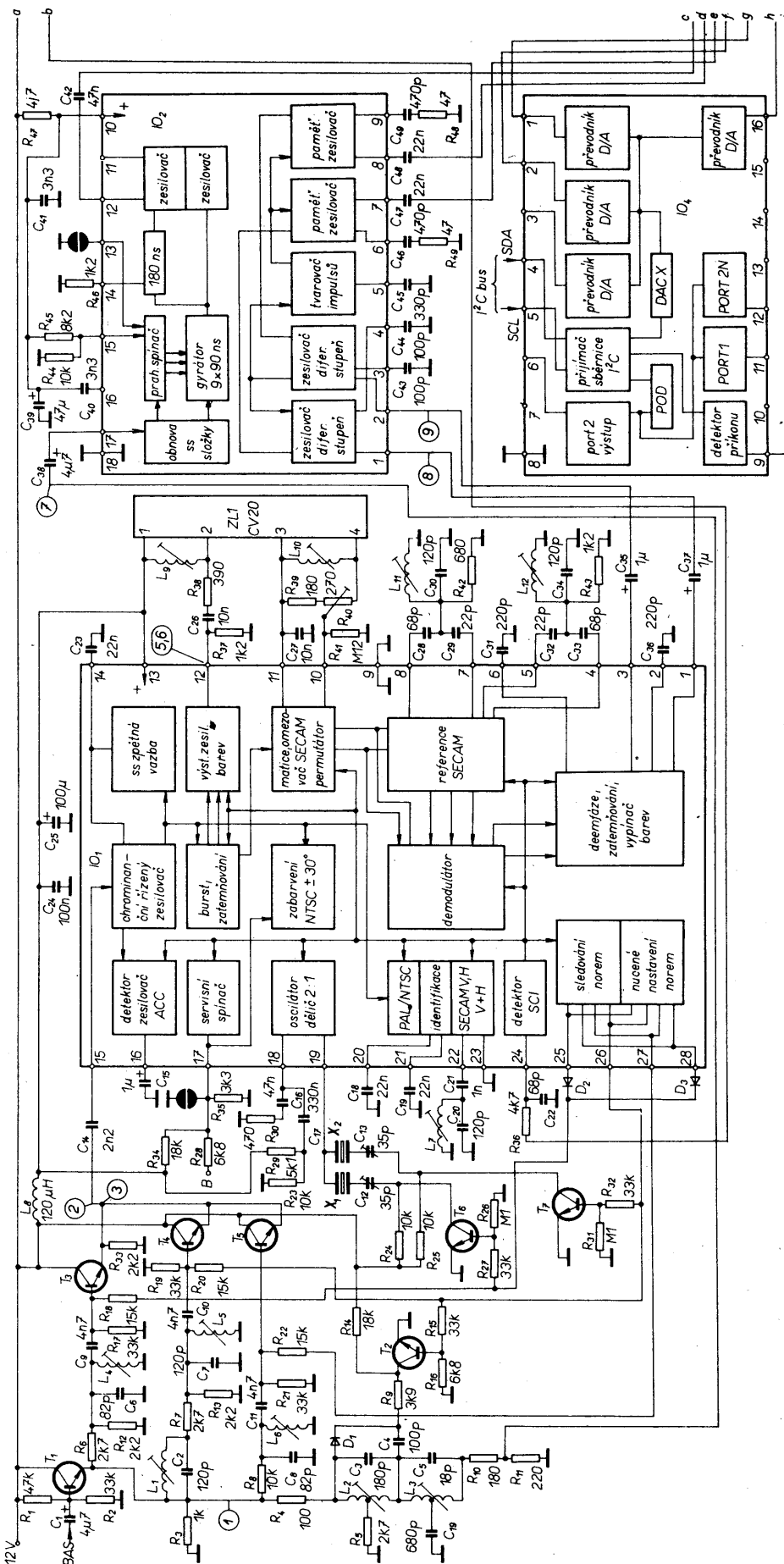
c) Při přepnutí dekódéru na dekódování NTSC 3,5 je odpojen kmitočtový diskriminátor SECAM a oscilátor generuje referenční signál o kmitočtu 3,58 MHz. Při vstupním signálu NTSC 3,5 generuje fázový diskriminátor NTSC demodulované impulsy burstu se stejnou polaritou a na výstupu demodulátoru H/2 jsou buď fázově chybné impulsy střídavé polarity, vznikající při dekódování signálu NTSC 4,4, anebo tyto impulsy chybí.

Při všech ostatních vstupních signálech (PAL, SECAM, NTSC 4,4) nevznikají na výstupu diskriminátoru požadované impulsy (vzhledem k velkému rozdílu mezi kmitočtem burstu nebo f_B a referenčním kmitočtem), takže střední nabíjecí proud pro C_{18} a C_{19} bude nulový ($dU_{20} = dU_{21} = 0$).

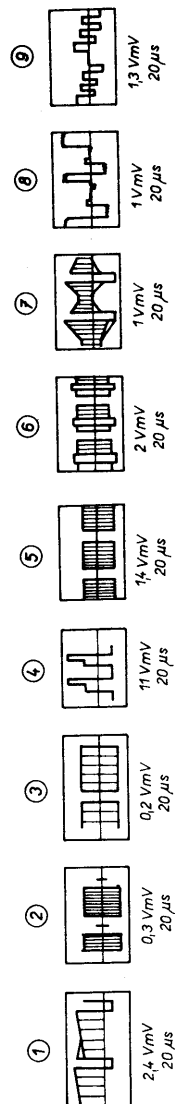
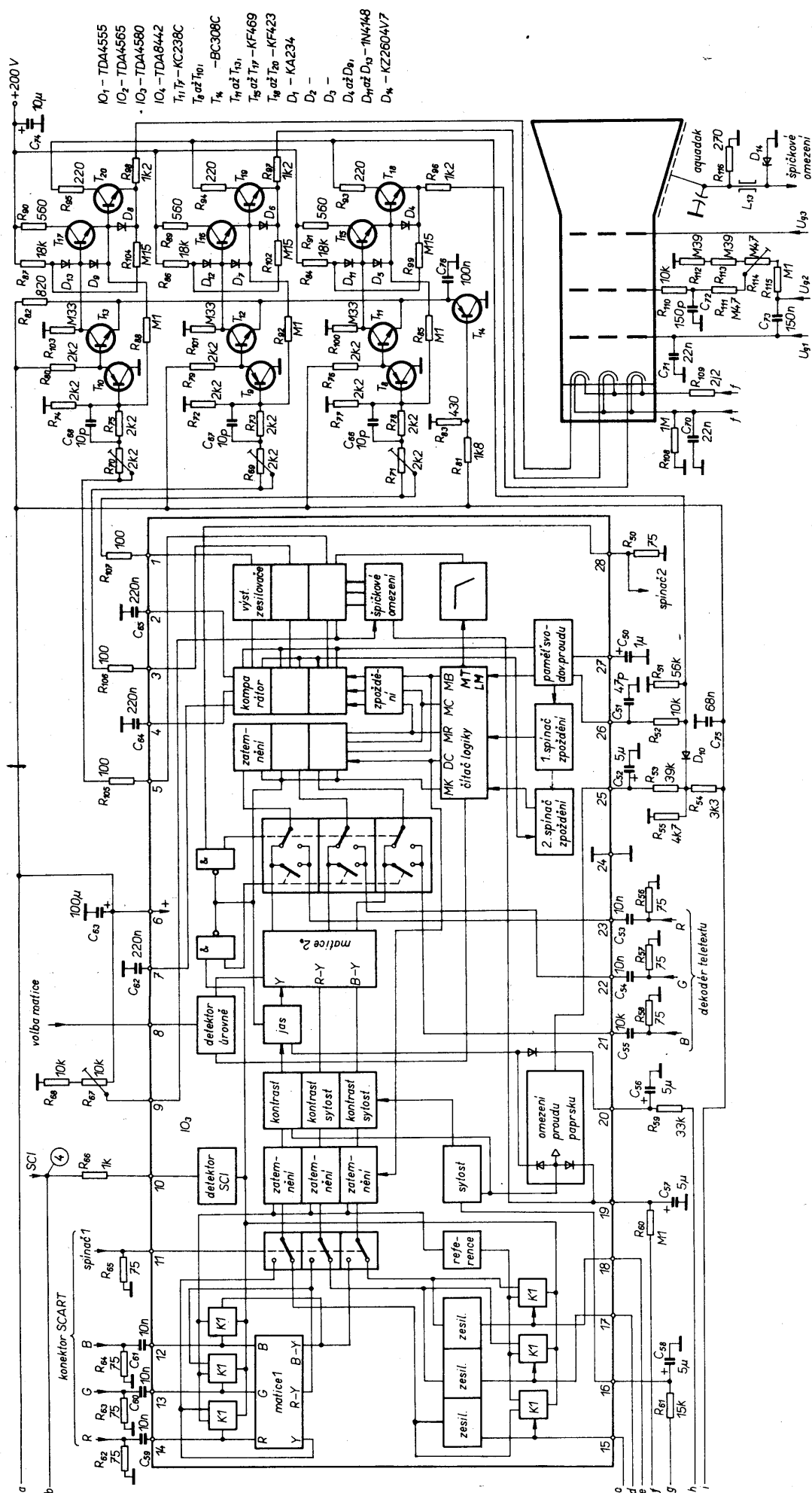
d) Při dekódování SECAM nedostává demodulátor H/2 signál z diskriminátoru PAL, nýbrž z diskriminátoru SECAM, takže není vyhodnocován výstupní signál diskriminátoru PAL a diskriminátor NTSC je odpojen. Při dekódování SECAM je v identifikačním obvodu v činnosti kmitočtový diskriminátor s výstupními impulsy H/2 se střídavou polaritou, protože kmitočet identifikačního signálu je buď pod nebo nad rezonanci identifikačního obvodu SECAM - $L_7C_{20}C_{21}$ ($f_{rez} = (f_{BB} + f_{BR})/2 = 4,43 \text{ MHz}$). Při SECAM budou na výstupu demodulátoru H/2 (vzhledem ke střídání vstupních signálů SECAM, f_{BB} a f_{BR}) impulsy jedné polarity, kterými je nabíjen C_{19} . Při vstupních signálech PAL, NTSC 4,4 a NTSC 3,5 budou na výstupu kmitočtového detektoru impulsy stejné polarity a na výstupu demodulátoru H/2 impulsy střídající se polarity, takže nabíjecí proud pro C_{19} bude nulový. Pro identifikaci signálu SECAM je použit buď signál zatemnění V (identifikace V), nebo signál burstu v době zatemnění H (identifikace H), nebo jsou použity oba signály současně (identifikace V+H). Identifikace se volí spínacím napětím na vývodu 23 IO_1 , kdy při $U_{23} = 0 \text{ V}$ je zapojena identifikace H, při $U_{23} = 6 \text{ V}$ identifikace H+V a při $U_{23} = 12 \text{ V}$ identifikace V. Napětím U_{23} se přepíná doba identifikačního dotazu v kmitočtovém diskriminátoru SECAM. Přednost je dáována identifikaci V, protože je vzhledem k délce identifikačního signálu a jeho většího kmitočtového zdvihu spolehlivější než identifikace H, pro kterou je použit signál f_B na konci řádkového impulsu při vnitřní úrovni černé.

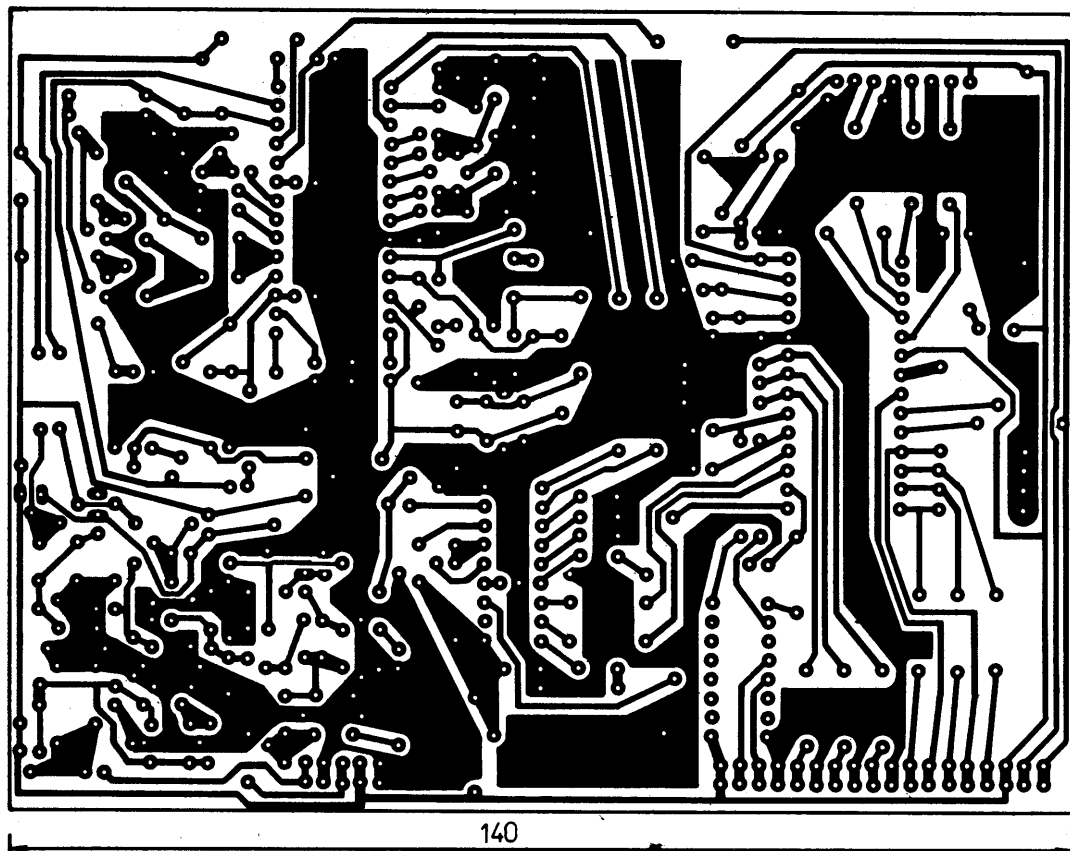
e) Při černobílém vysílání bude střední nabíjecí proud C_{18} , C_{19} nulový, protože není identifikována žádná z norem chrominancií signálu a vyhledávání probíhá neustále.

Obvod PLL pro generování referenčních signálů PAL a NTSC, servisní spínač. Pro demodulaci a identifikaci kvadraturně-amplitudově modulovaných signálů NTSC a PAL potřebujeme referenční signály Ref (R-Y) a Ref (B-Y), odvozené dekodérem z přenášeného barevného synchronizačního signálu (burstu); odvozují se obvodem PLL, který je tvořen napětově řízeným oscilátorem (VCO), děličem 2:1 a fázovým diskriminátorem. V této verzi zapojení, kdy VCO kmitá na dvojnásobném kmitočtu, je to velmi výhodné, protože dělič nepotřebuje vnější fázovací obvod a na jeho výstupu jsou k dispozici oba referenční signály s rozdílem fáze 90° . Ve fázovém diskriminátoru obvodu PLL se při dekódování PAL a NTSC porovnává referenční signál (R-Y) se signálem burstu. Signál burstu spolu s chrominancií signálem je z výstupu řízeného chrominancií zesilovače veden při PAL přímo a při NTSC přes stupeň zabarvení na fázový diskriminátor, který je aktivován klíčovací impulsem v době burstu, který v závislosti na rozdílu fází burstového a referenčního signálu generuje doladovací napětí pro VCO, filtrované filtrem druhého řádu ($R_{23}R_{29}R_{30}C_{16}C_{17}$) na vývodu 18 IO_1 . Krystal je připojován mezi vývod 19 IO_1 a zem přes T_6 nebo T_7 podle toho, je-li přijímán signál PAL, NTSC 4,4 nebo NTSC 3,5. Při dekódování SECAM je VCO odpojen. V obvodu řízení zabarvení můžeme vnějším napětím 2 až 4 V, přivedeným na vývod 17 IO_1 , měnit fázi burstového signálu na vstupu obvodu PLL asi o $\pm 30^\circ$.



Obr. 11. Zapojení dekodéru barev a řízení obrazovky





Seznam součástek k obr. 12

Rezistory (TR 191, není-li uvedeno jinak)

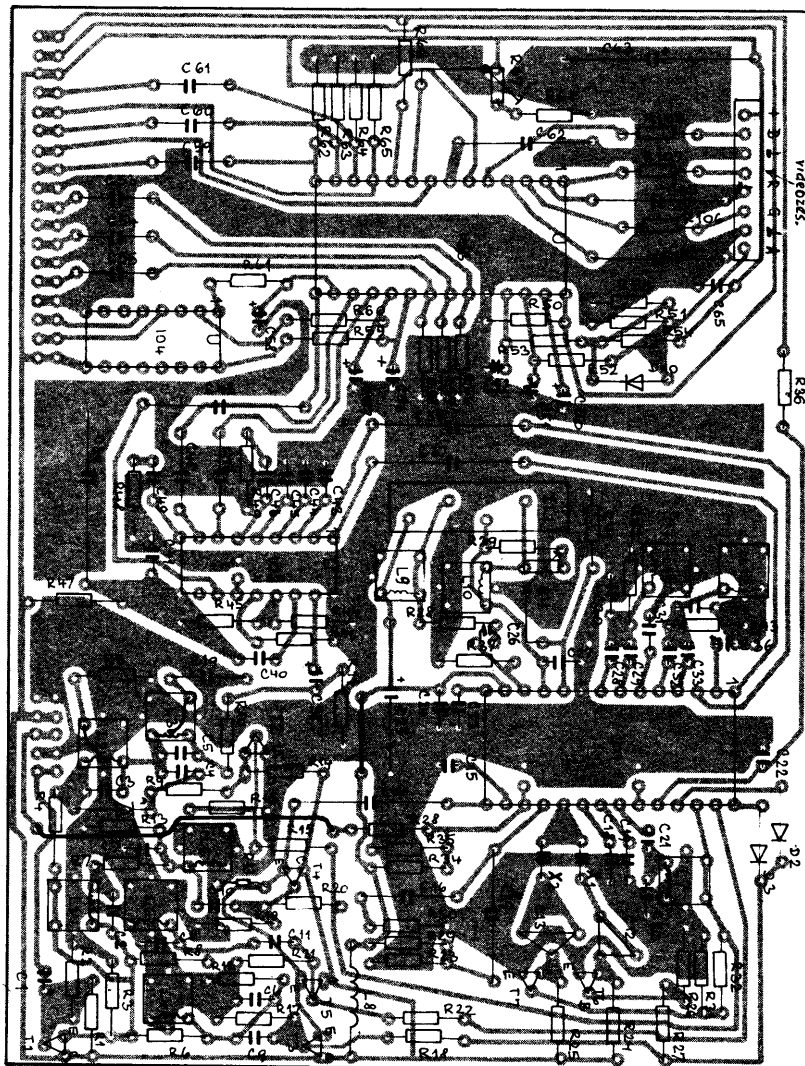
R ₁	47 kΩ
R ₂ , R ₁₅ , R ₁₇ , R ₁₉ , R ₂₁ , R ₂₇ , R ₃₂ , R ₅₉	33 kΩ
R ₃ , R ₆₆	1 kΩ
R ₄ , R ₁₅ , R ₁₀₆ , R ₁₀₇	100 Ω
R ₅ , R ₆ , R ₇	2,7 kΩ
R ₈ , R ₂₃ , R ₂₄ , R ₂₅ , R ₄₄ , R ₅₂ , R ₆₈	10 kΩ
R ₉	3,9 kΩ
R ₁₀ , R ₃₉	180 Ω
R ₁₁	220 Ω
R ₁₂ , R ₁₃	2,2 kΩ
R ₁₄ , R ₃₄	18 kΩ
R ₁₆ , R ₂₈	6,8 kΩ
R ₁₈ , R ₂₀ , R ₂₂ , R ₆₁	15 kΩ
R ₂₆ , R ₃₁ , R ₆₀	100 kΩ
R ₂₉	5,1 kΩ
R ₃₀	470 Ω
R ₃₃	2,2 kΩ
R ₃₅ , R ₅₄	3,3 kΩ
R ₃₆ , R ₅₅	4,7 kΩ
R ₃₇ , R ₄₃ , R ₄₆	1,2 kΩ
R ₃₈	390 Ω
R ₄₀	270 Ω, TP 009
R ₄₁	120 kΩ
R ₄₂	680 Ω
R ₄₅	8,2 kΩ
R ₄₇	4,7 Ω, TR 214
R ₄₈ , R ₄₉	47 Ω, TR 212
R ₅₀ , R ₅₆ , R ₅₇ , R ₅₈ , R ₆₂ , R ₆₃ , R ₆₄ , R ₆₅	75 Ω
R ₅₁	56 kΩ
R ₅₃	39 kΩ
R ₆₇	10 kΩ, TP 009

Kondenzátory

C ₁ , C ₃₈ , C ₅₂	5 μF, TE 004
C ₅₆ , C ₅₇ , C ₅₈	100 pF, TK 754
C ₂ , C ₄ , C ₄₃ , C ₄₄	180 pF, TK 754
C ₃	18 pF, TK 754
C ₅	82 pF, TK 754
C ₆ , C ₈	120 pF, TK 754
C ₇ , C ₂₀ , C ₃₀ , C ₃₄	4,7 nF, TK 724
C ₉ , C ₁₀ , C ₁₁	

SC1
spínač 2
*12 V
B1
spínač 1
G1
volka matice
R1
zem
R2
G2
B2
SC-L
SDA

DA1
B
FBAS



C ₁₂ , C ₁₃	E7/35-7, TGL 38590
C ₁₄	2,2 nF, TGL 5155
C ₁₅ , C ₄₀	1 µF, TGL 38928
C ₁₆ , C ₄₂	47 nF, MPT-Pr96
C ₁₇	330 nF, MPT-Pr96
C ₁₈ , C ₁₉ , C ₂₃	22 nF, TK 744
C ₂₁	1 nF, TK 724
C ₂₂ , C ₂₈ , C ₃₃	68 pF, TK 754
C ₂₄ , C ₇₅	100 nF, TK 783
C ₂₅ , C ₆₃	100 µF, TF 009
C ₂₆	10 nF, TK 783
C ₂₇	10 nF, TK 744
C ₂₉ , C ₃₂	22 pF, TK 754
C ₃₁ , C ₃₆	220 pF, TK 754
C ₃₅ , C ₃₇	1 µF, TE 988
C ₃₉	47 µF, TF 010
C ₄₀ , C ₄₁	3,3 nF, TK 724
C ₄₅	330 pF, TK 754
C ₄₆ , C ₄₉	470 pF, TK 774
C ₄₇ , C ₄₈	22 nF, MPT-Pr96
C ₅₁	47 pF, TK 754
C ₅₃ , C ₅₄ , C ₅₅	
C ₅₉ , C ₆₀ , C ₆₁	10 nF, MPT-Pr96
C ₆₂ , C ₆₄ , C ₆₅	220 nF, MPT-Pr96

Polovodičové součástky

T ₁ až T ₇	KC238C
D ₁	KA234
D ₂ , D ₃ , D ₁₀	KA206
IO ₁	TDA4555
IO ₂	TDA4565
IO ₃	TDA4580
IO ₄	TDA8442

Ostatní součástky

X ₁	krystal v pouzdru K2/19, 8,8 MHz
X ₂	krystal v pouzdru K2/19, 7,15 MHz
L ₁ až L ₁₂ (kromě L ₈)	kryt 7×7 mm, jádro NO5
L ₈	120 µH na rezistoru 1 MΩ

Seznam součástek k obr. 13

Rezistory

R ₆₉ , R ₇₀ , R ₇₁	2,2 kΩ, TP 009
R ₇₂ , R ₇₃ , R ₇₄	
R ₇₅ až R ₈₀	2,2 kΩ, TR 191
R ₈₁	1,8 kΩ, TR 191
R ₈₂	820 Ω, TR 191
R ₈₃	430 Ω, TR 191
R ₈₄ , R ₈₆ , R ₈₇	18 kΩ, TR 234
R ₈₅ , R ₈₈ , R ₉₂ , R ₁₁₅	100 kΩ, TR 233
R ₈₉ , R ₉₀ , R ₉₁	560 Ω, TR 233
R ₉₃ , R ₉₄ , R ₉₅	220 Ω, TR 234
R ₉₆ , R ₉₇ , R ₉₈	1,2 kΩ, 3WK 681 05
R ₉₉ , R ₁₀₂ , R ₁₀₄	150 kΩ, TR 192
R ₁₀₀ , R ₁₀₁ , R ₁₀₃	330 kΩ, TR 191
R ₁₀₈	1 MΩ, TR 214
R ₁₀₉	2,2 Ω, TR 234
R ₁₁₀	10 kΩ, 3 WK 681 04
R ₁₁₁	470 kΩ, TR 214
R ₁₁₂ , R ₁₁₃	390 kΩ, TR 214
R ₁₁₄	470 kΩ, TP 002
R ₁₁₅	270 Ω, TR 233

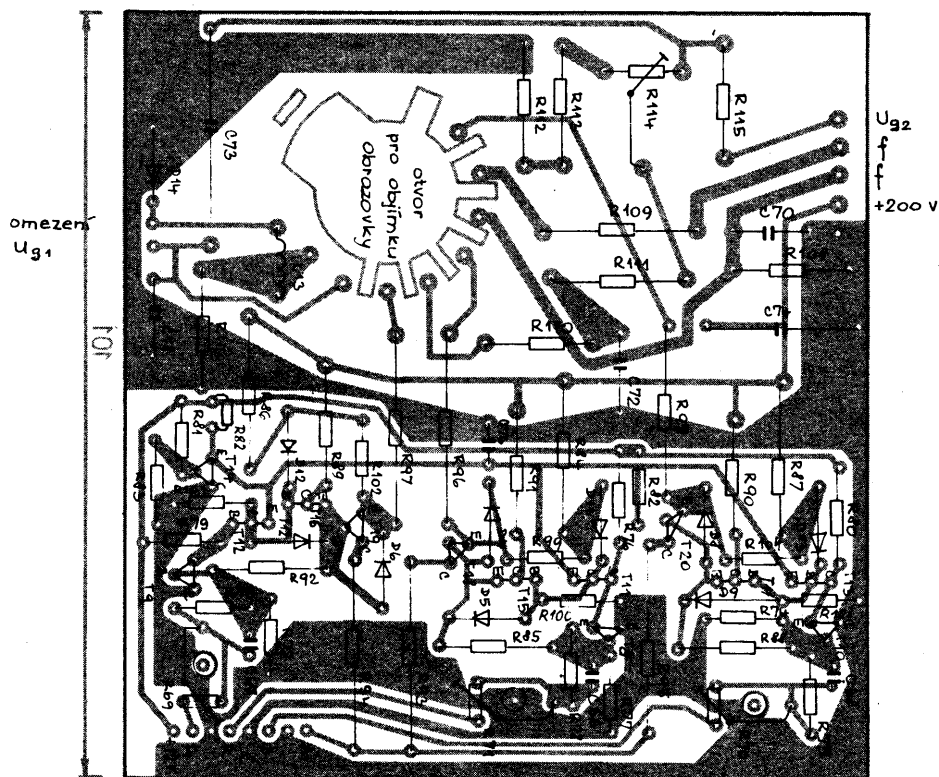
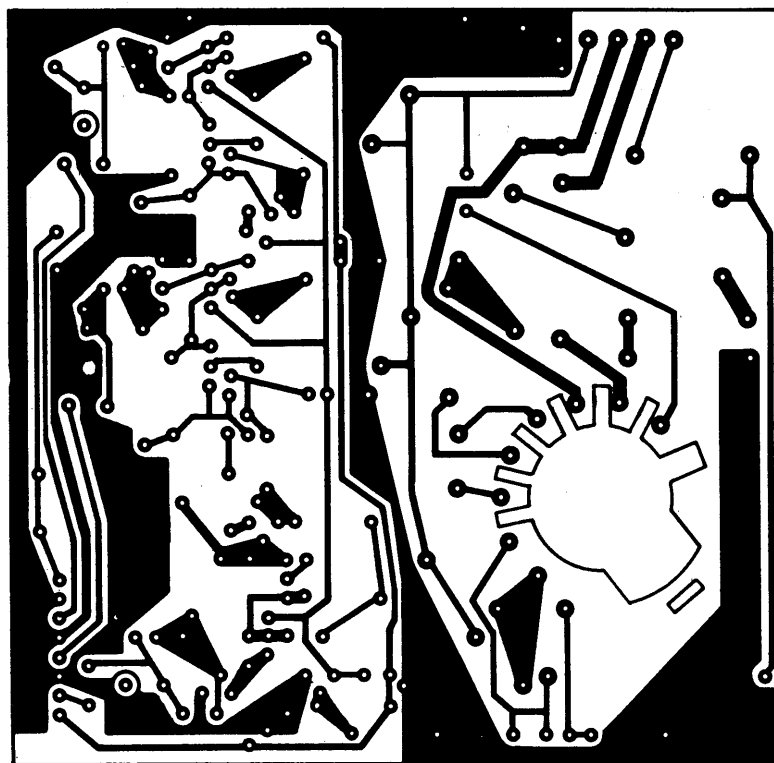
Kondenzátory

C ₆₆ , C ₆₇ , C ₆₈	10 pF, TK 755
C ₇₀ , C ₇₁	22 nF, TC 227
C ₇₂	150 pF/2 kV, keram.
C ₇₃	150 nF, TC 342
C ₇₄	10 µF, TE 994
C ₇₆	100 nF, TK 783

Polovodičové součástky

D ₄ až D ₁₃	KA207
D ₁₄	KZ260/4V7
T ₈ , T ₉ , T ₁₀ , T ₁₄	KC308C
T ₁₁ až T ₁₇	(kromě T ₁₄) KF469
T ₁₈ , T ₁₉ , T ₂₀	KF423
L ₁₃	feritová trubička

Vnější spínací napětím na vývodu 17 IO₁ lze ovládat servisní spínač. Při nastavování kmitočtu VCO (C₁₂ a C₁₃) je zapotřebí odpojit nuceným sepnutím barvy synchronizaci obvodu PAL, a to napětím $U_{17} < 1$ V. Při $U_{17} > 6$ V je odpojeno nastavení zabarvení.



Obr. 13. Příklad provedení desky se spoji koncových videozesilovačů (X245)

Demodulační obvod chrominančního signálu. Při dekódování PAL je z chrominančního signálu za řízením chrominančním zesilovačem vyklíčován signál burstu, aby bylo zabráněno rušení signálových složek, které může vzniknout při odrazech ve zpožďovací lince ZL₁, když doba jejich zpoždění není celým násobkem periody řádků. Chrominanční signál se rozděluje na složky s kmitočty nosných F_{R-Y} a F_{B-Y} dekodérem

časového průběhu, sestaveného ze zpožďovací linky ZL₁ a matice. Burstu zbavený chrominanční signál je zesílen v zesilovači o 18 dB (kompenzace útlumu ZL₁) a přes emitorový sledovač (budič) a vývod 12 IO₁

Tab. 6. Parametry A2030D

Parametr	Min.	Jmen.	Max.
Mezní napájecí napětí U_{5-3} [V]	± 6		± 18
Mezní vstupní napětí U_{1-3} [V]			U_{5-3}
U_{2-3} [V]			U_{5-3}
Rozdílové vstupní napětí [V]			30
Výstupní špičkový proud I_4 [A]			3,5
Výstupní ss proud I_4 [A]			2,5
Ztrátový výkon P_z [W]			20
Tepelný odpor R_{thjc} [K/W]			3
Jmenovité údaje pro $U_{CC} = \pm 14$ V, f [kHz]			
Klídkový proud při $U_{CC} = \pm 18$ V, I_{CC} [mA]		40	60
Výstupní ofsetové napětí [mV] při $U_{CC} = \pm 18$ V		5	22
Vstupní proud při $U_{CC} = \pm 18$ V [nA]		70	1000
Vstupní ofsetový proud při $U_{CC} = \pm 18$ V [nA]		2	500
Výstupní výkon při $k = 10\%$ a $R_z = 4\ \Omega$ [W]	16	18	
$R_z = 8\ \Omega$ [W]	10	11	
Zkreslení při $P_o = 0,1$ W, $R_z = 4\ \Omega$ [%]		0,1	0,5
$P_o = 12$ W, $R_z = 4\ \Omega$ [%]		0,1	0,5
$P_o = 8$ W, $R_z = 8\ \Omega$ [%]		0,1	0,5
Potlačení brumu při $f_{br} = 100$ Hz a $U_{br} = 0,5$ V (ef) [dB]	40	50	
Signál/šum pro $B = 20$ Hz až 20 kHz [dB]		70	
Horní mezní kmitočet [kHz]		170	
Zisk bez zpětné vazby [dB]	76	80	

IO je v použité Pentawatt.

Tab. 7. Parametry TDA4555

Parametr	Min.	Jmen.	Max.
Napájecí napětí U_{13} [V]			13,2
Napětí na vývodech 10, 11, 17, 23 až 28	0		U_{13}
Proud na vývodu 12, I_{12} [mA]			8
Špičkový proud I_{12} [mA]			15
Ztrátový výkon P_z [W]			1,4
Jmenovité údaje při $U_{13} = 12$ V			
Napájecí napětí U_{13} [V]	10,8		13,2
Napájecí proud I_{13} [mA]		65	
Vstupní mv napětí chrom. signálu U_{15} [mV]	20	100	200
Vstupní impedance Z_{15} [k Ω]	2,3	3,3	
Výstupní mv chrom. napětí U_{12} [V]		1,6	
Výstupní impedance Z_{12} [Ω]			20
Výstupní ss napětí U_{12} [V]		8,2	
Proud do vstupu zpožd. signálu, I_{10} [μ A]			10

veden na vstup a výstup ZL₁. Na jejím výstupu se R_{40} nastavuje amplituda dekodéru časového průběhu a L_9 , L_{10} , které kompenzují vstupní a výstupní kapacitu ZL₁ a kapacitu vodičů, se nastavuje fáze.

Zpožděný signál je z R_{40} a vývod 10 IO₁ veden do matice, ve které se pro obdržení F_{R-Y} a F_{B-Y} nezpožděný signál buď přičítá nebo odčítá od signálu zpožděného.

Nezpožděný signál je v IO₁ rozdělen na dvě složky s opačnou fází, které jsou symetrické vůči zemi, a na druhé vstupy jsou přiváděny zpožděné signály. V demodulátoru (R-Y) je před demodulačním stupněm přepínač PAL, kterým je nastavována z řádku na řádek fáze nosného kmitočtu složky F_{R-Y} chrominancního signálu. Demodulátory chrominancního signálu v IO₁ jsou synchronodemodulátory, jsou sestaveny z násobiček s křížově zapojenými rozdílovými zesilovači (4 tranzistory) s napěťově řízenými zdroji proudu v emitorech. Referenční signály Ref (R-Y) a Ref (B-Y) řídí báze tranzistorů, zdroje proudu jsou řízeny složkami nosných kmitočtů chrominancního signálu.

Signály R-Y a B-Y jsou v době vyklíčování řádek klíčovány, takže v rozdílových kanálech dostáváme „svorkovou“ referenční veličinu. Při dekódování NTSC je chrominancní signál demodulován stejně jako při PAL, odpadá však dekodér časového průběhu, protože je zpracováván jen nezpožděný signál a spínač PAL ve větvi F_{R-Y} je odpojen. Při demodulaci chrominancního signálu SECAM je před demodulátorem zapojen křížový spínač-permutátor, přes který je na oba demodulátory střídavě z řádku na řádek přiváděn zpožděný (přes ZL₁) a nezpožděný chrominancní signál. Za permutátorem jsou v každém kanálu zapojeny omezovače pro potlačení zbytků amplitudové modulace kmitočtově modulovaného signálu SECAM, k jehož demodulaci jsou použity kvadrurní demodulátory, tvořené násobičkami a vnějšími obvody C_{28} , C_{29} , C_{30} , L_{11} , R_{42} (mezi vývody 7 a 8 IO₁) a C_{32} , C_{33} , C_{34} , L_{12} , R_{43} (mezi vývody 4 a 5 IO₁), které posouvají fázi chrominancních signálů o 90°, takže se mění napětí výstupních signálů kolem předem nastaveného předpětí. Za demodulátory je v kanálech R-Y a B-Y zapojena dolní propust potlačující nežádoucí signály (harmonické referenčního a chrominancního signálu). Při SECAM jsou připojeny přes vývody 2 a 6 IO₁ deefázové kondenzátory C_{31} a C_{36} . Nezávisle na dekódované normě jsou signály R-Y a B-Y vedeny přes emitorové sledovače se zdroji proudu v emitorech na

vývody 1 a 3 IO₁, kde mezivrcholová úroveň $U_1 = 1,05$ V a $U_3 = 1,35$ V.

Vstupní filtr. Na obr. 11 rozděluje vstupní filtr jasový signál Y a chrominancní signály všech čtyř norem. Pro zjednodušení je při PAL a NTSC 4,4 použit jeden filtr. I pro signál SECAM by bylo možné využít odlaďovače 4,4 MHz z filtru PAL, NTSC 4,4, ale bylo by nutné do cesty signálu Y zapojit odlaďovač 4,05 MHz. Filtry jsou napájeny z emitorového sledovače T₁, který zajišťuje velkou vstupní a malou výstupní impedanci potřebnou pro filtry. L_4 , C_6 , R_{12} propouští chrominancní signály PAL a NTSC 4,4, filtr L_5 , C_7 , R_{13} signálem NTSC 3,5, L_6 , C_8 je obvod ploché pro SECAM. Na výstupy těchto filtrů jsou přes vazební kondenzátory připojeny emitorové sledovače T₃, T₄, T₅ se společným emitorovým rezistorem, které jsou spinány napětím z obvodu vyhledávání norem přes vývody 25 až 28 IO₁, podle toho, která norma je vyhledávána nebo zapojena. L_1 , C_2 je potlačován signál o kmitočtu 4,43 MHz. L_2 , R_5 , C_3 , C_4 , D₁ potlačují barvosnou a L_3 , C_{19} , C_5 vyrovnávají skupinové zpoždění v jasovém kanálu.

Nastavení dekodéru barev. Rozmítač připojíme na vstup filtru a indikátor na R_{33} , na vývod 25 nebo 28 IO₁ připojíme napětí větší než 9 V a L_4 nastavíme na maximum indikátoru při kmitočtu 4,2 MHz. Napětí větší než 9 V přepojíme na vývod 26 IO₁ a L_5 nastavíme na maximum při 3,45 MHz. Poté připojíme

Vstupní impedance Z_{10} [k Ω]	10		
Výstupní signál – (R-Y), U_1 [V] (± 2 dB)		1,05	
Výstupní signál – (B-Y), U_3 [V] (± 2 dB)		1,33	
Výstupní signály $U_1:U_3$ ($\pm 10\%$)		0,79	
Zbytek nosného signálu (mv) [mV]			30
Zbytek nosné PAL (mv) [mV]			
Zbytek H/2 na výstupu – (R-Y) (mv), U_1 [mV]	10		10
SS výstupní napětí U_1 , U_3 [V]		7,7	
Výstupní impedance Z_1 , Z_3 [Ω]			150
Zbytek nosné při SECAM (4 až 5 MHz) (mv)			
U_1 , U_3 [mV]	20		30
Zvlnění H/2 na výstupech 1 a 3 (mv) [mV]			20
Ss výstupní napětí U_1 , U_3 [V]	7,7		
Posuv [mV/K] vložené úrovně k úrovni demodulovaných signálů $f_B > dU/dT$ (R-Y) (B-Y)		-0,55	
		+0,25	
Posuv fáze referenční nosné [°]			
při $U_{17} = 2$ V	0		30
$U_{17} = 3$ V	0		0
$U_{17} = 4$ V	0		30
Vstupní odpor R_{17} [k Ω]			5
Spinací napětí, burst vypnut, barva zapnuta, U_{17} [V]			
Spinací napětí, zabarv. vypnuto, barva zapnuta, U_{17} [V]			
Vstupní odpor oscilátoru, R_{18} [Ω]			
Rozsah zachycení PLL, df [Hz]	± 400		
Řídící napětí při vypnutém stavu, U_{25-28} [V]			
Řídící napětí ve stavu zapnuto během vyhledávání – barva vypnuta, U_{25-28} [V]			
– barva zapnuta, U_{25-28} [V]		2,45	
Výstupní proud, $-I_{25-28}$ [mA]		5,8	
Napětí při sepnutém SECAM, U_{27} [V]	9		
PAL, U_{28} [V]	9		
Zpoždění od startu k vyhledávání, t_{ds} zap. barvy, t_{ds} vyp. barvy, t_{ds}			
Vstupní napětí pro identifikaci H, U_{23} [V]			
U_{23} [V]	10		2
obě ident., U_{23} [V]		6	
Doba vyhledávání normy			
Vstup. nap. SCI pro oddělení zatemň. impulsů V a H, U_{24}	1,2		2
Amplituda SCI pro oddělení zatem. impulsu H, U_{24} [V] mv	2		3
U_{24} [V]	3,2		4
Amplituda SCI pro oddělení burstu, U_{24} [V] mv	4		5
U_{24} [V]	6,5		7,7
Amplituda SCI, U_{24} [V] mv	7,7		12
Vstupní napětí během vyhledávání H, U_{24} [V]			1
Vstupní proud, $-I_{24}$ [mA]			0,1

me napětí na vývod 27 IO₁ a L₆ nastavíme na minimum amplitudové modulace chrominancičního signálu. Indikátor přepojíme do spoje R₁₀, R₁₁ a L₂ nastavíme na minimum při kmitočtu 4,43 MHz, které kontrolujeme při přepojení napětí na vývody 25 a 28 IO₁. Při U₂₆ > 9 V nastavíme minimum při kmitočtu 3,58 MHz. Odpojíme rozmítač a indikátor. Na vstup filtru přivedeme pravouhlý signál o kmitočtu 16 až 100 kHz a osciloskop připojíme do spoje R₁₀, R₁₁, L₃ nastavíme symetrické překmity. Pro dosažení optimální ostrosti obrazu je vhodné pravouhlý signál přivést až na vstup mf obrazového zesilovače, aby bylo uvažováno i se skupinovým zpožděním mf filtru.

Nastavení dekodéru při PAL a NTSC 4,4.

Na vývod 28 IO₁ připojíme napětí větší než 9 V, chrominanciční signál PAL připojíme na vstup filtru a uzemníme vývod 17 IO₁, čímž zapneme barvu a odpojíme burst od obvodu PLL, takže oscilátor není synchronizován. Otáčíme C₁₂, až se barvy ustálí, nebo se jen málo mění, anebo nastavíme minimální záznamy na výdech 1 a 3 IO₁. Tím je nastaven dekodér i pro signál NTSC 4,4. Odpojíme uzemnění vývodu 17 IO₁ a na vstup připojíme signál barevných pruhů. L₉ a L₁₀ nastavíme na osciloskopu připojeném na vývod 3 IO₁ minimální dvojité kontury signálu B-Y nebo na obrazovce BTVP minimální strukturu PAL (párování řádků). Změna indukčnosti cívky L₁₀ je potřebná při malém rozsahu ladění L₉. Poté připojíme na vstup signál barevných pruhů NTSC 4,4 a na vývod 17 IO₁ napájecí napětí, takže se vypnou barvy a nastavení zabarvení. R₄₀ nastavíme na osciloskopu připojeném na vývod 1 IO₁ minimální amplitudu nebo minimální dvojité kontury výstupního signálu R-Y, nebo na obrazovce BVTP nastavíme minimální strukturu PAL. Odpojením napětí z vývodu 28 a 17 IO₁ je ukončeno nastavení dekodéru PAL.

Nastavení dekodéru při NTSC 3,5.

Na vývod 26 IO₁ připojíme napětí větší než 9 V a vývod 17 IO₁ uzemníme, takže je zapnuta barva a odpojen signál burstu od PLL. Na vstup filtru připojíme signál FBAS nebo chrominanciční signál NTSC 3,5. C₁₃ nastavíme na obrazovce BVTP „probíhání“ barev nebo na vývodech 1 a 3 IO₁ nastavíme minimální záznamy signálů R-Y a B-Y. Odpojením napětí z vývodu 26 a „odzemněním“ vývodu 17 IO₁ je ukončeno nastavení dekodéru na signál NTSC 3,5.

Nastavení dekodéru při SECAM.

Napájecí napětí připojíme na vývod 27 IO₁ a signál barevných pruhů na vstup filtru. Dále napájecí napětí připojíme na vývod 23 IO₁ a tím zapojíme identifikaci H. Voltmetr se vstupním odporem 10 MΩ zapojíme mezi vývod 21 a zem a otáčením L₇ nastavíme maximum. Na vývod 1 IO₁ připojíme osciloskop a L₁₁ nastavíme pruh bílé barvy na úroveň zatemňovacího impulsu H. Osciloskop přepojíme na vývod 3 IO₁ a L₁₂ nastavíme pruh bílé barvy na úroveň řádkového zatemňovacího impulsu. Odpojíme spoje z vývodu 23 a 27 IO₁ a tím je ukončeno nastavení na SECAM. Parametry IO₁ jsou uvedeny v tab. 7.

Obvod pro zlepšení strmosti hran signálů R-Y a B-Y a pro zpoždění jasového signálu Y, TDA4565

Kvalita obrazu u současných systémů je určena převážně šířkou přenášeného pásma, která je dána příslušnou normou. Kvalitu obrazu na straně přijímače lze zlepšit plným využitím šířky přenášeného pásma, rychlostní modulací vychylování H nebo ovlivněním signálu, jako je např. zlepšení strmosti

náběžných hran rozdílových barevných signálů, které mají v současných systémech šířku pásma rovnající se asi jedné pětině šířky přenášeného jasového signálu, čemuž odpovídá i nižší ostrost barevného obrazu. Vzhledem ke kompatibilitě s černobílým obrazem není možné volit větší šířku pásma rozdílových signálů, takže se spíše jedná o kolorovaný barevný obraz, než o jeho věrnou reprodukci. To je nejlépe patrné po připojení signálu barevných pruhů, kde přechody mezi hranami barev jsou neostře, protože rozdílový barevný signál se značně mění, kdežto jasový zůstává téměř konstantní. Nejvíce je to patrné na přechodu ze zeleného do purpurového pruhu, kde se signál R-Y a B-Y mění o 1,18 jednotky (vztaženo k maximálnímu jasovému signálu, kdy Y = 1), kdežto jasový signál se mění jen o 0,18 jednotky. Z menší šířky R-Y a B-Y vyplývá i pětinasobně delší naběžná hrana (přechod) než je u jasového signálu, takže pro zvětšení ostrosti barevného obrazu je nutné zlepšit strmost naběžné hrany rozdílových signálů, k čemuž se využívá obvod CTI (Colour Transient Improvement) TDA4565, který lze použít ve všech BTVP s vyvedenými signály R-Y a B-Y a při všech normách chrominancičního signálu.

Základní činnost IO₂

Na obr. 11 je činnost zřejmá z časových průběhů jasového a rozdílového barevného signálu. Strmost naběžných hran jednotlivých signálů je dána šířkou přenášeného pásma a pro jasový signál Y je $t_{YV} \approx 150$ ns, pro rozdílové signály je $t_{FD} \approx 800$ ns. Abychom mohli zobrazit signály R, G, B, vytvořené ze signálů Y, R-Y a B-Y, musí střed naběžné hrany signálu Y souhlasit se středem naběžných hran signálů R-Y a B-Y – proto musíme signál Y zpozdít asi o 325 ns (t_{YV}) vinutým zpožďovacím vedením. Jakost obrazu lze však zlepšit zlepšením strmosti naběžných hran signálů R-Y a B-Y takto: Signál z detektoru hran je dodáván jen tehdy, je-li strmost naběžné hrany jednoho ze signálů R-Y nebo B-Y nad danou absolutní hodnotou. Spínacím signálem z detektoru hran se uzavírá kanál R-Y nebo B-Y po dobu t_{YV} , která je přibližně stejná jako t_{FD} . Během t_{YV} je na výstupech R-Y a B-Y signál, který byl před uzavřením na paměťových kondenzátorech. Po době t_{YV} se otevrou kanály R-Y a B-Y. Doba t_{YV} odpovídá době výměny náboje na paměťových kondenzátorech a je shodná s dobou naběžné hrany jasového signálu. I v tomto případě musí souhlasit středy naběžných hran signálů Y, R-Y a B-Y, takže signál Y je potřebné zpozdít o dobu $t_{YV} = t_{FD} = t_{YV} \approx 1$ μs. K tomu účelu je v IO₂ vytvořeno zpožďovací elektronické vedení, jehož zpoždění lze měnit po skocích. Toto zpožďovací vedení je realizováno zpožďovacími články 2. řádu, v nichž jsou indukčnosti realizovány gyrátory. Kromě vazebního kondenzátoru potřebuje zpožďovací vedení Y jeden rezistor a v kanálech R-Y a B-Y jen tři kondenzátory.

Obvod pro zlepšení strmosti hran signálů R-Y a B-Y. Obvod CTI TDA4565 je sestaven ze dvou částí, které mají společné jen napájení a zem. V první části je obvod pro zlepšení strmosti hran signálů R-Y a B-Y a v druhé části je obvod pro zpoždění signálu Y. V každém kanálu R-Y a B-Y je emitorový sledovač, spínač analogového signálu a výstupní převodník impedance. Na výstupu analogových spínačů jsou paměťové kondenzátory C₄₆ a C₄₉, na nichž je „zapamatován“ vstupní signál před odpojením analogového spínače. Vstupní odpor převodníku impedance je tak veliký, že se napětí na C₄₆, C₄₉ prakticky po dobu 800 ns nemění. Výstupní odpor spínače je tak malý, že při sepnutém spínači analogového signá-

lu se C₄₆, C₄₉ vybíjejí s časovou konstantou, rovnou maximální době naběžné hrany jasového signálu Y.

Analogové spínače jsou řízeny impulsním signálem, který je odvozen ze signálů R-Y a B-Y. Za vstupními převodníky jsou zapojeny detektory hran. Řídící signál pro spínače analogového signálu vzniká tehdy, je-li absolutní hodnota jednoho ze signálů R-Y a B-Y překročena a rozhodující veličinou pro spínání a rozpinání spínačů je větší absolutní strmost hrany jednoho z těchto signálů. Oba spínače analogového signálu jsou ovládány jedním impulsním signálem z tvarovače impulsů, čímž se dosáhlo koincidence IO₂ při „zestřmňení“ hran signálů R-Y a B-Y.

Detektor hran je tvořen derivačním článkem a dvoucestným usměrňovačem; derivačním článkem RC je horní propust s časovou konstantou menší než 800 ns a její výstupní napětí je časově úměrné diferenciálnímu podílu vstupních signálů R-Y a B-Y. Rezistor propusti (100 Ω) je součástí IO a kondenzátor je připojen z vnějšku. Horní propust v IO₂ je tvořena rozdílovým zesilovačem, na jehož jeden vstup je veden přímý signál a na druhý vstup signál přes dolní propust, takže pro kondenzátor potřebujeme jen jeden vývod (vývody 3 a 4 IO₂). Signál pro dvoucestný usměrňovač je veden jednak přímo a jednak přes invertor z emitorového zesilovače. Výstupy z emitorových sledovačů jsou zapojeny paralelně a ve funkci je ten, který má „kladnější“ vstupní signál. Jak při naběžné, tak i sestupné hraně signálů R-Y a B-Y je na výstupu usměrňovače kladné napětí, jehož velikost je závislá na absolutní strmosti hran. Následný tvarovač impulsů odvozuje z derivovaného signálu R-Y a B-Y řídicí signál pro analogové spínače – ten však vzniká jen při dostatečné strmosti naběžných hranách signálů R-Y a B-Y.

Tvarovač impulsů je tvořen horní propustí (R_H, C_H, D_H), nelineárním rezistorem a komparátorem. Nelinearita horní propusti je zajištěna diodou D_H, připojenou paralelně k R_H, takže časová konstanta je rozdílná při naběžné a sestupné hraně signálu z dvoucestného usměrňovače. Při naběžné hraně je o něco delší než t_{FD} (asi 800 ns), kdežto při sestupné hraně je podstatně kratší, aby tvarovač impulsů byl co nejdříve v klidovém stavu a tak mohla být zpracována kladná hrana signálu.

Tato horní propust je realizována integrovaným rezistorem R_H = 2,7 kΩ a kondenzátorem na vývodu 5 IO₂. Výstupním napětím komparátoru jsou ovládány analogové spínače, které jsou při úrovni H vypnuty a při úrovni L zapnuty. Komparátor je rozdílový zesilovač, v němž se výstupní napětí horní propusti porovnává s napětím prahovým U_T. Pokud je výstupní napětí z propusti větší než U_T, je na výstupu komparátoru úroveň H (v opačném případě úroveň L). Při menší strmosti hran signálů R-Y a B-Y bude menší i impuls na výstupu druhé horní propusti a ve stejném poměru se mění automaticky U_T, takže délka výstupního impulsu komparátoru bude konstantní a nezávislá na strmosti hrany vstupního signálu. Spínací impuls má při dostatečně velké a strmé změně signálu délku T_S ≈ 800 ns, která je o něco delší než minimální doba t_{FD} signálů R-Y a B-Y. Pod danou strmostí hrany ($du/dt \approx 10^5$ V/s) vstupního signálu komparátor na tento signál nereaguje a spínač zůstává sepnutý. Obvod IO₂ reaguje tedy jen na strmé hrany, tj. hrany, které se vysekávají z obrazu řádky, nereaguje na málo strmé hrany, které se projevují jako změna sytosti obrazu.

Výstupní napětí obvodu CTI je shodné s napětím na C₄₆, C₄₉, které jsou připojeny na

výstup analogových spínačů. Obvodem CTI se náběžná hrana signálů R-Y a B-Y zkrátí z 800 ns na asi 150 ns, což je doba shodná s dobou u jasového signálu a přechod mezi barvami bude ostřejší než přechod mezi černou a bílou. Při menší strmosti hran, jako např. při sestupné hraně barevného klínu, se mění jen první část hrany, kdy se po částečném zpoždění výstupní signál R-Y a B-Y vrací na původní úroveň, což se prakticky neprojeví v obraze. Při zmenšující se strmosti hran se zmenšuje i dílčí zpoždění až do doby, kdy zmizí úplně. Obvod CTI v IO₂ pracuje při libovolné polaritě signálů R-Y a B-Y, kdežto pro signál Y musí mít dodrženu danou polaritu synchronizačních impulsů v signálu BAS. Napětí barvosné na signálu R-Y a B-Y na vývodech 3 a 5 IO₂ musí být menší než 20 mV.

Zpožďovací obvod jasového signálu Y.

Pro zlepšení strmosti náběžných hran signálů R-Y a B-Y jsou tyto signály na výstupu obvodu CTI zpožděny asi o 800 ns, a proto je vzhledem k požadované koincidenci signálů R-Y, B-Y a Y nutné u této doby zpoždit i signál Y buď vinutým zpožďovacím vedením, nebo fázovacími články, kterých je využito v IO₂. Jejich přenosová funkce při sinusovém signálu je kmitočtově závislá, amplitudová charakteristika je kmitočtově nezávislá. Pro nezkrácený přenos signálu je požadováno, aby uvnitř přenášeného pásma nastávaly jen nepatrné změny zpoždění, takže fáze se musí zmenšovat rovnoměrně s kmitočtem. Při realizaci takového fázovacího článku je signál rozdělen do dvou větví (mezi vstupem a výstupem), jako např. u křížového nebo můstkového článku.

Fázovací články prvního řádu lze realizovat obvodem RC, avšak ty nesplňují požadavek na potřebnou dobu zpoždění a jeho malé změny až do oblasti mezního kmitočtu – proto byly v IO₂ použity fázovací články druhého řádu, u nichž se v oblasti pólu uplatní činitel jakosti Q. Pro fázovací článek druhého řádu lze použít aktivní obvod RC nebo kromě kondenzátorů a rezistorů i cívky.

V aktivním filtru RC je nutné pro náš případ použít operační zesilovače s jednotkovou šířkou pásma větší než 5 MHz, které lze jen těžko realizovat s ostatními součástkami na jednom čipu. Proto je v IO₂ použit fázovací článek druhého řádu v můstkovém zapojení, u něhož je potřebná indukčnost nahrazena gyrátorem, což je vlastně čtyřpól, u kterého se kapacita na výstupu projevuje na jeho vstupu jako indukčnost. Když i na vstup připojíme kondenzátor (kapacitu), dostaneme rezonanční obvod, jehož jakost je určena rezistory na vstupu a výstupu gyrátoru, který lze realizovat dvěma převodníky napětí/proud (napětím řízené zdroje proudu). Jeden z převodníků je zapojen jako invertující zesilovač a gyrátor může být buzen z vnějšího zdroje do jeho neinvertujícího vstupu.

Převodníky napětí/proud jsou realizovány v IO₂ jako rozdílové zesilovače a potřebné kondenzátory jsou vytvořeny v hradlové vrstvě a jejich kapacita je závislá na předpětí hradlové vrstvy. Předpětím hradlové vrstvy pak lze měnit zpoždění t₀ fázovacího článku. Protože i potřebné rezistory jsou součástí IO₂, nejsou třeba již žádné vnější součástky.

Rozdílové zesilovače v IO₂ jsou tvořeny čtyřicet tranzistorů. V IO₂ je 11 buněk se zpožděním po 90 ns a každá buňka je sestavena ze čtyř tranzistorů, čtyř rezistorů a dvou kondenzátorů. Napětím na vývodu 15 IO₂ je ovládan elektronický přepínač zpoždění,

kterým lze měnit dobu zpoždění. Uzemněním vývodu 13 IO₂ se dá zpoždění prodloužit o 180 ns. Nezpůsobilý signál Y je přes vývod 17 IO₂ přiveden na fázovací článek a přes emitorový sledovač na vývod 12 IO₂. Před posledním fázovacím článkem je připojen další emitorový sledovač s výstupem na vývodu 11 IO₂, takže zpoždění na tomto vývodu je o 180 ns kratší než na vývodu 12 IO₂. Vývod 11 IO₂ lze použít k řízení rychlostní modulace ve vychylování H.

Referenční rezistor na vývodu 14 IO₂ určuje předpětí hradlové vrstvy s kondenzátory, takže výsledné zpoždění je jen málo závislé na dotaci této vrstvy, na geometrické struktuře IO, na teplotě a napájecím napětí. Signál Y se vstupní úrovní 1 V (mv) je na vstupu kanálu Y upraven na úroveň, vhodnou pro vnitřní zpracování a na výstupu kanálu opět zesílen, takže celkový útlum ze vstupu na výstup kanálu Y je 7 dB. Aby se neměnilo zpoždění ss složkou signálu Y, je signál Y přiveden z výstupu výhybky chrominance-jas na vývod 17 IO₂ přes C₃₈. Poloha signálu není tak závislá na obsahu obrazu a neposouvá se pracovní bod v kanálu Y, což by mohlo způsobit zkreslení signálu.

Ve vstupním stupni kanálu Y je signál klíčován synchronizačními impulsy, které jsou ve vstupním signálu BAS záporné. Během doby obrazu je vybíjecí proud I₁₇ = 8 μA a při synchronizačním impulsu je nabíjecí proud -I₁₇ = 0,1 mA. C₃₈ musí mít tak velkou kapacitu, aby se napětí na něm během nabíjení a vybíjení jen málo měnilo vůči amplitudě signálu Y = 1 V. Vnitřní odpor zdroje signálu BAS by měl být menší než 100 Ω, aby během klíčování na něm nevznikal rušivý úbytek napětí. Z vývodů 11 a 12 IO₂ lze odebírat proud až 1 mA, do vývodů může téci proud 0,3 mA.

Praktické zapojení TDA4565 je na obr. 11 jasový signál Y je přes C₃₈ přiveden na vývod 17 IO₂, přes C₃₇ je přiveden signál R-Y na vývod 1 IO₂ a přes C₃₅ signál B-Y na vývod 2 IO₂. Zpracované signály R-Y a B-Y jsou vyvedeny na vývod 7 a 8 IO₂ a zpožděný signál Y' se zpožděním t₀ na vývod 12 IO₂ a Y'' se zpožděním t₀ = 180 ns na vývod 11 IO₂. C₄₃, C₄₄ jsou derivační kondenzátory detektorů hran a C₄₅ na vývodu 5 IO₂ tvaruje impuls řídícího signálu.

Na vývodu 6 a 9 IO₂ jsou připojeny paměťové kondenzátory C₄₆ a C₄₉ se sériovými rezistory R₄₈, R₄₉, které tlumí zářivky spínačů analogového signálu. R₄₆ na vývodu 14 IO₂ je referenční odpor kompenzačního obvodu. Napájecí napětí na vývod 10 IO₂ je přivedeno přes R₄₇ a filtrováno C₃₉, C₄₁.

Dobu zpoždění nastavujeme děličem na vývodu 15 IO₂ a lze ho měnit v rozsahu 720 až 990 ns. Při U₁₅ = 0 až 2,5 V je t₀ = 720 ns, při U₁₅ = 3,5 až 5,5 V je t₀ = 810 ns, při U₁₅ = 6,5 až 8,5 V je t₀ = 900 ns, při U₁₅ = 9,5 až 12 V je t₀ = 990 ns. Při U₁₅ = 0 až 2,5 V teče z vývodu 15 IO₂ do děliče proud 25 μA, při U₁₅ = 3,5 až 5,5 V proud 16 μA a při U₁₅ = 6,5 až 8,5 V proud 8 μA.

Kmitočtová charakteristika signálů R-Y má zdůraznění asi o 0,2 dB při 1,6 MHz a pokles -3 dB na 2,6 MHz. Protože hlavní kmitočty signálů R-Y a B-Y leží pod kmitočtem 2,6 MHz, IO₂ neovlivňuje jejich přenos. Překmit signálů Y' a Y'' je asi 6 %, takže zkreslení signálu je malé. Signál Y' je potlačen v oblasti nízkých kmitočtů asi o 7 dB a na kmitočtu 4 MHz asi o 5 dB. Šířka pásma kanálu Y je po poklesu o 3 dB asi 7 MHz. Impulsní vlastnosti a kmitočtová charakteristika je částečně závislá na době zpoždění.

Parametry TDA4565 jsou uvedeny v tab. 8.

Videokombinace TDA4580

Videokombinace TDA4580, IO₃ na obr. 11, je určena pro řízení a zpracování video-signálů v BTVP, které mají vyvedeny signály R-Y a B-Y. Na vstupy musí být přiveden signál Y a signály -(R-Y) a -(B-Y), signál SCI. Dále mohou být na jeho vstupy připojeny i signály R, G, B z vnějších zdrojů signálu. IO₃ prakticky nevyžaduje vnější nastavení a výstupními signály je možné budit koncové videozesilovače. IO₃ je vybaven i automatickou regulací „závěrného bodu“ obrazovky, která kompenzuje vnější vlivy včetně stárnutí součástek a obrazovky.

Mezi jeho hlavní přednosti patří i to, že vstupní signály R-Y a B-Y, Y a vnější signály R, G, B jsou klíčovány vnitřní úrovní černé, takže jsou na vstupy přiváděny přes vazební kondenzátory. Vnější analogové signály jsou do IO₃ vedeny přes přepínače 1 a 2. Přes přepínač 1 jsou přiváděny signály R, G, B z konektoru SCART, který slouží k připojení signálů např. z videomagnetofonu (VCR) nebo počítače. Přes přepínač 2 jsou přiváděny signály R, G, B z dekodéru teletextu. IO₃ má i elektronické potenciometry sytosti, jasů a kontrastu, které ovlivňují i signály přiváděné přes přepínač 1 (a kromě toho potenciometr jasů i signál z dekodéru teletextu). Úroveň černé je stejná jak při TV signálu, tak i při signálech vnějších. Klíčování signálů, zatemňování V a H a časování v obvodu automatické regulace závěrného bodu je odvozeno z tříúrovňového signálu SCI.

V IO₃ je i obvod kompenzace svodového proudu obrazovky. Měřicí impuls automatické regulace závěrného bodu obrazovky začíná ihned po skončení části impulsu H, obsaženého v signálu SCI. IO₃ umožňuje volit tři různé doby zatemnění pro signály PAL, SECAM a NTSC 3,5/4,4. V IO₃ jsou i dva spínače zpoždění pro nastavení vnějšího zbarvení, nastavitelný omezovač špičkového proudu, omezovač středního proudu obrazovky. IO₃ umožňuje i nastavit koeficient matice pro signály PAL, SECAM a NTSC. Na jeho výstupech R, G, B jsou emitorové sledovače. Šířka pásma IO₃ je 10 MHz.

Popis funkce

Přes C₄₈ je na vývod 17 IO₃ přiveden signál -(R-Y) s mezivrcholovou úrovní 1,05 V a přes C₄₇ na vývod 18 signál -(B-Y) s mezivrcholovou úrovní 1,33 V. Oba tyto signály mohou mít ss složku, aniž by způsobily posuv úrovně černé. Oba signály jsou během vnitřní úrovně černé upnuty na ss napětí 7,5 V, kterým jsou dobíjeny C₄₇, C₄₈. Aby se v době nabíjení a vybíjení C₄₇, C₄₈ proudem 1,5 až 5 μA rušivě neposouvala úroveň černé, měl by vnitřní odpor zdroje signálů R-Y a B-Y být menší než 500 Ω. Vstupní impedance Z₁₇ a Z₁₈ je mimo dobu upnutí 5 MΩ a vstupní proud při zpětném běhu asi 0,3 μA. Dané vstupní úrovně platí pro signál pruhů se 75% sytostí, avšak IO₃ je schopen zpracovat bez zkreslení i signály se 100% sytostí.

Na vývod 15 IO₃ je přes C₄₂ přiveden signál Y s mezivrcholovou úrovní 0,45 V, který je během vnitřní úrovně černé upnut na ss napětí 7,4 V. Během zpětného běhu je vstupní proud maximálně 300 nA a vstupní impedance Z₁₅ = 5 MΩ. Signály -(R-Y), -(B-Y) a Y jsou přes vnitřní zesilovače vedeny na přepínač 1, kam jsou přiváděny z matice 1 signály R-Y, B-Y a Y, pro něž platí, že: U_{R-Y} = 0,7U_R - 0,59U_G - 0,11U_B a pro U_{B-Y} = -0,3U_R - 0,59U_G + 0,89U_B a pro U_Y = 0,3U_R + 0,59U_G + 0,11U_B. Vstupními signály matice 1 jsou signály R1, G1, B1 s mezivrcholovou úrovní 0,7 V (černá - bílá), přivedené přes C₅₉ na vývod 14 IO₃ (R1), přes C₆₀ na vývod 13 IO₃ (G1) a přes C₁₆ na vývod 12 IO₃ (B1), které jsou klíčovány vnitřní úrovní černé a upínány na ss 8,2 V. Bě-

Tab. 8. Parametry TDA4565

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_{10} [V]			13,2
Napětí na vývodech, 1, 2, 12, 15	0		U_{10}
Napětí na vývodu 11, U_{11} [V]	0		$U_{10}-3$
17, U_{17} [V]	0		7
Napětí mezi vývody 7 a 6, 8 a 9 [V]	0		5
Proud $\pm I_{6,9}$ [mA]			15
Ztrátový výkon, P_z [W]			1,1
Jmenovité údaje pro $U_{10} = 12$ V			
Napájecí napětí, U_{10} [V]	10,8	12	13,2
Napájecí proud, I_{10} [mA]		35	50
Vstupní napětí R-Y při 75% bar. pruhů, U_1 [V]		1,05	
B-Y U_2 [V]		1,33	

Vstupní odpor, $R_{1,2}$ [k Ω]	12
Vnitřní předpětí, $U_{1,2}$ [V]	4,3
Útlum zestrn signálu [dB]	0
Ss výstupní napětí, $U_{7,8}$ [V]	4,4
Výstupní proud, $-I_{7,8}$ [mA]	1,2
Trvání přechodného děje sign.	
R-Y, B-Y [ns]	150
Vstupní napětí signálu Y, U_{17} [V] mv	1
Vnitřní předpětí, U_{17} [V]	1,5
Útlum signálu Y na výstupu 11 [dB]	8
	7
Ss výstupní napětí, U_{11} [V]	1,2
Ss výstupní napětí, U_{12} [V]	10,3
Výstupní proud, $-I_{11}, -I_{12}$ [mA]	1,2

hem řádkového zpětného běhu je vstupní proud I_{12}, I_{13} a I_{14} maximálně 300 nA a vstupní impedance Z_{12}, Z_{13} a $Z_{14} = 5$ M Ω . Vstupy R1, G1 a B1 jsou ovlivňovány potenciometry sytosti, jasu a kontrastu. Přepínač 1 je ovládán napětím z konektoru SCART (jeho vývod 8) a přes vývod 11 IO₃, kdy při $U_{11} = 0$ až 0,4 V je připojen signál z IO₂ a při $U_{11} = 0,9$ až 3 V signály R-Y, B-Y a Y z matice 1. V IO₃ je mezi vývody 11 a 24 zapojen rezistor 10 k Ω .

Za přepínačem 1 jsou zapojeny elektro-nické potenciometry kontrastu a jasu v kanálu Y a kontrastu a sytosti v kanálech R-Y a B-Y. Potenciometry v kanálech Y, R-Y a B-Y lze měnit kontrast změnou napětí 2 až 4 V, přivedeného na vývod 19 IO₃. Maximální kontrast je při $U_{19} = 4$ V. Při napětí $U_{19} = 3$ V je potlačen kontrast o 6 dB, při $U_{19} = 2,2$ V o 12 dB a při $U_{19} = 2$ V o 22 dB oproti kontrastu při $U_{19} = 4$ V. Vstupní odpor je asi 5 M Ω a vstupní proud $I_{19} = 300$ nA. Aby se při velkém jasu nezničila obrazovka, zůstává kontrast při $U_{19} < 2$ V konstantní.

Do obvodu regulace kontrastu je připojen omezovač středního a špičkového proudu paprsku obrazovky. Výstupní signály jsou během špiček proudu paprsku omezovány zmenšením kontrastu. Úroveň omezení výstupních signálů je určena napětím U_9 na vývodu 9 IO₃, kterou lze nastavit R₆₇ v rozsahu 5 až 11 V. Při překročení U_9 je aktivován omezovač špičkového omezení po prvním řádku. Vnitřní ss napětí $U_9 = 9$ V a vstupní odpor ≈ 10 k Ω při $U_9 > 9$ V. Jsou-li napětí U_1 na vývodu 1 IO₃, U_3 na vývodu 3 IO₃ a U_5 na vývodu 5 IO₃ větší než U_9 , protéká vývodem 19 IO₃ proud asi 20 mA. Omezovač středního proudu paprsku obrazovky při překročení úrovně $U_{25} = 8,5$ V na vývodu 25 IO₃ začne omezovat na minimum kontrast podle nastaveného jasu a napětí přiváděné na vývod 19 IO₃ se odpojí. Změna napětí pro úplné omezení kontrastu je $dU_{25} = 1$ V a vstupní odpor $Z_{25} = 2,2$ k Ω při $U_{25} < 6$ V. Řídicí signálem pro vývod 25 IO₃ je napětí, odebrané přes D₁₀ z R₅₁ v koncovém videozesilovači.

V kanálech R-Y a B-Y jsou zapojeny potenciometry sytosti barev, řízené napětím na vývodu 16 IO₃, kterými můžeme měnit sytost TV signálu a signálů R1, G1 a B1. Maximální sytost je při $U_{16} = 4$ V, při $U_{16} = 3$ V je potlačena o 6 dB a při $U_{16} = 1,8$ V o 50 dB (zhasnutí barev) oproti maximu. Při $U_{16} = 1,8$ až 4 V je vstupní odpor velký a $I_{16} = 10$ μ A.

Za potenciometrem kontrastu v kanálu Y je zapojen potenciometr jasu, který se řídí napětím 1 až 3 V přes vývod 20 IO₃. Vstupní proud $I_{20} = 10$ μ A, jmenovitěmu jasu odpovídá $U_{20} = 2,2$ V, při změně $dU_{20} = 1$ V se úroveň černé, vztažená na jmenovitý výstupní černobílý signál, mění o 33 %. Při jmenovitěmu jasu je úroveň černé 0,3 V (10 % amplitudy jmenovitého signálu) vzhledem k měrné úrovni černé. Vnitřní napětí pro řízení jasu je o 0,7 menší než vnitřní napětí pro řízení kontrastu. Při $U_{20} = 11,5$ V se

vnitřní signál odpojí a úroveň černé odpovídá úrovni pro automatickou regulaci závěrného bodu.

Z potenciometrů jsou signály R-Y, B-Y a Y vedeny do matice 2, kde jsou z nich odvozeny signály R, G, B. Matice 2 je řízena napětím z detektoru úrovně, z něhož je řízen i obvod vnitřní logiky s čítačem, který generuje signály DG (řídí obvod začlenění), MK (řídí přepínač 2 a druhý obvod začlenění), MR, MG, MB (řídí zpoždění komparátorů), MT (řídí špičkové omezení ve výstupních zesilovačích R, G, B) a LM (řídí paměť svodového proudu). Napětí na vývodu 8 IO₃ rozhoduje o tom, bude-li matice 2 pracovat v systému PAL nebo SECAM a jaká bude doba začlenění.

Při $U_8 < 4,5$ V je matice 2 přepnuta na PAL a maticování probíhá podle rovnic: $U_{G-Y} = -0,51 U_{R-Y} - 0,19 U_{B-Y}$, kde U_{R-Y} a U_{B-Y} jsou výstupní signály dekodéru NTSC s demodulovanou osou typu PAL a danou amplitudou. Při $U_8 > 5,5$ V je matice 2 přepnuta na NTSC a maticování probíhá podle rovnic: $U_{G-Y} = -0,43 U_{R-Y} - 0,11 U_{B-Y}$; $U_{B-Y} = U_{B-Y}$ a $U_{R-Y} = 1,57 U_{R-Y} - 0,41 U_{B-Y}$, kde U_{R-Y} a U_{B-Y} jsou modifikované barevné signály úměrné signálům demodulovaným s následnými osami a zesílením: (B-Y)' osa demodulátoru 0°, (R-Y)' osa demodulátoru 115° (při PAL 90°), zesílení: (R-Y)' = 1,97 (při PAL 1,14), (B-Y)' = 2,03; $U_{G-Y} = -0,27 U_{R-Y} - 0,22 U_{B-Y}$. Pro snímkovou část impulsu SCI je doba začlenění od 9 do 15 řádků.

Pokud je snímková část SCI delší a řádky pro regulaci závěrného bodu obrazovky jsou mimo periodu zhasnutí snímku po dobu 18, 22 nebo 25 řádků, clonění je ukončeno s posledním měřicím impulsem v obvodu regulace závěrného bodu. Při $U_8 = 0$ až 0,5 V je matice 2 přepnuta na PAL a je nastavena perioda zhasnutí snímku 25 řádků, při $U_8 = 1,5$ až 2,5 V je perioda zhasnutí snímku 22 řádků a při $U_8 = 3,5$ až 4,5 V je to 18 řádků. Při $U_8 = 5,5$ až 12 V je matice 2 přepnuta na NTSC a perioda zhasnutí snímku je 18 řádků. Vstupní proud $I_8 = 50$ μ A maximálně.

Z matice 2 jsou výstupní signály vedeny do přepínače 2, kam jsou přes C₅₃ na vývod 23 IO₃ (R2), přes C₅₄ na vývod 22 IO₃ (G2) a přes C₅₅ na vývod 21 IO₃ (B2), přivedeny signály R2, G2, B2 z dekodéru teletextu. C₅₃, C₅₄, C₅₅ zabraňují posuvu černé ss složkou signálů R2, G2, B2, které jsou však klíčovány na vnitřní úroveň černé. Vstupní úroveň signálů R2, G2, B2 je pro 100% výstupní signál (úroveň černá-bílá) rovna 1 V, vstupní proud je maximálně 300 nA a vstupní odpor 5 M Ω . Přepínač 2 je ovládán napětím na vývodu 28 IO₃. Úroveň černé vkládaných signálů je v době klíčování klíčována na vnitřní úroveň černé signálů z matice (podle nastavení jasu). Při $U_{28} = 0$ až 0,4 V jsou propuštěny na výstup signály z matice 2 a při $U_{28} = 0,9$ až 3 V signály z dekodéru teletextu. Mezi vývody 28 a 24 IO₃ rezistor 10 k Ω .

Z přepínače 2 jsou signály R, G, B vedeny

do druhého obvodu clonění, řízeného signály DG, MK, MR, MG, MB z obvodu logiky a z jeho výstupu jsou vedeny signály R, G, B do komparátorů řízených z paměti svodového proudu a zpožděnými signály MR, MG, MB z obvodu logiky. Komparátory jsou zapojeny jako sčítačky, v nichž je k signálům R, G, B připočítána řídicí veličina pro regulaci závěrného bodu obrazovky. Za komparátory jsou připojeny vstupní zesilovače R, G, B, tvořené emitorovými sledovacími tranzistory n-p-n, které mají v emitorech zapojen společný zdroj proudu 3 mA.

IO₃ má automatickou regulaci závěrného bodu obrazovky. Její katodové proudy jsou přes měřicí tranzistory T₁₈, T₁₉, T₂₀ spojeny s měřicím rezistorem R₅₁, na němž vzniká úbytek napětí úměrný těmto proudům. Ten je přes R₅₂ přiveden na vývod 26 IO₃, kam je připojen vnitřní spínač, který je sepnut v době zatemnění řádků, a který vybíjí kondenzátory na měřicím vedení. V obvodu „paměť svodového proudu“ je měřicím impulsem během 6 až 12 řádků po skončení zpětného běhu měřích sledovací proud obrazovky a jeho velikost je zapamatována C₅₀ na vývodu 27 IO₃. Zatemňovací proudy obrazovky v poměru ke svodovým proudům se pro „červený kanál“ měří v řádku 15 (signál MR), pro zelený kanál v řádku 16 (signál MG) a pro modrý kanál v řádku 17 (signál MB). Komparátory porovnávají jmenovitý signál (proud zatemnění bez proudu svodového) s okamžitým vnitřním signálem a napětí vzniká rozdílem signálů jsou zapamatována na C₆₂, C₆₄, C₆₅, připojených na vývodu 2, 4, 7 IO₃. Zapamatovaný rozdíl okamžitého a jmenovitého napětí, který je úměrný katodovým proudům, je jako řídicí veličina veden do příslušné sčítačky, kde je přičten k signálům R, G, B. Smyčka regulace závěrného bodu obrazovky se uzavírá přes koncové videozesilovače a obrazovku. Regulačním napětím se posouvají ss úrovně výstupních signálů R, G, B a tím i okamžité řídicí napětí pro katody obrazovky a to tak, že při úrovni černé (s ohledem na svodový proud obrazovky) teče daný proud paprsku (jmenovitý zatemňovací proud) s $U_{ref} = 0,7$ V. Během nažhazování obrazovky mají výstupy R, G, B (vývody 1, 3, 5 IO₃) minimální výstupní napětí. Vložený impuls bílé v době zpětného běhu H je využit pro detekci proudu paprsku.

Když proud paprsku překročí prahovou hodnotu detektoru nažhazování na vývodu 26 IO₃, počne obvodem regulace závěrného bodu téci proud, kterým je zatemněn video-signal, jenž je propuštěn tehdy, až projde řídicí proud celou smyčkou regulace závěrného bodu. První měřicí impuls vzniká v prvním úplném řádku po skončení části V signálu SCI, která musí obsahovat minimálně 9 řádkových impulsů. Doba cyklu

čítače v logice IO₃ je 63 řádků. Pokud impuls V je delší než 61 řádků, IO se nastaví na podmínku „spínač sepnut“, videosignál se zatemní a výstupy signálů R, G, B budou mít minimální napětí (jako během nažhazování obrazovky). Při měření svodového proudu obrazovky jsou všechny tři kanály zatemněny až na úroveň ultračerné 1. Pokud je měřená úroveň jen v jednom kanále, jsou zbývající dva „staženy“ až na úroveň ultračerné 1. Změnou jasu se mění úroveň černé v obou kanálech a současně i úroveň ultračerné 2. Řízení jasu je oslabeno v době od 4. do skončení měřicího řádku. Při nepříznivých podmínkách (maximální jas a minimální úroveň ultračerné 2) je úroveň zhašení rovna 30 % amplitudy signálu pod měřicí úrovní závěrného bodu. Pro obvod řízení závěrného bodu je maximální ss vnější napětí $U_{26} = 5,5$ V a rozdílové napětí vzniklé z měřicího proudu závěrného bodu a měřicího svodového proudu obrazovky $dU_{26} = 0,5$ V. Pro testovací impuls nažhazování obrazovky platí, že max. $U_1 = U_3 = U_5 = U_9 = 8$ V a pro detektor nažhazování $U_{26} = 8$ V. Vnitřní odpor v době měření svodového proudu při omezení I_{27} na 0,2 mA je 400 Ω a maximální vstupní proud mimo dobu řízení závěrného bodu obrazovky $I_{27} = 500$ nA. Nabíjecí a vybíjecí proud I_2 , I_4 a $I_7 = 0,3$ mA a vstupní proud mimo dobu řízení je 100 nA.

Pro získání různých upínacích, klíčovacích a měřicích impulsů, potřebných v IO₃, je použit signál SCI, přivedený na vývod 10 IO₃,

který je složen ze tří impulsů, jejichž amplituda je závislá na napájecím napětí. Vnitřní impulsy jsou generovány, dosáhne-li signál SCI na vývodu 10 IO₃ prahové hodnoty, která je pro zatemňovací impulsy V a H 1,5 V, pro impulsy H 3,5 V a pro klíčovací impuls 7 V. Pro spolehlivé rozdělení signálu SCI jsou zapotřebí, aby zatemňovací impulsy V a H měly úroveň 2 až 3 V, impulsy H pro vnitřní čítač logiky 4 až 5 V a klíčovací impuls byl 7,6 V. Zpoždění náběžné hrany klíčovacího impulsu $t_d = 1$ μ s a vstupní proud při $U_{10} = 0$ je 0,1 mA.

Za komparátory jsou zapojeny emitorové sledovače se společným zdrojem proudu a emitorovým rezistorem. Jmenovitá amplituda výstupního napětí $U_1 = U_3 = U_5 = 3$ V s maximální odchylkou 10 %. Maximální amplituda výstupních signálů je minimálně 4 V. Výstupní odpor $R_1 = R_3 = R_5 = 160$ až 220 Ω . Minimální ss výstupní napětí je 1 V a maximální ss výstupní napětí 10 V. Poměr úrovně zhašení řádků a snímků k úrovni ultračerné 2 (se jmenovitou úrovní černé) je 45 až 55 % amplitudy jmenovitého signálu. Poměr úrovně zhašení řádků a snímků k úrovni ultračerné 1 (včetně úrovně měrného vypínání) je 25 až 35 % amplitudy jmenovitého signálu. Rozsah úrovní vypínání závěrného bodu je 1,5 až 5 V a jmenovitá úroveň je 3 V. Uvedené údaje platí pro kladné výstupní signály R, G, B a jmenovité výstupní úrovně. Bude-li amplituda výstupního signálu menší, lze zvětšit rozsah vypínání závěrného bodu. Kmitočtový rozsah

mezi vývody 15-1, 15-3, 15-5, 17-1, 18-5, 14-1, 13-3, 12-5 je 0 až 8 MHz a mezi vývody 23-1, 22-3, 21-5 je 0 až 10 MHz pro -3 dB. Tyto údaje platí pro jmenované nastavení kontrastu a sytosti a jsou měřeny na výstupu bez připojené zátěže. Parametry TDA4580 jsou uvedeny v tab. 9. Příklad desky s plošnými spoji dekodéru barev je na obr. 12.

Výstupní videozesilovače

Z IO₃ jsou výstupní signály R, G, B s amplitudou 3 V vedeny do koncových videozesilovačů, které zesilují vstupní signál asi na 100 V, potřebných pro vybuzení katod obrazovky. Koncové videozesilovače na obr. 11 pracují ve třídě AB. Dále si popíšeme funkci zesilovače pro červenou barvu, neboť zesilovače pro zelenou a modrou barvu mají stejnou funkci.

Signál z vývodu 1 IO₃ je veden přes R_{71} , R_{78} , C_{66} na emitorový sledovač T_{86} , zajišťující potřebné proudové zesílení na vyšších kmitočtech a velký vstupní odpor. Kondenzátorem C_{66} jsou kompenzovány rozptylové kapacity plošných spojů. R_{69} , R_{70} a R_{71} nastavujeme stejnou výstupní amplitudou ve všech třech kanálech a to tak, že při stažené sytosti barev na minimum dosáhneme černobílého obrazu na obrazovce. Katody obrazovky jsou buzeny přes tranzistory T_{18} , T_{19} a T_{20} , jejichž kolektory jsou spojeny s měřicím rezistorem R_{51} . Kolektor T_{18} je na R_{51} připojen přes ochranný rezistor R_{93} a z jeho emitoru je buzena přes R_{96} červená katoda

Tab. 9. Parametry TDA4580

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_6 [V]	0		13,2
Napětí vývodů 2, 4, 7, 9, 12 až 23, 25, 27	0		U_6
10, U_{10} [V]	0		$U_6 + 0,7$
26, U_{26} [V]	-0,7		$U_6 + 0,7$
8, 11, 28 [V]	-0,5		U_6
Proud vývodů 1, 3, 5 střední [mA]			3
špičkový [mA] mv			10
19 střední [mA]			5
26 [mA]			1
Ztrátový výkon, P_z [W]			2
Jmenovité údaje pro $U_6 = 12$ V			
Rozsah napájecího napětí, U_6 [V]	10,8		13,2
Napájecí proud, I_6 [mA]		110	
Vstupní signál -(R-Y), U_{17} [V] mv		1,05	
-(B-Y), U_{18} [V] mv		1,33	
Vstupní proud při přepínání, I_{17} , I_{18} [nA]			300
Vstupní odpor R_{17} , R_{18} [M Ω]	5		
Vnitřní předpětí během klíčování, $U_{17,18}$ [V]		7,5	
Vstupní signál Y, U_{15} [V]		0,45	
Vstupní proud při přepínání, I_{15} [nA]			300
Vstupní odpor, R_{15} [M Ω]	5		
Vnitřní předpětí při klíčování, U_{15} [V]		7,4	
Spínací napětí pro Y, R-Y, B-Y, U_{11} [V]			0,4
R1, G1, B1, U_{11} [V]	0,9		3
Vnitřní odpor, R_{11} [k Ω]		10	
Vstupní signál R1, G1, B1 (úrov. černá-bílá), U_{12} , U_{13} , U_{14} [V]		0,7	
Vstupní proud při přepínání, $I_{12,13,14}$ [nA]			300
Vstupní odpor, $R_{12,13,14}$ [M Ω]	5		
Vnitřní předpětí při klíčování, $U_{12,13,14}$ [V]		8,2	
Maximální kontrast, U_{19} [V]		4	
Jmenovitý kontrast (-6 dB pod max.), U_{19} [V]		3	
Potlačení kontrastu při $U_{19} = 2$ V (pod max.) [dB]		22	
Vstupní proud pro $U_{19} = 2$ až 4 V, $-I_{19}$ [mA]			3
Vnitřní předpětí, U_9 [V]		9	
Vstupní odpor při $U_9 > 9$ V, R_9 [k Ω]		10	
Řídicí proud na vývodu 19 při špičkovém omezení ($U_{1,3,5} > U_{19}$), I_{19} [mA]		20	
Mez omezování kontrastu při jeho max. nastavení, U_{25} [V]		8,5	
Rozsah úplného zmenšení kontrastu, dU_{25} [V]		1	
Vstupní odpor při $U_{25} < 6$ V, R_{25} [k Ω]		2,2	

Maximální sytost, U_{16} [V]		4	
Jmenovitá sytost (-6 dB pod max.), U_{16} [V]		3	
Potlačení sytosti při $U_{16} = 1,8$ V, vztaženo na 100 kHz [dB]	50		
Vstupní proud při $U_{16} = 1,8$ až 4 V, I_{16} [mA]			10
Rozsah řízení jasu, U_{20} [V]	1		3
Jmenovitý jas, U_{20} [V]		2,2	
Vstupní proud při $U_{20} = 1$ až 3 V, $-I_{20}$ [mA]			10
Změna úrovně černé pro $U_{20} = 1$ až 3 V ke jmenovitému výst. signálu pro $dU_{20} = 1$ V [%]		33	
Signál vypnut a úroveň černé = měřicí úrovní vypnutí, U_{20} [V]	11,5		
Vstupní signál R2, G2, B2 pro 100% výst. signál (černá-bílá), $U_{21,22,23}$ [V]		1	
Vstupní proud při přepínání, $I_{21,22,23}$ [nA]			300
Vstupní odpor, $R_{21,22,23}$ [M Ω]	5		
Spínací napětí pro sign. Y, R-Y, B-Y, R1, G1, B1, signály z matice 2, U_{28} [V]			0,4
Spínací napětí pro signály R2, G2, B2, U_{28} [V]	0,9		3
Vnitřní odpor, R_{28} [k Ω]		10	
Maximální vnější ss napětí, U_{26} [V]	5,5		
Rozdíl, způsobený měřicím vypínacím proudem a svodovým proudem, dU_{26} [V]		0,5	
Testovací impuls nažhazování, $U_{1,3,5}$ [V]		U_6	8
Práh detektoru nažhazování, U_{26} [V]		8	
Vnitřní odpor při měření svod. proudu, R_{27} [M Ω]		400	
Vstupní proud při řízení cyklu vypínání, I_{27} [nA]			500
Nabíjecí a vybíjecí proud, $I_{2,4,7}$ [mA]		0,3	
Vstupní proud mimo dobu řízení, $I_{2,4,7}$ [mA]		0,1	
Spínací napětí matice PAL a zhašení V po dobu 25 řádků, U_8 [V]		0	0,5
22 řádků	1,5	2	2,5
18 řádků	3,5	4	4,5
Spínací napětí matice NTSC a zhašení V po dobu 18 řádků, U_8 [V]	5,5	6	12
Vstupní proud, I_8 [mA]			50
Amplit. zatemň. impulsů H a V v SCI, U_{10} [V]	2	2,5	3
Amplituda impulsu H pro čítač, U_{10} [V]	4	4,5	5
Amplituda klíčovacího impulsu, U_{10} [V]	7,5		
Zpoždění náběžné hrany klíč. impulsu, t_d [ms]		1	
Vstupní proud pro $U_{10} = 0$ V, $-I_{10}$ [mA]			0,1
Amplituda výstupních signálů, $U_{1,3,5}$ [V]		3	
Rozdíl mezi kanály RGB [%]			10
Max. amplituda výst. signálů, $U_{1,3,5}$ [V]	4		
Vnitřní zdroj proudu, $I_{1,3,5}$ [mA]		3	
Výstupní odpor, $R_{1,3,5}$ [M Ω]		160	220
Minimální výstupní napětí, $U_{1,3,5}$ [V]		1	
Maximální výstupní napětí, $U_{1,3,5}$ [V]		10	
Kmitočtový rozsah pro signál Y, R-Y, B-Y, R1, G1, B1 [MHz]	0		8
R2, G2, B2 [MHz]	0		10

obrazovky. Pokud jsou koncové stupně na objímce obrazovky, je $R_{96} = 1,5 \text{ k}\Omega$ a chrání koncový stupeň před zničením vysokonapěťovými výboji v obrazovce. Přes diody D_4 , D_5 teče během uzavření T_{15} nebo T_{18} nabíjecí nebo vybíjecí proud do zatěžovacích nebo ze zatěžovacích kondenzátorů, C_{51} potlačuje špičky na měřicím signálu a jeho kapacita musí být volena tak, aby náběžná hrana měřicího signálu přecházela bez zákrmitů do vrcholu měřicího impulsu. R_{85} je nastavena zpětná vazba a tím i zesílení koncového videozesilovače, který je zapojen jako invertující operační zesilovač. Na emitoru T_{11} je napětí asi 3 V přivedené z T_{14} , který je zapojen jako emitorový sledovač s malým výstupním odporem, což je potřebné pro dosažení minimálních přeslechů mezi jednotlivými koncovými videozesilovači a pro dosažení dostatečného zesílení ve smyčce. Pracovní bod T_4 je nastaven R_{81} a R_{83} . Aby tento zdroj měl malý výstupní odpor i při vysokých kmitočtech, je blokován C_{76} .

Pro kompenzaci záporného svodového proudu obrazovky, který regulační obvod závěrného bodu obrazovky nemůže zpracovat, je vytvořen posouvací proud 4 μA rezistorem R_{99} a D_{11} v přívodu ke katodě obrazovky. R_{100} i při uzavřeném koncovém stupni vytváří na D_{11} požadovaný úbytek napětí, takže D_{11} trvale teče určitý proud. Zesílení je jmenovitě 33 a je dáno poměrem $R_{85}/(R_{78}+R_{71})$ a lze ho měnit od 23 do 46. Ss napětí na emitoru T_{18} je závislé na emitorovém napětí T_{14} a ss napětí na vývodu 1 IO_3 . Při správné regulaci závěrného bodu se napětí na katodě obrazovky nastaví na napětí úrovně černé $U_{KS} = U_{KR} - dU_{RS}$, kde U_{KR} je závěrné napětí obrazovky a dU_{RS} je rozdíl mezi U_{KR} a U_{KS} . Příklad provedení plošných spojů koncových videozesilovačů a obvodů obrazovky je na obr. 13.

Převodník D/A, TDA8442

IO_4 na obr. 11 je převodník D/A pro řízení analogových funkcí, sestavený ze čtyř převodníků D/A, rozhraní I^2C , jednoho výstupního portu s velkým výstupním proudem (tranzistor n-p-n s otevřeným monitorem) a dvou výstupních spínacích portů (tranzistory n-p-n s pracovními rezistory). IO_4 je řízen přes sběrnici I^2C (podřízený přijímač) a v klidovém stavu má zmenšený příkon. Analogové veličiny se řídí z výstupů čtyř 6bitových převodníků D/A, u nichž je výstupní veličina závislá na jejich nastavení přes sběrnici I^2C . Port 1 lze použít pro přepínání vnějších a vnitřních signálů R, G, B; je schopný dodat proud až 14 mA. Dva výstupní porty P2 a P2N lze použít pro přepínání mezi PAL a NTSC. Oba tyto výstupy jsou schopny dodat proud až 2 mA s úbytkem napětí menším než 0,4 V. Když je jeden výstup sepnut, je druhý rozpojen a obráceně. Provoz při zmenšeném příkonu je při napájecím napětí menším než 8,5 V, kdy jsou všechny registry nulovány do definovaného stavu. Při zápisu je IO_4 řízen ze sběrnice I^2C telegramem:

adresa modulu byte instrukcí
S 10001000A $I_7 I_6 I_5 I_4 I_3 I_2 I_1 I_0$ A

byte dat/řízení

$D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0$ A P

Potvrzení A je IO_4 generováno pouze tehdy, je-li přijmuta platná adresa a IO_4 není ve stavu „zmenšený příkon“ ($U_B > 8,5 \text{ V}$). Při řízení jsou nastaveny instrukční byte POD (výstup dat z portu) a odpovídající byte data/řízení – DACK (řízení převodníků D/A).

$I_7 I_6 I_5 I_4 I_3 I_2 I_1 I_0 D_7 D_6 D_5 D_4 D_3$
POD ---- 1 0 0 0 - - - P2N- $D_2 D_1 D_0$
DACK ---- 0 0 X1 X0 - - AX5 AX4 AX3 P1 - - AX2 AX1 AX0

kde - = bit neošetřen.

POD bit P2/P2N

Při naprogramované „1“ je výstup P2 odpojen a výstup P2N sepnut (úroveň L). Při naprogramované „0“ vypnut P2N, sepnut P2 nebo „zmenšený příkon“.

POD bit P1

Při naprogramované „1“ výstup P1 zapojen a při „0“ vypnut (velká impedance), nebo „zmenšený příkon“.

DACX bit AX5 až AX0

Převodník D/A vybraný bity X_1 a X_0 a výstupní napětí převodníku D/A programováno bity AX_5 až AX_0 ; pro nejmenší hodnotu jsou všechna data AX_5 až AX_0 rovna „0“ anebo je aktivováno „zmenšení příkonu“. Parametry TDA8442 jsou v tab. 10 a příklad plošných spojů spolu s IO_1 , IO_2 a IO_3 je na obr. 12.

Dekodér teletextu

Dekodér teletextu je zařízení, které má z přijímaného složeného videosignálu oddělit a zpracovat teletextovou informaci. Současný dekodér teletextu je sestaven z videoprocesoru, obvodu EURO CCT a paměti RAM pro zápis stránek. Některé dekodéry teletextu mívají i svůj mikroprocesor. Zapojení dekodéru teletextu je na obr. 14. Vstupní kombinovaný videosignál FBAS s úrovní 1,7 až 2,5 V je přiveden přes korektor přenosové charakteristiky s T_1 , T_2 , T_3 , který zlepšuje kvalitu a dekodování signálu teletextu zkráceného v předchozí signálové cestě.

Videoprocessor SAA5231

Videoprocessor SAA5231 (IO_1 na obr. 14) odděluje teletextová data z kombinovaného

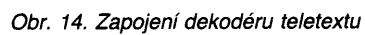
Tab. 10. Parametry TDA8442

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_2 [V]	-0,3		+13,2
Rozsah vst./výst. napětí SDA, U_4 [V]	-0,3		+13,2
SCL, U_5 [V]	-0,3		+13,2
P2, U_6 [V]	-0,3		U_6
P2N, U_{12} [V]	-0,3		U_6
P1, U_{11} [V]	-0,3		U_6
DAX, U_{13-16} [V]	-0,3		U_6
Ztrátový výkon, P_z [W]			1
Napětí na vývodech 4, 5, 11, 12 a mezi vývody 1-16 a 3-16 lze využít do U_6 , pokud těmito vývody neteče proud větší než 10 mA.			
Jmenovité údaje pro $U_6 = 12 \text{ V}$			
Napájecí napětí, U_6 [V]	10,8	12	13,2
Napájecí proud při nezatížených výstupech, I_9 [mA]	6,5	13	20
Vstupní napětí H na vývodech 4 a 5, U_{IH} [V]	3		$U_6 - 1$
L U_{IL} [V]	-0,3		1,5
Vstupní proud H a L na výv. 4, 5, $I_{IH,IL}$ [μA]			10
Vstupní napětí L na vývodu 4 při $I_{OL} = 3 \text{ mA}$, U_{OL} [V]			0,4
Maximální proud do zátěže na vývodu 4, I_{OL} [mA]	3	5	
Vnitřní odpor, R_6 , R_{12-9} [$\text{k}\Omega$]	5	10	15
Výstupní napětí při sepnutí a $I_{OL} = 2 \text{ mA}$, $U_{6,12}$ [V]			0,4
Výstupní proud do zátěže, $I_{6,12}$ [mA]	2	5	
Svodový proud ve vypnutém stavu, $-I_{6,12}$ [μA]			25
Výstupní proud P1 při sepnutí ($U_0 = 0$ až 5 V), [mA]	14		
Svodový proud P1 v rozpoj. stavu ($U_0 = 0$ až U_6) [mA]			0,1
Maximální výstupní napětí, U_{16} [V]	3		
Minimální výstupní napětí, U_{16} [V]			1
Minimální krok při $I_0 = 2 \text{ mA}$ [mV]		24	100
Zdvih linearit při $I_0 = 2 \text{ mA}$, dU_{16} [mV]			150
Výstupní impedance při $I_0 = -2$ až $+2 \text{ mA}$, Z_{16} [Ω]			70
Max. výstupní proud zdroje, $-I_{OH16}$ [mA]	2		6
do zátěže, $-I_{OL16}$ [mA]	2	8	
Maximální výstupní napětí, U_1 [V]	4		
Minimální výstupní napětí, U_1 [V]			1,7
Minimální krok při $I_0 = 2 \text{ mA}$ [mV]	27		120
Zdvih linearit při $I_0 = 2 \text{ mA}$ [mV]			170

Výstupní impedance při $I_0 = -2$ až $+2 \text{ mA}$, Z_1 [Ω]			70
Maximální výstupní proud zdroje, $-I_{OH1}$ [mA]	2		6
Výstupní proud do zátěže, I_{OL1} [mA]	2	8	
Maximální výstupní napětí, U_2 [V]	4		
Minimální výstupní napětí, U_2 [V]			1,7
Nejmenší krok při $I_0 = 2 \text{ mA}$ [mV]	27		120
Zdvih linearit při $I_0 = 2 \text{ mA}$ [mV]			170
Výstupní impedance při $I_0 = -2$ až $+2 \text{ mA}$, Z_2 [Ω]			70
Max. výstupní proud zdroje, $-I_{OH2}$ [mA]	2		6
do zátěže, I_{OL2} [mA]	2	8	
Maximální výstupní napětí, U_3 [V]	10,8		
Minimální výstupní napětí, U_3 [V]			1
Nejmenší krok při $I_0 = 2 \text{ mA}$ [mV]	107		350
Zdvih linearit při $I_0 = 2 \text{ mA}$ [mV]			500
Výstupní impedance při $I_0 = -2$ až $+2 \text{ mA}$, Z_3 [Ω]			70
Maximální výstupní proud zdroje, $-I_{OH3}$ [mA]	2		6
Maximální proud do zátěže, I_{OL3} [mA]	2	8	
Maximální U_6 při aktivaci „zmenšení příkonu“, U_{PD} [V]	6		10
Doba náběhu U_6 z 0 na U_{PD} , t_r [μs]	5		

Časování sběrnice I^2C (mezi vývody 4, 5 a +5 V je rezistor 4 $\text{k}\Omega$, mezi vývody 4, 5 a zemí je kondenzátor $C = 200 \text{ pF}$, $U_{IH} = 3 \text{ V}$, $U_{IL} = 1,5 \text{ V}$), údaje v μs

Uvolnění sběrnice před startem, t_{BUF}	4		
Doba přípravy podmínek startu, $t_{SU,STA}$	4		
Doba uchování podmínek startu, $t_{HD,STA}$	4		
Perioda L signálů SCL, SDA, t_{LOW}	4		
Perioda H signálů SCL, SDA, t_{HIGH}	4		
Doba náběhu SCL, SDA, t_r			1
Doba poklesu SCL, SDA, t_f [ns]			300
Doba přípravy dat (zápis), $t_{SU,DAT}$	1		
Doba uchování dat (zápis), $t_{HD,DAT}$	1		
Potvrzení doby uchování, $t_{HD,ACK}$	0		
Potvrzení doby přípravy, $t_{SU,ACK}$			3,5
Doba přípravy podmínky stop, $t_{SU,STO}$	4		



- při módu „snímkový zpětný běh“ se automaticky vymaže stará stránka při příjmu nové stránky, je-li v záhlaví nastaven bit C4,
- při celosnímkovém provozu se funkce mazání nepoužívá a stránka je přenesena nepřizpůsobenými řádky,
- když je vyhledávána stránka, centrální část rotujícího záhlaví stránky je na displeji zelená,
- doba vysílání (rotace) je řízena pamětí displeje,
- 8bitová data jsou přijímána buď ve všech řádcích (TV software) nebo je běžně přijmuto 7 bitů dat a bit parity (softwarová řízení),
- sběr dat může být vypnut softwarem.

Blok časování. Signály pro časování celého IO₂ jsou odvozeny v bloku časování, řízeného signálem F6 z IO₁. Řádky jsou s přijímaným signálem synchronizovány obvodem PLL v IO₁ referenčním signálem SAND z vývodu 11 IO₂. Složený synchronizační signál VCS přiváděný přes vývod 10 IO₂ z IO₁ zajišťuje snímkovou synchronizaci při sběru dat a časové řízení daného displeje. Obvod časování displeje generuje složený synchronizační signál TCS, který je prokládán nebo neprokládán, a ten přes IO₁ řídí časovou základnu displeje nebo vývod 12 IO₂, který slouží jako vstup složeného synchronizačního signálu pro „podřízení“ obvodu časování displeje v IO₂. Blok časování v IO₂:

- je řízen taktem z IO₁,
- tvar displeje, 625 TV řádků, na řádek,
- generuje prokládání nebo neprokládání složený synchronizační signál (312/312 nebo 312/313 TV řádků),
- uživatel může volit dvojnásobnou výšku znaků,
- při módu „snímkový zpětný běh“ a „celostránkový přenos“ je softwarově řízena perioda vstupních dat,
- má vnitřní integrátor snímkových synchronizačních impulsů,
- má vnitřní detektor kvality přijímaného signálu,
- má obvod prokládání s výstupem lichý/sudý řádek.

Generátor znaků. Paměť ROM v IO₂ má 192 znaků, z nichž každý je zobrazován v matici 12 bodů vodorovně a 10 bodů svisle, čímž je dosaženo dobré čitelnosti znaků na obrazovce. Znaky jsou vybírány adresami znaků a 10 TV řádků z ROM adresami řádků. ROM je přístupná jednou za 1 μs a obsluhuje 12 výstupů, které odpovídají 12 bodům každého řádku znaku. Rychlost taktu z časovacího bloku v čítači TV řádků je 64 μs, kterou čítač dělí deseti, pokud není zvolena dvojnásobná výška znaku. Výstupním signálem čítače je vybírání daný TV řádek v ROM. Výstupy generátoru znaků budi přes vývody 13, 14 15 IO₂ vnější zesilovače RGB, T₆, T₇, T₈. Výstup Y na vývodu 18 IO₂ je určen pro řízení tiskárny; je aktivní při znaku bez ohledu na jeho barvu a zabíráje publikování obrazu. Signál pro zhášení obrazovky je na vývodu 17 IO₂ a je použit ke zhášení znaku, plochy a celé obrazovky. Při smíšeném provozu je možné vhodně upravit kontrast signálem COR na vývodu 16 IO₂. Všechny výstupy generátorů jsou s otevřenou elektrodou drain, takže je možné realizovat různé stykové funkce. Generátor znaků má:

- matici znaků z 12×10 bodů,
- softwarem řízení prokládání nebo neprokládání řádkování,
- jenom atribut,
- 192 alfanumerických znaků,
- několik variant národních abeced,

- 31 místně nastavitelných znaků,
- příslušná abeceda se volí softwarem,
- výstup Y,
- výstup BLAN, určený ke zhášení znaku, plochy a obrazovky,
- výstup COR (zmenšuje kontrast při překrývání nebo velké ploše a je řízen softwarem),
- dvojnásobná výška znaku je volitelná softwarem. Některé znaky se zobrazují se čtyřnásobnou výškou,
- dvojnásobná výška znaku je blokována ve 23. řádku,
- oddělený řádek má vždy běžnou výšku a je použit při měření generovaných softwarem a může být zobrazen na horním nebo spodním okraji stínítka (jeho poloha určena softwarem),
- při černém popředí barev je možné dekodování,
- vnitřní kurzorem je invertováno popředí a pozadí barev, což je zabezpečeno zvětšením jasu pomocí software v řídicím mikročítači.

Stykový obvod s pamětí stránek má 8 vstupů/výstupů (D0 až D7) a 13 výstupů adres (A0 až A12), ovládacích statickou paměť 8 kB RAM, IO₃. Čtení a zápis do paměti jsou řízeny signálem OE (uvolnění výstupu) a WE (uvolnění zápisu). Cyklus RAM je 500 ns a při jednom cyklu čtení-zápis asi 1 μs. Stykový obvod s pamětí stránek umožňuje:

- přímý styk s pamětí SRAM 8 kB, v níž může být zapamatováno buď osm jednoduchých stránek nebo čtyři stránky rozšířené,
 - doba cyklu SRAM 500 ns,
 - časování SRAM s dobou výběru dat 200 ns,
 - místo v SRAM při čtení a zápisu je vybíráno přes sběrnici I²C,
 - všech 1024 míst je adresováno 10bitovým převodníkem řádků a sloupců,
 - při zapnutí sítě jsou vymazány všechny paměti,
 - má samostatné čítače pro displej, výběr dat a sběrnici I²C, kde čítač adres sběrnice I²C zabezpečuje přírůstky a přednastavení,
 - volná místa v SRAM mohou být využita řídicím mikročítačem,
 - všechny přístupy k IO₃ (displej, sběr dat a sběrnice I²C) jsou synchronizovány systérovým taktem,
 - všechny stránky jsou mazány softwarově.
- Stykový obvod se sběrnici I²C a jeho řízení.** Sběrnice I²C a její stykový obvod jsou použity k řízení proměnných funkcí a to buď přímo změnou móduových bitů registrů, nebo nepřímo přes IO₃. Podřízený přijímač/vysílač sběrnice I²C přebírá/vysílá povely z nebo do řídicího mikročítače přes vývody SDA – vývod 20 IO₂ a SCL – vývod 19 IO₂. Povely pro registr provozu v IO₂ přicházejí v běžném protokolu sběrnice I²C, první byte je podřízenou adresou (0010001) IO₂ a bit R/W nastavený na „0“ znamená zápis. Druhý byte je adresa registru (R1 až R11) a třetí byte jsou data určená k naplnění tohoto registru. Další byte v téže telegramu jsou data pro následující registr, protože adresa automaticky narůstá. Mapa registrů je v tab. 12, šipka vpravo označuje automatický přírůstek dovolující nastavení zvláštních podmínek při přenosu po sběrnici I²C.

V registru R11 jsou adresy pro připojení IO₃, které jsou čteny/zapisovány na kterékoli místo v IO₃ a mohou být čteny řídicím softwarem buď jako celé adresy, nebo jako text. Všechny zbývající registry jsou pouze zapisovány. Bity v registrech mají tyto funkce:

- registr 1 – způsob provozu**
- D0, D1 – řízení prokládání/neprokládání 312/313. TV řádku,
- D2 – volba textové složené nebo přímé synchronizace,

- D3 – volba snímkového zpětného běhu nebo celostránkového provozu,
- D4 – uvolnění/blokování bloku sběru dat,
- D6 – volba přijímaných dat – 7 bitů s bitem parity nebo 8 bitů,
- D7 – pro běžnou operaci může být „0“;

registr 2 – adresy stránek

- D0, D1, D2 – definují start sloupce při datech dané stránky,
- D3 – pro běžnou operaci může být „0“,
- D4, D5 – volba jednoho ze čtyř obvodů sběru dat,
- D6 – volba banky čtyř adresovaných stránek určených pro sběr dat;

registr 3 – data požadované strany

- D0, D1, D2, D3, D4 – obsahují čtyři skupiny dat (jedna skupina pro jeden obvod sběru dat) – je povoleno současné zpracování čtyř stránek podle tab. 13;

registr 4 – kapitola displeje

- D0, D1, D2 – určují, která z osmi stránek má být zpracovávána a zobrazena;

registr 5 (běžný) a R6 (zvětšení jasu/podtitul) – řízení displeje

- D0, D1 – zapnuta obrazovka – vnitřní (D0) a vnější (D1) instrukci,
- D2, D3 – text – vnitřní (D2) a vnější (D3) oblast instrukci,
- D4, D5 – zmenšení kontrastu – vnitřní (D4) a vnější (D5) oblast instrukci,
- D6, D7 – barevné pozadí – vnitřní (D6) a vnější (D7) oblast instrukci;

registr 6 – provoz displeje

- D0, D1, D2 – instrukce dovolující zapnutí řádku 0 (D0), řádku 1 až 23 (D1) a řádku 24 (D2),
- D3 – volba běžné a dvojnásobné výšky znaku,
- D4 – volba horní nebo dolní části stránky,
- D5 – odhaluje utajenou část textu,
- D6 – uvolnění kurzoru pro reverzaci barevného popředí a pozadí,
- D7 – určuje, který řádek 25 je zobrazen v horní nebo dolní části hlavního textu;

registr R9 až R11 – aktivní data kapitoly, řádku, sloupce

Registry R9 až R11 obsahují aktivní data kapitoly, řádku, sloupce a informační data čtené nebo zapisované stránky paměti přes sběrnici I²C. Stykový obvod sběrnice I²C umožňuje:

- provoz od 0 do 100 kHz,
- provoz podřízený přijímač/vysílač sběrnice I²C,
- funkci potvrzení, poloha registrů R9 a R10 automaticky roste po daných poveleních, nebo mohou být adresovány přímo,
- všechny buňky RAM jsou přístupné pro zápis nebo čtení přes sběrnici I²C.

Funkce vývodů

- 1 – napájecí napětí $U_{DD} = +5 V$,
- 2, 3, 40 – adresy kapitoly – tři výstupy volí kapitolu 1 kB ze SRAM IO₃ pro cyklus zápis nebo čtení (výstup adres A11, A12, A10),
- 4 (OE) – uvolnění výstupu – aktivní signál s úrovní L řídí čtení z IO₃ s rychlostí až 1 MHz,
- 5 (WE) – uvolnění zápisu – aktivní signál s úrovní L řídí zápis dat do IO₃, vzniká jen při platném cyklu zápisu a je vkládán s cyklem zápisu,
- 6 (TTD) – teletextová data – vstup pro data z IO₁, který je klíčován na U_{SS} v době od 4 do 8 μs každého televizního řádku při určení korekce ss úrovně při použité střídané vnější vazbě,
- 7 (TTC) – teletextový takt – vstup taktu 6,9375 MHz z IO₁, který je střídaně navázán na aktivovaný vstup klíčovaného oddělovače,
- 8 (ODD/EVEN) – lichý/sudý řádek – při prokládání provozu změna jednou

Tab. 12. Registry stykového obvodu I²C a jejich data

Funkce/data		D7	D6	D5	D4	D3	D2	D1	D0
Způsob provozu	R1	TA	$\overline{7+P}/$ /8 bit	ACQ. ON/OFF	EXTENSION PACKET ENABLE	$\overline{DEW}/$ FULL FIELD	TCS ON	T1	T0
Adresa dané stránky	R2	–	BANK SELECT A2	ACQ CCT A1	ACQ CCT A0	TB	START COLUMN SC2	START COLUMN SC1	START COLUMN SC0
Data dané stránky	R3	–	–	–	PRD4	PRD3	PRD2	PRD1	PRD0
Kapitola displeje	R4	–	–	–	–	–	A2	A1	A0
Řízení displeje (norm.)	R5	BKND OUT	BKND IN	COR OUT	COR IN	TEXT OUT	TEXT IN	PON OUT	PON IN
Řízení displeje (nový, větší jas/podtitul)	R6	BKND OUT	BKND IN	COR OUT	COR IN	TEXT OUT	TEXT IN	PON OUT	PON IN
Aktivní kapitola	R7	–	–	–	–	CLEAR MEMORY	A2	A1	A0
Provoz displeje	R8	STATUS ROW BTM/TOP	CURSOR ON	CONCEAL/ /REVEAL	TOP/ /BOTTOM	SINGLE/ /DOUBLE HEIGHT	BOX ON 24	BOX ON 1 až 23	BOX ON 0
Aktivní řádek	R9	–	–	–	R4	R3	R2	R1	R0
Aktivní sloupec	R10	–	–	C5	C4	C3	C2	C1	C0
Aktivní data	R11	D7 R/W	D6 R/W	D5 R/W	D4 R/W	D3 R/W	D2 R/W	D1 R/W	D0 R/W

Tab. 13. Obsah registru R3

Start COLUMN	PRD4	PRD3	PRD2	PRD1	PRD0
0	ošetřen magazín	HOLD	MAG2	MAG1	MAG0
1	ošetřeny desítky stran	PT3	PT2	PT1	PT0
2	ošetř. jedn. stran	PU3	PU2	PU1	PU0
3	ošetř. desítky hodin	X	X	HT1	HT0
4	ošetř. jednotky hodin	HU3	HU2	HU1	HU0
5	ošetř. desítky minut	X	MT2	MT1	MT0
6	ošetř. jednotky minut	MU3	MU2	MU1	MU0

kde X je nepoužitý bit, MAG – magazín, PT – desítky stránky, PU – jednotky stránky (MAG+PT+PU = číslo stránky), MU – jednotky minut, MT – desítky minut, HU – jednotky hodin, HT – desítky hodin (MU+MT+HU+HT je subkód stránky)

- za snímek 2 μ s před koncem TV řádku 311 (624). Výstup má úroveň H pro sudý řádek a úroveň L pro liché řádek,
- 9 (F6) – takt znaků displeje – vstup pro takt 6 MHz z IO₁ vnitřně střídavě navázaný na klíčovaný vstup oddělovače,
- 10 (VCS) – složený video synchronizační signál – vstup pro signál z IO₁ je odvozen ze vstupního videosignálu. Synchronizační impulsy jsou aktivní při úrovni H,
- 11 (SAND) – signál SCI – výstup tříúrovňového signálu SC1 pro IO₁, obsahující informaci pro smyčky PLL a burstové zhášení barev,
- 12 (TCS/SCS) – textový složený sync/řádkový složený sync-výstup složeného synchronizačního impulsu (TCS), aktivovaného úrovní L s prokládaným/neprokládaným řádkem, který budí časovou základnu displeje v IO₁, nebo jako vstup složeného synchronizačního impulsu (SCS), aktivovaný úrovní L pro „podřízení“ časovacích obvodů displeje,
- 13, 14 15 (R, G, B) – červený, zelený, modrý – výstupy s otevřenou elektrodou drain s videosignály pro obvody TV displeje, aktivované úrovní H, obsahující informaci o znacích a pozadí,

- 16 (COR) – zmenšení kontrastu – výstup s otevřenou elektrodou drain, aktivní při úrovni L, dovolující zmenšit kontrast při smíšeném provozu,
- 17 (BLAN) – zatemňování – výstup s otevřenou elektrodou drain, aktivní při úrovni H, řídící zhášení obrazovky při běžném zobrazení textu a při smíšeném provozu,
- 18 (Y) – charakter popředí – výstup s otevřenou elektrodou drain, aktivní při úrovni H, určený pro videosignál, obsahující informaci o popředí zobrazovaného textu nebo pro buzení tiskárny,
- 19 (SCL) – sériový takt – vstup taktu ze sběrnice I²C (z mikropočítače),
- 20 (SDA) – sériová data – vstup/výstup dat sběrnice I²C (otevřená elektroda drain),
- 21 (U_{SS}) – 0 V – zem,
- 22 až 29 (D0 až D7) – 8 vodičů dat k IO₃, třístavové vstupy/výstupy, přenášející byte dat do nebo z IO₃,
- 30 až 39 (A0 až A9) – adresy pro IO₃ – deset signálů určujících polohu bytu v kapitole 1 kB vnější SRAM, které jsou přístupny během kteréhokoli cyklu čtení-zápis.

Parametry SAA5243H jsou v tab. 14.

Statická paměť RAM HM6264

HM6264 je statická paměť 8 kB RAM, která je v dekodéru teletextu určena pro zápis/čtení osmi jednoduchých nebo čtyř rozšířených stránek. IO₃ je sestaven z matice 256 × 256 bitů, adresované přes oddělovací třístavové zesilovače a dekodér řádků adresami A0 až A7 a přes třístavové zesilovače a dekodér sloupců a obvod vstup/výstup sloupců adresami A9 až A12. Data jsou do matice přiváděna přes třístavové zesilovače, obvod řízení vstupních dat a obvod vstup/výstup sloupců a z matice přes třístavové zesilovače na vývody vstup/výstup dat. Časování při zápisu a čtení je řízeno signály z generátoru časování řízeného signálem CS₁ (chip select) a CS₂ a signály z obvodu řízení zápisu/čtení, řízeného signály WE a OE. Hlavní vlastnosti HM6264:

- organizace 8 k × 8 bitů,
- doba přístupu je maximálně 150 ns,
- příkon v klidu 0,1 W a při čtení nebo zápisu 200 mW,
- napájecí napětí +5 V,
- úplná statická paměť nevyžadující takt nebo časové strobování,
- stejná doba přístupu a cyklu,
- společný vstup a třístavový výstup dat,
- všechny vstupy a výstupy kompatibilní s TTL.

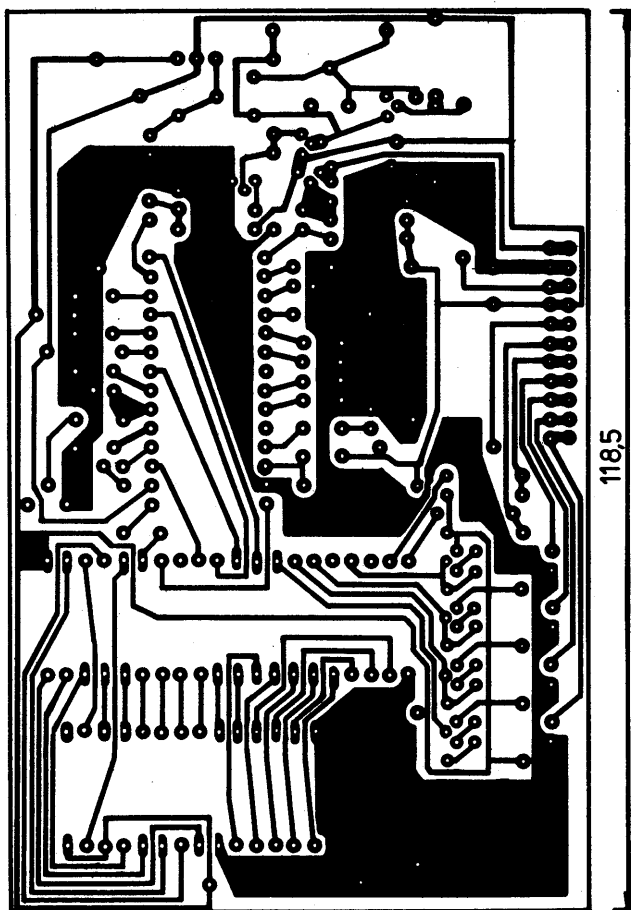
Nejlépeší přehled o její funkci poskytuje tab. 15, parametry jsou v tab. 16. Příklad plošných spojů dekodéru teletextu je na obr. 15.

Kanálový volič

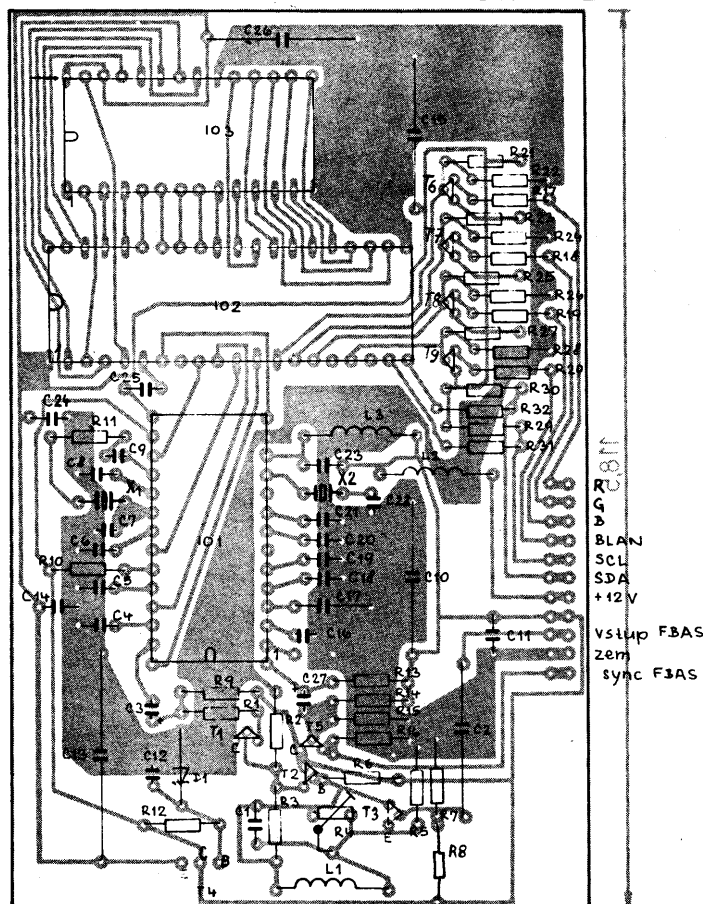
Na obr. 16 je zapojení moderního kanálového voliče fy Grundig, vyrobeného technologií SMD (povrchová montáž součástek). Proti předchozím kanálovým voličům se využívá integrovaného směšovače, oscilátoru VHF a obrazového mf předzesilovače, kmitočtového syntezátoru a paměti programu.

Televizní obvod pro kanálové voliče TUA2000-4

IO₁ na obr. 16 a 17 zpracovává signály I., II. a III. televizního pásma a je sestaven ze zesilovače VHF, předzesilovače UHF pro zesílení mf signálu z kanálu UHF, směšovače, tří oddělovacích stupňů, oscilátoru VHF, spínače, mf předzesilovače s oddělovacím stupněm a stabilizátorem referenčních napětí. Signál z pásmové propusti VHF, který je zapojen do elektrody D T₂, jde přes vývody 12, 13 IO₁ na vstup zesilovače VHF a z jeho výstupu do směšovače VHF, kam je přes oddělovací stupeň zaveden signál z místního oscilátoru VHF, jehož kmitočet je nastaven součástkami mezi vývody 4 a 5 IO₁. Z oddělovacího stupně oscilátoru VHF je signál veden přes další oddělovací stupeň na vývod 6 IO₁, kam lze připojit při nastavování čítač kmitočtu. Na výstupu směšovače VHF je připojen předzesilovač UHF, který zesiluje mf signál z části UHF kanálového voliče, přivedený přes vývod 11 IO₁ a současně i oddělovací stupeň, který má na výstupech (vývody 8 a 9 IO₁) primární vinutí



118,5



Obr. 15. Příklad desky s plošnými spoji dekodéru teletextu

Tab. 14. Parametry SAA5243H

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_1 [V]	-0,3		+7,5
Vstupní napětí, $U_{6,7,9,12}$ [V]	-0,3		+10
$U_{10,19,20,22}$ až 29 [V]	-0,3		+7,5
Výstupní napětí U_2 až 5, $U_{8,11}$, U_{13} až 18, U_{20} , 22 až 40 [V]	-0,3		+7,5
U_{12}	-0,3		+10
Jmenovité údaje pro $U_{DD} = +5 \text{ V} \pm 10 \%$			
Napájecí napětí, U_1 [V]	4,5	5	5,5
Napájecí proud, I_1 [mA]		160	270
Vazební kondenzátor, C_6 [nF]			50
Vstupní napětí, U_6 [V] mv			7
Rozsah vstupních napětí ss $U_{7,9}$ [V]	-0,3		+10
Doba nárůstu a poklesu vstupních dat, t_r, t_f [ns]	10		80
Doba držení, nastavení vstupních dat, t_{DS}, t_{DH} [ns]	40		
Vstupní svodový proud pro $U_{Vst} = 0$ až 10 V, I_{L16} [μA]			20
Vstupní kapacita, C_6 [pF]			7
Vstupní napětí, U_9 [V] mv	1		7
U_7 [V] mv	1,5		7
Vstupní napětí při střídě 50 %, $U_{7,9}$ [V]	±0,2		±3,6
Kmitočet taktu, f_T [MHz]		6,9375	
signálu F_6, f_9 [MHz]		6	
Doba nárůstu a poklesu taktu, t_r, t_f [ns]	10		80
Vstupní kapacita, $C_{7,9}$ [pF]			7
Vstupní svodový proud pro $U_{Vst} = 0$ až 10 V, $I_{L17,9}$ [μA]			20
Vstupní napětí úrovně L, U_{10} [V]	0		0,8
H, U_{10} [V]	2		U_{DD}
Doba náběhu a doběhu na vstupu, t_r, t_f [ns]			500
Vstupní svodový proud pro $U_{Vst} = 5,5 \text{ V}$, I_{L10} [μA]			10
Vstupní kapacita, C_{10} [pF]			7
Vstupní napětí úrovně L, U_{19} [V]	0		1,5
H, U_{19} [V]	3		U_{DD}
Kmitočet taktu, f_{19} [kHz]	0		100
Doba nárůstu a poklesu na vstupu, t_r, t_f [μs]			2
Vstupní proud svodový pro $U_{Vst} = 5,5 \text{ V}$, I_{L19} [μA]			10
Vstupní kapacita, C_{19} [pF]			7
Vstupní napětí úrovně L, U_{12} [V]	0		1,5
H, U_{12} [V]	3,5		10
Doba nárůstu a poklesu na vstupu, t_r, t_f [ns]			500
Vstupní svodový proud pro $U_{Vst} = 0$ až 10 V, I_{L12} [μA]			±10
Vstupní kapacita, C_{12} [pF]			7
Výstupní napětí úrovně L pro $I_{OL} = 0,4 \text{ mA}$, U_{12} [V]	0		0,4
Výstupní napětí úrovně H pro $-I_{OH} = 0,2 \text{ mA}$, U_{12} [V]	2,4		U_{DD}
$I_{OH} = 0,1 \text{ mA}$, U_{12} [V]	2,4		6
Doba nárůstu a poklesu na výv. 12, t_r, t_f [ns]			500
Zatěžovací kapacita, C_z [pF]			50
Vstupní napětí úrovně L, U_{20} [V]	0		1,5
H, U_{20} [V]	3		U_{DD}
Doba nárůstu a poklesu na vstupu 20 [μs]			2

Seznam součástek k obr. 15

Rezistory (TR 191)			C_{12}, C_{27}	10 μF, TE 004
R_1, R_9	120 Ω		C_{15}, C_{26}	680 nF, MPT-Pr96
R_2	270 Ω		C_{16}	150 pF, TK 754
R_3	150 Ω		C_{17}	1 nF, TGL 5155
R_4	1 kΩ, TP 008		C_{18}	470 pF, TK 774
$R_5, R_{12}, R_{30}, R_{31}$	470 Ω		C_{20}	270 pF, TK 754
R_6	1 kΩ		C_{21}	100 pF, TK 754
R_7	33 kΩ		C_{22}, C_{23}	27 pF, TK 755
R_8, R_{10}, R_{15}	56 kΩ		C_{24}	22 nF, TK 724
R_{11}	330 Ω		C_{25}	10 nF, TK 724
$R_{13}, R_{21}, R_{23}, R_{25}$	1,5 kΩ		Polovodičové součástky	
R_{14}	150 kΩ		T_1, T_5 až T_9	KC238B
$R_{16}, R_{22},$			T_2, T_3	KC308B
R_{24}, R_{26}, R_{27}	1,2 kΩ		T_4	KD135
$R_{17}, R_{18}, R_{19}, R_{20}$	82 Ω		D_1	KZ260/5V6
R_{28}	2,2 kΩ		IO_1	SAA5231
R_{29}, R_{30}	4,7 kΩ		IO_2	SAA5243H
Kondenzátory			IO_3	MH6264
C_1	120 pF, TK 754		Cívky	
C_2	47 μF, TF 010		L_1	12,5 μH na 1 MΩ, TR 212
C_3	2 μF, TE 005		L_2	22 μH
C_4	68 nF, TK 783		L_3	15 μH
C_5, C_{19}	220 pF, TK 754		Krystaly	
C_6, C_8	47 nF, TK 783		X_1	6 MHz
C_7, C_9	18 pF, TK 755		X_2	13,875 MHz
C_{10}, C_{13}	100 μF, TF 009			
C_{11}, C_{14}	100 nF, TK 783			

Vstupní svodový proud pro $U_{\text{vst}} = 5,5 \text{ V}$, $I_{L20} \text{ } \mu\text{A}$		10
Vstupní kapacita, $C_{20} \text{ pF}$		7
Výstupní napětí úrovně L pro $I_{OL} = 3 \text{ mA}$, $U_{20} \text{ V}$	0	0,5
Doba poklesu výstupu mezi 3 až 1 V, $t_{20} \text{ ns}$		200
Zatěžovací kapacita, $C_{20} \text{ pF}$		400
Vstupní napětí úrovně L, $U_{22} \text{ až } 29 \text{ V}$	0	0,4
H, $U_{22} \text{ až } 29 \text{ V}$	2	U_{DD}
Vstupní svodový proud pro $U_{\text{vst}} = 0 \text{ až } 5,5 \text{ V}$, $I_{L22} \text{ až } 29 \text{ } \mu\text{A}$		± 10
Vstupní kapacita, $C_{22} \text{ až } 29 \text{ pF}$		7
Výstupní napětí L pro $I_{OL} = 1,6 \text{ mA}$, $U_{22} \text{ až } 29 \text{ V}$	0	0,4
H $I_{OH} = -0,2 \text{ mA}$, $U_{22} \text{ až } 29 \text{ V}$	2,4	U_{DD}
Doba nárůstu a poklesu mezi 0,6 až 2,2 V, ns		50
Zatěžovací kapacita, $C_{222} \text{ až } 29 \text{ pF}$		120
Výstupní napětí L pro $I_{OL} = 1,6 \text{ mA}$	0	0,4
$U_2 \text{ až } 5$, $U_{30} \text{ až } 40 \text{ V}$		U_{DD}
H pro $-I_{OH} = 0,2 \text{ mA}$,	2,4	
$U_2 \text{ až } 5$, $U_{30} \text{ až } 40 \text{ V}$		50
Doba nárůstu a poklesu výstupu mezi 0,6 až 2,2 V na výstupech 2 až 5, 30 až 40, $t_i \text{ ns}$		120
Zatěžovací kapacita, $C_{22} \text{ až } 5$, $C_{230} \text{ až } 40 \text{ pF}$		50
Výstupní napětí L pro $I_{OL} = 0,4 \text{ mA}$, $U_8 \text{ V}$	0	0,4
H $-I_{OH} = 0,2 \text{ mA}$, $U_8 \text{ V}$	2,4	U_{DD}
Doba nárůstu a poklesu mezi úrovněmi 0,6 až 2,2 V, $t_i \text{ ns}$		100
Zatěžovací kapacita, $C_{28} \text{ pF}$		50
Výstupní napětí L pro $I_{OL} = 0,2 \text{ mA}$, $U_{11} \text{ V}$	0	0,25
Střední výstupní napětí pro $I_{OL} = \pm 10 \text{ } \mu\text{A}$, $U_{11} \text{ V}$	1,1	3,1
Výstupní napětí H pro $I_{OH} = 0 \text{ až } -10 \text{ } \mu\text{A}$, $U_{11} \text{ V}$	4	U_{DD}
Doba nárůstu výstupu mezi 0,4 až 0,9 V, $t_i \text{ ns}$		400
3,3 až 3,8 V,		200
$t_2 \text{ ns}$		50
Doba poklesu výstupu z 3,8 V na 0,4 V, $t_i \text{ ns}$		30
Zatěžovací kapacita, $C_{211} \text{ pF}$		0,4
Výstupní napětí L $U_{13} \text{ až } U_{17} \text{ V}$ při $I_{OL} = 2 \text{ mA}$	0	1
$I_{OL} = 5 \text{ mA}$	0	25
Zatěžovací kapacita, $C_{213} \text{ až } 17 \text{ pF}$		10
Výstupní svodový proud, $I_{L13} \text{ až } 17 \text{ } \mu\text{A}$	4	
Perioda taktu L sběrnice $I^2C \text{ } \mu\text{s}$	4	
H μs	4	
Doba ustálení dat na sběrnici $I^2C \text{ ns}$	250	
Doba držení dat na $I^2C \text{ ns}$	170	
Doba ustálení podmínky STOP před úrovní H taktu μs	4	
Doba ustálení podmínek START po STOP μs	4	
Doba držení podmínek START μs	4	
Doba cyklu stykového obvodu s pamětí ns		500
Změna adresy pro $\text{OE} = \text{L}$ ns	60	
Doba aktivace adresy ns	450	500
Délka impulsu OE ns	320	
Doba výběru od OE k platným datům ns		200
Doba držení dat před $\text{OE} = \text{H}$ nebo změnou adresy ns	0	
Změna adresy k $\text{WE} = \text{L}$ ns	40	
Délka impulsu WE ns	200	
Doba ustálení dat do $\text{WE} = \text{H}$ ns	100	
Doba držení dat před $\text{WE} = \text{H}$ ns	20	
Doba ustálení po zápisu ns	25	

Tab. 16. Parametry HM6264

Parametr	Min.	Jmen.	Max.
Napájecí napětí, $U_{CC} \text{ V}$	-0,5		+7
Ztrátový výkon, $P_z \text{ W}$			1
Jmenovité údaje pro $U_{28} = +5 \text{ V} \pm 10 \%$			
Napájecí napětí, $U_{28} \text{ V}$	4,5	5	5,5
Vstupní napětí H, $U_{IH} \text{ V}$	2,2		6
L, $U_{IL} \text{ V}$	0		0,8
Vstupní svodový proud pro $U_{\text{vst}} = 0 \text{ až } U_{CC}$, $I_{IL} \text{ } \mu\text{A}$			2
Výstupní svodový proud pro $\text{CS1} = \text{H}$, $\text{CS2} = \text{L}$, $\text{OE} = \text{H}$, $I_{OL} \text{ } \mu\text{A}$			2
Napájecí proud pro $\text{CS1} = \text{L}$, $\text{CS2} = \text{H}$, $I_{IO} = 0$, $I_{CC} \text{ mA}$		40	80
Provozní proud pro $\text{CS1} = \text{L}$, $\text{CS2} = \text{H}$, činitel plnění = 100, $I_{CC1} \text{ mA}$		60	110
Klidový napájecí proud pro $\text{CS1} = \text{H}$, $\text{CS2} = \text{L}$, $I_{IO} = 0$, $I_{SB} \text{ mA}$		1	1
pro $\text{CS1} = \text{CS2} = U_{CC} - 0,2 \text{ V}$, $I_{SB1} \text{ mA}$		0,02	2
Klidový napájecí proud pro $\text{CS2} = 0,2 \text{ V}$, $I_{SB2} \text{ mA}$		0,02	2
Výstupní napětí L pro $I_{OL} = 2,1 \text{ mA}$, $U_{OL} \text{ V}$			0,4
H $-I_{OH} = 1 \text{ mA}$, $U_{OH} \text{ V}$	2,4		
Vstupní kapacita pro $U_i = 0 \text{ V}$, $C_i \text{ pF}$			6
Vstupní/výstupní kapacita pro $U_{IO} = 0 \text{ V}$, $C_{IO} \text{ pF}$			8
Doba cyklu čtení, $t_{RC} \text{ ns}$	150		
Doba výběru čipu na výstupu CS1 , $t_{CO1} \text{ ns}$			150
CS2 , $t_{CO2} \text{ ns}$			150
Doba přístupu adresy, $t_{AA} \text{ ns}$			150
Doba uvolnění výstupu do jeho platnosti, $t_{OE} \text{ ns}$			70
Doba výběru čipu na výstupu s malou $Z \text{ ns}$	15		
Doba uvolnění výstupu na výstupu s malou Z , $t_{OLZ} \text{ ns}$			5
Odpojení výběru-výstup s velkou $Z \text{ ns}$	0		50
Zablokování výstupu-výstup s velkou $Z \text{ ns}$	0		50
Držení výstupu při změně adresy, $t_{OH} \text{ ns}$	15		
Doba cyklu zápisu, $t_{WC} \text{ ns}$	150		
Volba čipu-konec zápisu, $t_{CW} \text{ ns}$	100		
Doba nastavení adresy, $t_{AS} \text{ ns}$	0		
Adresa platná-konec zápisu, $t_{AW} \text{ ns}$	100		
Délka impulsu zápisu, $t_{WP} \text{ ns}$	90		
Doba obnovení zápisu CS1 , WE , $t_{WR1} \text{ ns}$	10		
CS2 , $t_{WR2} \text{ ns}$	15		
Zápis-velká impedance, $t_{WHZ} \text{ ns}$	0		50
Přesah dat při zápisu, $t_{DW} \text{ ns}$	60		
Držení dat před zápisem, $t_{DH} \text{ ns}$	0		
OE - výstup velká impedance, $t_{OHZ} \text{ ns}$	0		50
Výstup aktivní před ukončením zápisu, $t_{OW} \text{ ns}$	10		

Pozn. Všechny časové údaje platí při $U_{28} = 5 \text{ V} \pm 10 \%$, $U_i = 0,8 \text{ až } 2,4 \text{ V}$, době nárůstu a poklesu na vstupu = 10 ns, vstupní a výstupní a výstupní úrovní časové reference (taktu) = 1,5 V, zatěžovací kapacitě

mí obrazového filtru, z jehož sekundárního vinutí je signál veden přes vývod 15 IO₁ do mí zesilovače s oddělovacím stupněm. Z jeho výstupu (vývody 1 a 2 IO₁) je signál veden do mí zesilovače v BTVP. Zesilovače UHF a VHF se přepínají elektronickým přepínačem, který je ovládán řídicím napětím UHF, přivedeným na vývod 14 IO₁. Napájecí napětí přivedené přes vývod 10 IO₁ je stabilizováno prvním stabilizátorem napětí, z něhož je napájen i zdroj referenčního napětí, které lze nastavit obvodem na vývodu 3 IO₁. Parametry TUA2000-4 jsou v tab. 17.

Snahou výrobců IO je sdružovat funkce do jednoho IO, čímž lze dosáhnout lepších vlastností finálního výrobku. Mezi takové IO

lze zařadit i TDA5030T fy Philips, který v sobě sdružuje směšovače, oscilátory pro pásmo VHF, hyperband (kabelová televize) a UHF. Příklad jeho zapojení je na obr. 21, jeho parametry jsou v tab. 18. TDA5230T obsahuje balanční směšovač se společným emitorovým vstupem pro VHF, oscilátor VHF s řízenou amplitudou oscilací, balanční směšovač se společnou bází pro hyperband, balanční oscilátor pro pásmo hyperband, balanční směšovač se společnou bází pro UHF a balanční oscilátor UHF, předzesilovač pro filtr PAV (s povrchovou vlnou) a výstupní impedanci 75 Ω, oddělovací stupeň pro buzení předděliče signálem oscilátoru VHF, stabilizátor napětí pro oscilátory a spínací obvod UHF.

Syntezátor kmitočtu se smyčkou PLL, SDA3202-2

IO₂ na obr. 16 a 18 tvoří spolu s oscilátory VHF a UHF fázovou smyčku PLL, určenou pro nastavení kmitočtu kanálového voliče. Smyčka PLL dovoluje nastavit kmitočty v pásmu 60 až 1300 MHz s krokem nastavení 62,5 kHz a při použití předděliče 1:2 i v pásmu satelitní televize s krokem 125 kHz; nastavuje se mikropočítačem přes sběrnici I²C. IO₂ se vyznačuje těmito vlastnostmi:

- je řízen přes sběrnici I²C,
- má malý příkon (5 V/55 mA),
- má 3stupňový zesilovač s velkou citlivostí pro pásmo 60 až 1300 MHz,
- při provozu PLL nejsou rušeny vstupní signály vnitřními děliči,
- má 15bitový programovatelný dělič s krokem nastavení 62,5 kHz,
- má oscilátor referenčního kmitočtu s $U_{\text{vyst}} = 200 \text{ mV}$, který neruší laděné obvody,
- má vysoký referenční kmitočet 7,8125 kHz,

Tab. 15. Pravdivostní tabulka pro HM6264

WE	CS1	CS2	OE	Provoz	Vstup/výstup	I_{28}
X	H	X	X	klidový	velká impedance	I_{SB} , I_{SB1}
X	X	L	X	klidový	velká impedance	I_{SB} , I_{SB2}
H	L	H	H	výstupní blok	velká impedance	I_{CC} , I_{CC1}
H	L	H	L	čtení	výstup dat	I_{CC} , I_{CC1}
L	L	H	H	zápis	vstup dat	I_{CC} , I_{CC1}
L	L	H	L	cyklus 1		
L	L	H	L	zápis		
L	L	H	L	cyklus 2		

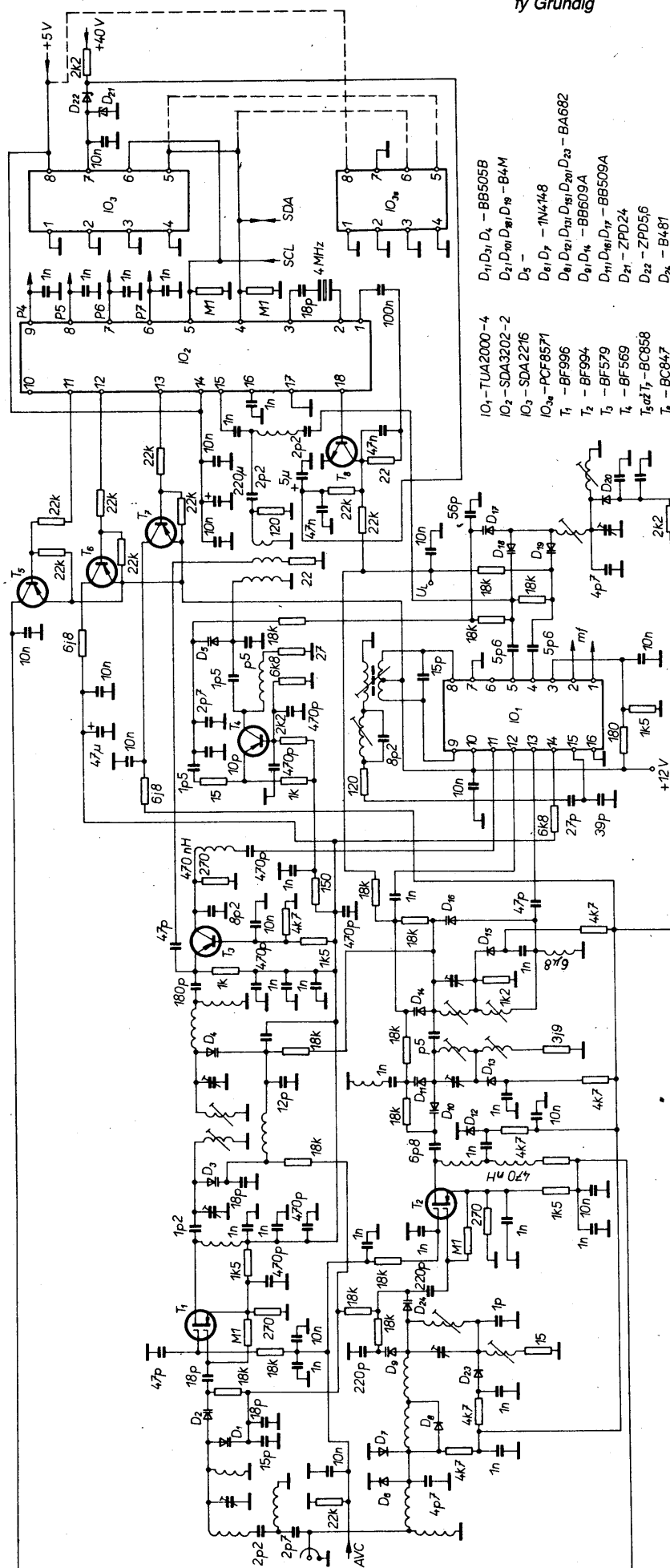
- má osm nezávislých výstupů pro přepínání pásem a jiné spínací aplikace,
- má aktivní integrátor se softwarově řízeným „nábojovým čerpadlem proudu“ a třístavovým výstupem pro aplikaci ADK.

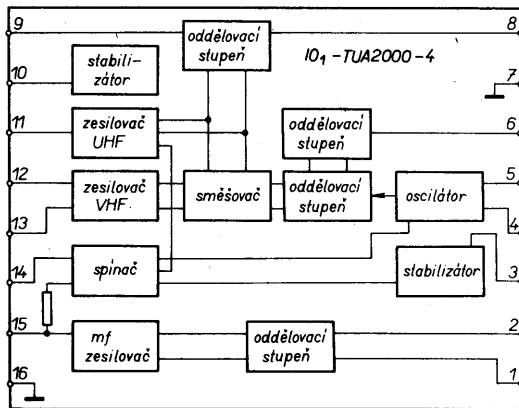
Signál z oscilátoru je přiveden přes vývod 15 IO₂ na vstup zesilovače UHF/VHF, jehož druhý vstup je blokovan kondenzátorem na vývodu 16 IO₂. Z výstupu zesilovače UHF/VHF je signál veden do asynchronního děliče 1:8 a do programovatelného děliče s proměnným dělicím poměrem $N=1:(256 \text{ až } 32\,767)$. Z jeho výstupu je signál zaveden do digitálního fázového komparátoru, kde je porovnáván s referenčním signálem o kmitočtu 7,8125 kHz, který je odvozen z krystalového oscilátoru děličem 1:512. Fázový komparátor má dva výstupy, UP (nahoru) a DOWN (dolů), přes které jsou řízeny dva zdroje proudu $I+$ a $I-$ v nábojové pumpě a jsou aktivovány požadovaným směrem ladění. Pokud jsou oba signály ve fázi, bude na výstupu nábojové pumpy PD (tedy na vývodu 1 IO₂) velká impedance. V aktivní dolní propusti se proudové impulsy mění na ladící napětí pro kanálový volič. Softwarově programované porty P0 až P3 mají výstupy s konstantním proudem pro buzení spínacích tranzistorů, kdežto P4 až P7 mají výstupy s otevřeným kolektorem, které jsou vhodné pro spínací funkce. Asynchronní, obousměrná sběrnice I²C je použita k přenosu dat mezi mikropočítačem a IO₂. Taktovací impulsy jsou přiváděny do IO₂ přes vývody 5; přes vývod 4 IO₂, který pracuje jako vstup nebo výstup, jsou vedena data (otevřený kolektor). Všechna data jsou přenášena byte pro byte, vždy po devátém taktu hodin, když má řídící impuls na vývodu 4 IO₂ úroveň L (podmínka potvrzení). Třístupňový předzesilovač VHF/UHF se ziskem 20 zajišťuje velkou vstupní citlivost v pásmu 60 až 1300 MHz.

Z výstupu předzesilovače je signál veden do prvního předděliče s osetovým napětím 50 mV, který zabráňuje oscilacím při chybějícím vstupním signálu. První předdělič má dělicí poměr 8, který je dán vysokým referenčním kmitočtem, čímž je dosaženo dobrých přenosových vlastností a rychlého nastavení smyčky PLL. Z výstupu prvního předděliče je napájen programovatelný 15bitový dělič, tvořený dvěma děliči (1:16 nebo 1:17) a 11bitový vratný čítač. Použití dvou čítačů umožňuje velkou pracovní rychlost, takže druhý dělič pracuje při relativně nízkém kmitočtu, čímž se příkon obvodu zmenšuje. Druhým děličem je třístupňový Johnsonův čítač, sestavený z pěti klopných obvodů typu D, kde čtvrtý KO pracuje s čtvrtinovou rychlostí oproti prvním třem KO a pátý KO s poloviční rychlostí než čtvrtý KO. Na počátku každého cyklu je první dělič nastaven na větší dělicí poměr $U = 17$. Programovatelné děliče S a M se nastavují programem na požadovanou hodnotu.

Po impulsu SxU se čítač S zablokuje taktovacími impulsy a první dělič přepne na dělicí poměr $L=16$. Obsah 11bitového děliče bude M-S. Po impulsu Lx(M-S) generuje signál M impuls LOAD (naplnění) v klopném obvodu R-S. Impuls LOAD má dolní kmitočet vydělen N , nuluje čítače A a M, když dosáhnou naprogramované hodnoty a startuje nový cyklus dělení. Programovaný dělicí poměr lze vypočítat z rovnice: $N = UxS + Lx(M-S)$. Děliče S, M se programují binárním kódem. IO₂ je řízen mikropočítačem přes sběrnici I²C a tvar telegramu pro IO₂ je zřejmý z tab. 19. Telegram je sestaven z 5 byte a IO₂ po každém správně přijatém byte vysílá signál ACK (potvrzení). První byte má sedm bitů adresy, které jsou

Obr. 16. Zapojení kanálového voliče
ty Grundig





Obr. 17. Blokové zapojení TUA2000-4

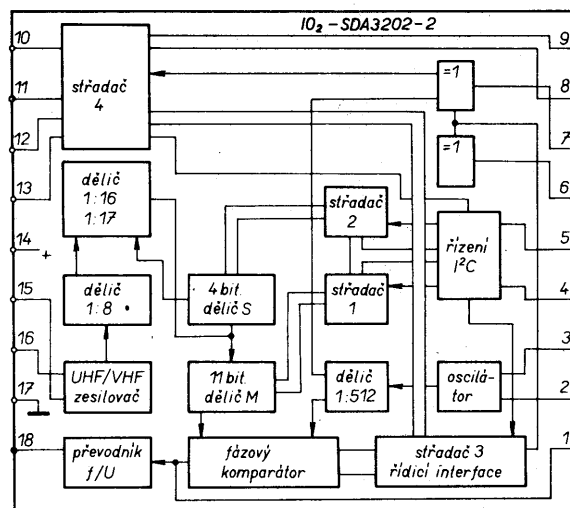
Tab. 18. Parametry IO TDA5230T

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_{17} [V]	10		14
Napájecí proud při $U_{17} = 12$ V, I_{17} [mA]	42		55
Spínací napětí, U_5 [V]	0		8
pro VHF, U_5 [V]	0		1,5
hyperband, U_5 [V]	2		3,5
UHF, U_5 [V]	4		5
Spínací proud, I_5 [mA]			0,2
Výstupní proud, $I_{1,12}$ [mA]	-10		+10
Kmitočtový rozsah směšovače VHF [MHz]	50		300
oscilátoru VHF [MHz]	70		330
směšov. hyperband [MHz]	300		470
oscil. hyperband [MHz]	330		520
směšovače UHF [MHz]	470		860
oscilátoru UHF [MHz]	500		900
Šumové číslo směšovače VHF [dB]	7,5		12
hyperband [dB]	8		10
UHF [dB]	8		11
Napětový zisk VHF, dU_{11} , dU_{12-18} [dB]	22		27
hyperband, dU_{11} , dU_{12-21} , dU_{22} [V]	34		40
UHF, dU_{11} , dU_{12-18} , dU_{19} [dB]	34		40
Vstupní napětí VHF pro křížovou modulaci 1 %, [dBmV]		100	
Vstupní výkon hyperband a UHF pro křížovou modulaci 1 %		-19	[dBmW]

použity pro výběr obvodu připojeného na sběrnici I^2C a osmý bit je vždy L. Následující dva byte v telegramu programují děliče (15 bitů) a poslední dva byte jsou určeny pro řízení výstupů přepínačů pásem a pro výstupy obecných spínačů a rovněž i pro testování obvodu a pro řízení nábojové pumpy. V přenášených datech první bit po prvním byte nebo třetí byte dat stanovují, jaký dělič poměr nebo řídicí informace následuje. Po prvním byte následuje vždy buď druhý byte stejných dat, nebo podmínka STOP. Dělič poměr N se nastavuje podle rovnice: $N = 16384 (n_{14}) + 8192 (n_{13}) + 4096 (n_{12}) + 2048 (n_{11}) + 1024 (n_{10}) + 512 (n_9) + 256 (n_8) + 128 (n_7) + 64 (n_6) + 32 (n_5) + 16 (n_4) + 8 (n_3) + 4 (n_2) + 2 (n_1) + 1 (n_0)$, P3 až P0 aktivní při úrovni 1 (vývody 10, 11, 12, 13 IO_2), P4 až P7 aktivní při úrovni 1 (vývody 9, 8, 7, 6 IO_2), $5I = 1$ větší proud nábojové pumpy, T1, TO = 0 běžná operace, při TO = 1 má výstup nábojové pumpy velkou impedanci, při testování T1 = 1, P6 = f_{ref} , P7 = C_v . Obvod krystalového oscilátoru 4 MHz je tvořen emitorově vázaným protitaktickým mul-

tivátorem, který pracuje s krystalem pro sériovou rezonanci a má $U_{vyst} = 200$ mV. Harmonické signály jsou potlačeny vnitřní dolní propustí, která zmenšuje vyzařování do kanálového voliče. Signál 4 MHz je dělen děličem v poměru 1:512 (9 bitů) a z jeho výstupu je signál o kmitočtu 7,8125 kHz veden do fázového komparátoru, který představuje fázový detektor typu 4, pracující jako kmitočtový detektor, v němž se signál o vyděleném kmitočtu oscilátoru kanálového voliče fázově porovnává se signálem o referenčním kmitočtu. Fázový detektor je aktivován pouze kladnou hranou vstupních signálů f_{vst} a f_{ref} .

Je-li vydělený kmitočť oscilátoru nižší než kmitočť referenční, objeví se na výstupu fázového detektoru impuls, kterým je aktivován výstup UP; v opačném případě je aktivován výstup DOWN. Rozdíl fází mezi kladnými hranami f_{vst} a f_{ref} určuje délku výstupního impulsu z fázového detektoru. Výstupy UP/DOWN řídí dva zdroje proudu I_+ a I_- , tvořící nábojovou pumpu pro aktivovaný integrátor. Proud nábojové pumpy lze naprogramovat softwarově řídicím bitem 5I. Jsou-li signály f_{vst} a f_{ref} ve fázi, je na výstupu



Obr. 18. Blokové zapojení SDA3202-2

Tab. 17. Parametry IO TUA2000-4

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_{10} [V]	9		16,5
Referenční napětí, U_3 [V]	7,2		8,3
Napětí na vývodech 1, 2, 8, 9, $U_{1,2,8,9}$ [V]	9		16,5
Spínací napětí pro VHF, U_{14} [V]	0		3
UHF, U_{14} [V]	7		U_{10}
Napájecí proud pro $I_{14} = 0$, $U_3 = 7,2$ V, $U_{10} = 9$ V, $I_{1,2,3,8}$ [mA]	37	49	60
$I_{9,10}$ [mA]	37	49	60
$I_{14} = 0$, $U_{10} = 12$ V, $I_{1,2,3,8,9,10}$ [mA]	40	52	64
Napájecí proud pro $I_{14} = 0$, $U_{10} = 12$ V, I_3 [mA]	14	19	25
Střídavé napětí, U_4 až 6, U_{11} až 13, U_{15} [V]	0		0,5
Vstupní kmitočť, $f_{4,5,11}$ až 13,15 [MHz]	10		400
Výstupní kmitočť, $f_{1,2,8,9}$ [MHz]	10		400
Vstupní diferenciální odpor, R_{12-13} [kΩ]			3
Vstupní diferenciální kapacita, C_{12-13} [pF]			2,7
Vstupní odpor, R_{11} [kΩ]			2,2
Vstupní kapacita, C_{11} [pF]			3,4
Vstupní odpor, R_{15} [kΩ]			2
Vstupní kapacita, C_{15} [pF]			3,9

nábojové pumpy (vývod 1 IO_2) velká impedance, do tohoto stavu lze tento výstup nastavit i řídicím bitem TO na vývodu 1 IO_2 . Malý vnitřní odpor ladicího napětí je určen filtrem, který integruje proudové impulsy nábojové pumpy a mění je na ladicí napětí pro kanálový volič. Přehled parametrů IO SDA3202-2 je v tab. 20.

Paměť programů SDA2216

Pro uchování předvolených programů v BTVP je použita paměť typu E^2PROM se stykovým obvodem pro sběrnici I^2C , kterou lze elektricky přeprogramovat. IO_3 na obr. 16 a 19 je paměť 1 kbit s organizací 128×8 bitů, napájecím napětím 5 V, programovacím napětím 24 V, řízená přes sběrnici I^2C (SDA, SCL) s dobou přeprogramování 20 ms, dobou uchování programu 10 let a s možností 10^4 přeprogramování. Je ji možno programovat vnitřním řízením bez vnější kontroly.

IO_3 reprezentuje měření a řízení sběrnice I^2C , obvod řízení čtení-zápis, který řídí dekodér řádek, a multiplexer/demultiplexer s obvodem řízení sloupců. Z řídicího obvodu sběrnice I^2C je přes vnitřní sběrnici řízen i čítač adres, střadač dat a posuvný registr, řízený i z obvodu řízení sloupců. Ze střadače dat jsou data přes obvod řízení sloupců přenesena do matice 32×32 bitů typu E^2PROM . Čítačem adres je řízen jednak deko-

Tab. 19. Tvar telegramu z mikro počítače k SDA3202-2

Byte adresy	1	1	0	0	0	0	1	0	A
1 – program děliče	0	n14	n13	n12	n11	n10	n9	n8	A
2 – program děliče	n7	n6	n5	n4	n3	n2	n1	n0	A
1 – řízení informace	1	5I	T1	TO	1	1	1	0	A
2 – řízení informace	P7	P6	P5	P4	P3	P2	P1	P0	A

Tab. 20. Hlavní parametry SDA3202-2

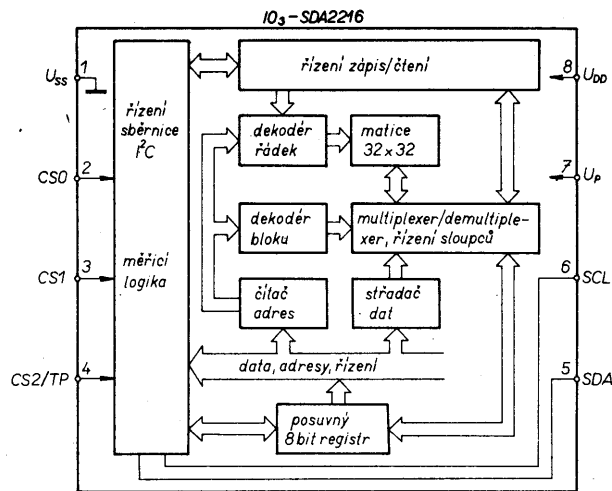
Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_{14} (U_S) [V]	-0,3		+6
Výstupní napětí, $U_{1,2,3}$ [V]	-0,3		U_S
U_4 [V]	-0,3		+6
U_6 až 13 [V]	-0,3		+16
Vstupní napětí, U_5 [V]	-0,3		+6
UHF/VHF, U_{15} [V]	-0,3		+2,5
ref, U_{16} [V]	-0,3		+2,5
Výstup filtru, U_{18} [V]	-0,3		U_S
Výstupní proud, I_4, I_6 až 9 [mA]	-1		5
Vstupní kmitočet, f_{15} [MHz]	16		1300
Kmitočet oscilátoru, f_{2-3} [MHz]		4	
Dělicí poměr N	256		32 767
Jmenovité údaje pro $U_{14} = 5$ V			
Napájecí napětí, U_{14} [V]	4,5	5	5,5
Napájecí proud, I_{14} [mA]	35	55	75
Kmitočet oscilátoru při sériovém $C = 18$ pF, f_{2-3} [MHz]	3,99975	4	4,00025
Vstupní citlivost pro $f_{15} = 70$ až 500 MHz, U_{15} [mV] ef.	10		315
pro $f_{15} = 500$ až 1000 MHz, U_{15} [mV] ef.	14		315
pro $f_{15} = 1100$ MHz, U_{15} [mV] ef.	22		315
Závěrný proud při U_{10} až 13 = 13,5 V I_{210} až 13 [μA]			10
Proud z vývodů 10 až 13 při U_{10} až 13 = 12 V, I_{10} až 13 [nA]	0,7	1	1,5
Závěrný proud při U_6 až 9 = 13,5 V, I_{26} až 9 [μA]			10
Zbytkové napětí při I_6 až 9 = 1,7 mA, U_6 až 9 [V]			0,3
Proud při byte 51=H a $U_1 = 2$ V, I_1 [μA]	±90	±220	±300
51=L a $U_1 = 2$ V, I_1 [μA]	±22	±50	±75
Výstupní napětí, U_1 [V]	1,5		2,5
Výstupní proud při $U_{18} = 0,8$ V a $I_{14} = 0,09$ mA, I_{18} [μA]	-500		
Vstupní napětí SDA, SCL = H, $U_{4,5}$ [V]	3		5,5
SDA, SCL = L, $U_{4,5}$ [V]			1,5
Vstupní proud při $U_{4,5} = U_S$ [μA]			50
$U_{4,5} = 0$ [mA]			-0,1
Výstupní napětí SDA při $I_4 = 2$ mA, U_4 [V]			0,5
Náběžná hrana SDA, SCL, t_r [μs]			1
Sestupná hrana SDA, SCL, t_f [ns]			300
Kmitočet taktu, f_s [kHz]	0		100
Šířka taktu při úrovních H, L [μs]	4		
Doba nastavení podmínky START, STOP [μs]	4		
Doba držení podmínky START, STOP [μs]	4		
přenosu dat [ns]	0		
Doba nastavení přenosu dat [ns]	300		

dér řádek a jednak dekodér bloků, řídící obvod řízení sloupců. IO₃ je řízen mikropočítačem (nadrizený obvod) přes sběrnici I²C při čtení a při přeprogramování, při němž se mazají a zapisují adresy paměti. V obou případech mikropočítač po podmínce START vyše na sběrnici tři byte a bit potvrzení (A). Při čtení paměti potřebujeme nejméně 8 dalších impulsů taktu pro převzetí dat z paměti, než následuje podmínka STOP. Přes vývody CS0, CS1, CS2 je možné volit jednu z osmi pamětí, připojených na stejnou sběrnici. Po zadání prvních dvou řídicích slov a 18 impulsích SCL se opět nastaví podmínka START a čtením řídicím slovem se paměť nastaví na čtení. Vnitřním registrem dat je během bitu potvrzení převzata informace pro paměť.

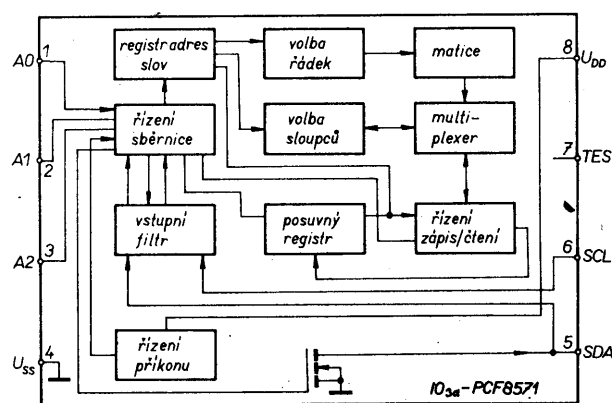
Při sestupné hraně potvrzení přejde výstup dat na malou impedanci a je proměřován první bit dat. S každým taktom je přiváděn na výstup dat následující bit. Po každém přečteném byte se vnitřní čítač adres po bitu potvrzení zvětšuje o 1, což umožňuje číst po sobě mnoho míst v paměti. Při dosažení 127. adresy nastává přeskok na adresu 0. Po podmínce STOP přejde výstup dat do stavu velké impedance a vnitřním řízením je paměť ze stavu čtení převedena do klidového stavu. Přeprogramování paměťového slova začíná mazáním s následným zápisem. Při mazání všech osm bitů daného slova bude mít stav „1“ a při zápisu stav

„0“, který odpovídá informaci ve vnitřním registru dat, tzn. že vyhlášení je provedeno třetím zadaným řídicím slovem. Aktivní pro-

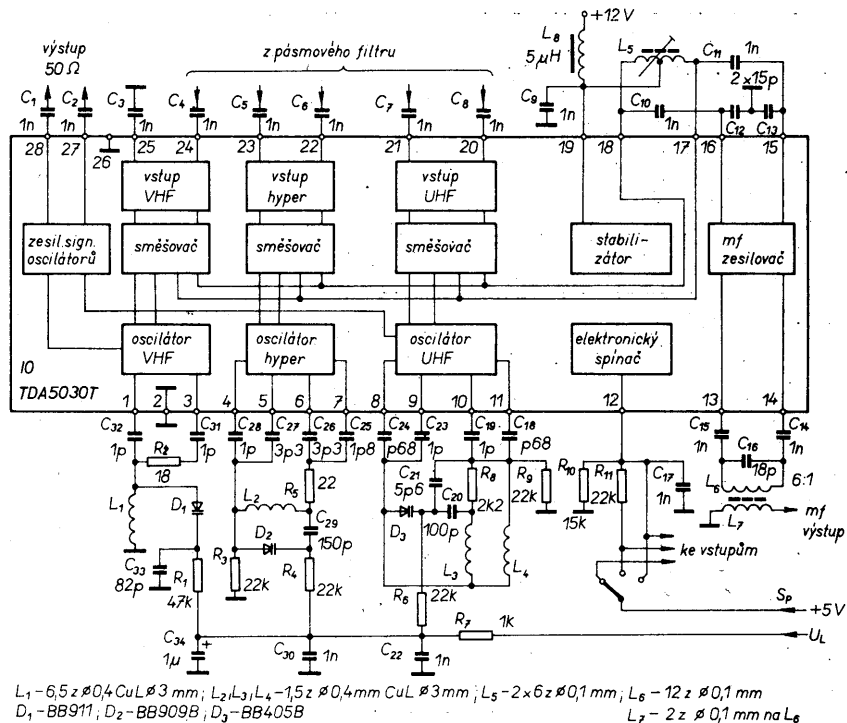
gramování je spuštěno po ukončení podmínky STOP po 27. a posledním taktu zadaného řídicího slova. Aktivní přeprogramování je



Obr. 19. Blokové zapojení SDA2216



Obr. 20. Blokové zapojení PCF8571



L_1 - 6,5 z $\varnothing 0,4$ CuL $\varnothing 3$ mm; L_2, L_3, L_4 - 1,5 z $\varnothing 0,4$ mm CuL $\varnothing 3$ mm; L_5 - 2 x 6 z $\varnothing 0,1$ mm; L_6 - 12 z $\varnothing 0,1$ mm; D_1 - BB911; D_2 - BB909B; D_3 - BB405B; L_7 - 2 z $\varnothing 0,1$ mm na L_6

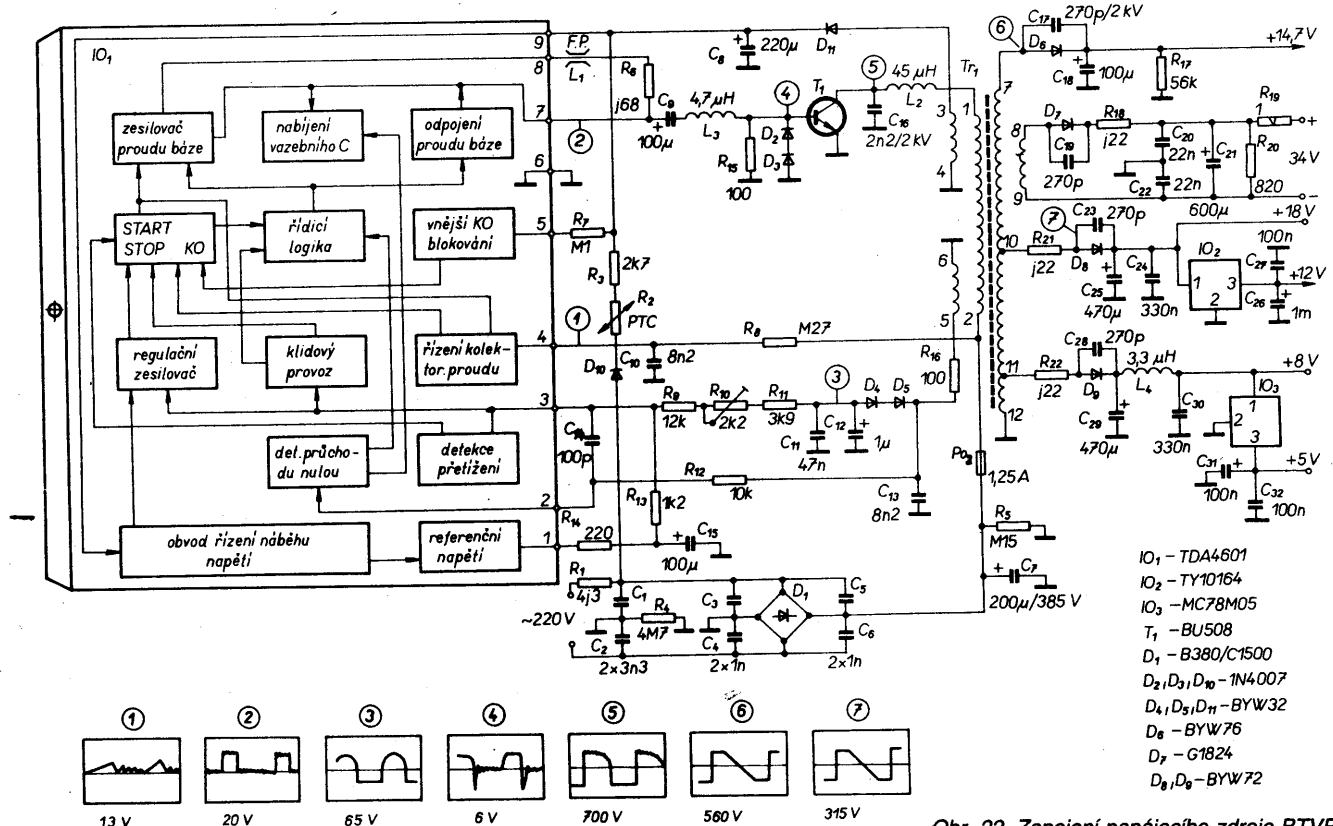
Obr. 21. Blokové zapojení TDA5030T

Tab. 22. Parametry SDA2216

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_b [V]	4,5	5	5,5
Napájecí proud, I_b [mA]			8
Programovací napětí, U_7 [V]	22,8	24	25,6
Programovací proud, I_7 [mA]			2
Vstupní napětí L pro SDA, SCL, $U_{5,6}$ [V]			1,5
H pro SDA, SCL, $U_{5,6}$ [V]	3		U_b
Vstupní proud H při $U_{vst} = U_b$, $I_{5,6}$ [μA]			10
Výstupní proud při $U_{vst} = 0,4$ V, I_5 [mA]			3
Výst. svodový proud při $U_{vst} = U_b$, I_{55} [μA]			10
Vstupní napětí L pro CS0, CS1, CS2/TP, $U_{2,3,4}$ [V]			0,2
Vstupní napětí H pro CS0, CS1, CS2/TP, $U_{2,3,4}$ [V]	4,5		U_b
Vstupní proud H, $I_{2,3,4}$ [mA]			0,1
Kmitočet taktu, f_5 [kHz]			100
Doba přeprogramování při $U_7 = 24$ V [ms]		20	100
Vstupní kapacita [pF]			10

Tab. 23. Parametry PCF8571

Parametr	Min.	Jmen.	Max.
Napájecí napětí, U_b [V]	2,5		6
Napájecí proud při $U_{vst} = U_b$ a $f_{SCL} = 100$ kHz, I_b [mA]			0,2
Nulovací napětí při zapnutí zdroje [V]	1,5	1,9	2,3
Napájecí proud v klidovém stavu, I_b [μA]			15
Vstupní napětí L, U_5 [V]	-0,8		$0,3U_b$
H, U_5 [V]	$0,7U_b$		$U_b + 0,8$
Výstupní proud L při $U_{vst} = 0,4$ V, I_5 [mA]			3
Výstupní svodový proud H při $U_{vst} = U_b$, I_5 [nA]			250
Vstupní svodový proud při $U_{vst} = U_b$ nebo U_{DD} , I_5 [nA]			250
Kmitočet taktu, f_5 [kHz]	0		100
Vstupní kapacita při $U_{vst} = U_{SS}$ [pF]			7
Připustná šířka impulsů [ns]			100
Napájecí napětí pro uchování dat, U_{US} [V]	1		6
Napájecí proud pro $U_{US} = 1$ V [μA]			5



Obr. 22. Zapojení napájecího zdroje BTVP ty Grundig

řízeno vnitřním řídicím obvodem a lze ho ukončit novým dotazem na IO přes SCL a SDA.

Doba pro přeprogramování je závislá na vnitřním řízení, vzorku dat a programovacím napětí U_p a při jmenovitých napětích je maximálně 100 ms a typicky 20 ms. Vždy po připojení napájecího napětí U_{DD} bude mít výstup dat velkou impedanci, takže IO₃ po zapnutí U_{DD} nejprve čte na libovolné adrese. Vysláním dat a podmínky STOP se vnitřní řízení vynuluje. Pokud zadáním řídicího slova je spuštěno programování paměti, pak podmínka STOP nevynuluje vnitřní řízení průběhu.

IO₃ je schopen si zapamatovat 31 TV programů. Řídící slovo pro čtení má tento tvar:

Tab. 21. Tvar řídicích slov pro SDA2216

Takt č.	1	2	3	4	5	6	7	8	9	Potvrzení
CS/E	1	0	1	0	CS2	CS1	CS0	0	0	přes paměť
CS/A	1	0	1	0	CS2	CS1	CS0	1	0	přes paměť
WA	X	A6	A5	A4	A3	A2	A1	A0	0	přes paměť
DE	D7	D6	D5	D4	D3	D2	D1	D0	0	přes paměť
DA	D7	D6	D5	D4	D3	D2	D1	D0	0	přes řídicí obvod

ST CS/E As WA As ST CS/A As DA Am DA 1 SP

a při programování:

ST CS/E As WA As DE As SP,

kde CS/E je volba čipu pro zadání dat do paměti, CS/A volba čipu pro výpis z paměti, WA adresa paměťového místa, DE slovo dat zapisované do paměti, DA slovo dat čtené z paměti, D0 až D7 jsou bity dat, ST je podmínka START, SP je podmínka STOP, As je bit potvrzení z paměti, Am je bit potvrzení z řídicího obvodu, CS0, CS1, CS2 jsou bity pro volbu čipu, A0 až A7 jsou bity adresy zapamatování slova. V tab. 21 jsou tvary řídicích slov a v tab. 22 hlavní parametry SDA2216.

Kromě paměti SDA2216 je možné použít paměť RAM PCF8571 (má být vyráběna i v ČSSR) s organizací 128×8 bitů. Adresy a data jsou přenášena do paměti PCF8571 (obr. 20) přes vývody 5 a 6 ze sběrnice I²C. Vnitřní registr adres slov se automaticky zvětšuje o 1 po každém byte dat, určených pro zápis nebo čtení. Přes vývody 1, 2, 3 je možné hardwarově programovat adresy, takže na sběrnici je možné připojit až osm IO PCF8571, které mají tuto adresu:

1 0 1 0 A2 A1 A0.

Pokud chceme uchovat data i po vypnutí napájecího zdroje, je nutné na vývod 8 přes diodu připojit náhradní zdroj aspoň 1,7 V. Napětí U_{SS} je na vývodu 4. Vývod 7 slouží k testování IO a pokud není použit, musíme ho spojit s vývodem 4. Parametry RAM jsou v tab. 23.

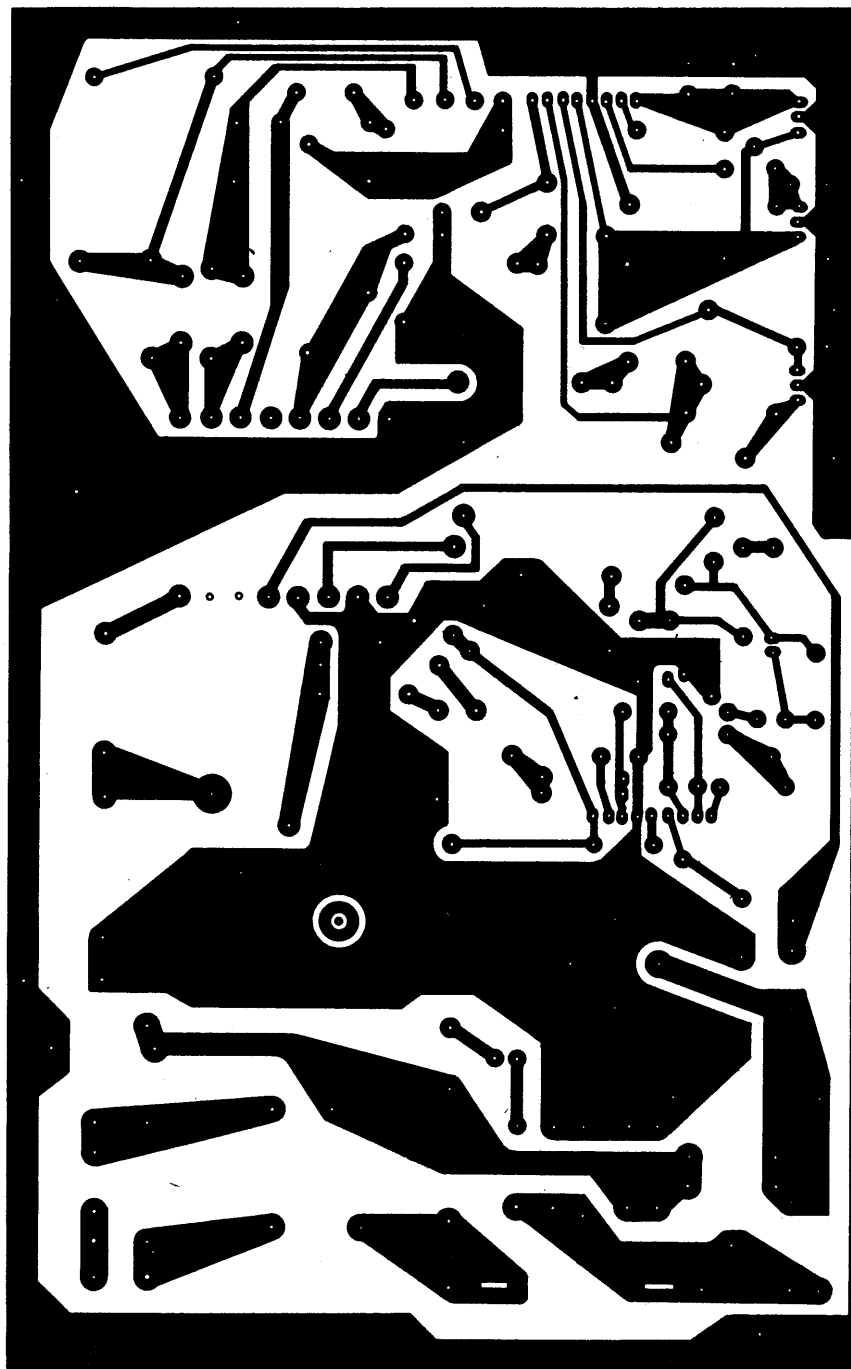
Napájecí zdroj BTVP

Na obr. 22 je zapojení blokovacího měniče z BTVP Grundig, CUC2800, který pracuje v rozsahu síťového napětí 160 až 270 V. Průběhy signálů v bodech 1 až 7 jsou na obrázku. Síťové napětí je usměrněno můstkovým usměrňovačem D_1 a vyfiltrováno C_7 . Po zapnutí zdroje je IO_1 během doby náběhu napájen přes D_{10} , R_3 , pozistor R_2 , během náběhu z vinutí 3–4 Tr_1 přes D_{11} . C_8 určuje poměry při zapnutí. Jako spínací tranzistor T_1 je použit BU508. C_{16} s L_2 a primárním vinutím 1–2 Tr_1 tvoří kmitavý obvod, omezující kmitočet a amplitudu překmitů při vypnutí T_1 a R_{15} , D_2 , D_3 , L_3 , C_9 , R_6 , L_1 zlepšují spínací vlastnosti T_1 ; zvětšování proudu je dáno indukčností primárního vinutí 1–2 Tr_1 . „Pila“ z R_8C_{10} je přiváděna na vývod 4 IO_1 . Podle indukčnosti primárního vinutí je třeba přizpůsobit časovou konstantu R_8C_{10} „úhlu“ zvětšování proudu v T_1 . Jako informace pro regulaci ve vodivé fázi je na vývodu 4 IO_1 použito množství energie primárního vinutí Tr_1 , které je závislé na síťovém napětí a době otevření T_1 . Odchylka pro regulování je snímána z vinutí 5–6 Tr_1 , které je co nejtěsněji navázáno na sekundární vinutí 7–12 Tr_1 . Současně je vinutí 5–6 Tr_1 součástí zpětné vazby, dovolující, aby paralelní obvod C_{16} , L_2 , primární vinutí 1–2 Tr_1 při uzavření výkonového tranzistoru nezávisle kmital, čímž je nastaven maximální volnoběžný kmitočet měniče. Potřebné regulační napětí pro vývod 3 je usměrněno D_4 , D_5 a filtrováno C_{11} , C_{12} . Rezistor R_{16} spolu s C_{11} , C_{12} tvoří časovou konstantu, která zabraňuje rychlým změnám, takže řídicí obvod reaguje teprve po několika periodách. Děličem napětí R_9 , R_{10} , R_{11} , R_{13} se nastavuje sekundární napětí.

Nastavené regulační napětí U_3 (na vývodu 3 IO_1) je porovnáváno s vnitřním referenčním napětím a podle výsledku porovnání je regulována střída impulsu.

Sekundární napětí se nastavuje R_{10} . V celém pracovním rozsahu měniče je na vinutí 5–6 Tr_1 při průchodu napětí nulou informace o střídě signálu, kmitočtu spínání T_1 nebo o volnoběžném kmitočtu. Signály na vývodu 2 IO_1 jsou tvarovány R_{12} a vnitřní omezovací diodou. Článek R_{16} , C_{13} omezuje rušivé špičky a překmity, které mohou posunout průchody napětí nulou. Odpojení zdroje při podpětí zabezpečuje R_7 (do vývodu 5 IO_1) v závislosti na napětí na vývodu 9 IO_1 . Smysl vinutí 3–4 Tr_1 musí být volen tak, aby napětí na vývodu 9 IO_1 nebylo regulováno a měnilo se při změně síťového napětí. D_{11} je během vodivé fáze vodivá. Při podpětí v síti se IO_1 odpojí přes vývod 9 IO_1 . Při nezapojené zátěži na sekundární straně Tr_1 se měnič přepne do klidového stavu (stand-by) a výkon z vinutí 11–12 se zmenší asi na 5 W. R_{17} , R_{20} jsou zatěžovací odpory pro napětí +147 V a symetrické napětí 34 V a zabraňují zvětšení sekundárního napětí o více než 20 % při klidovém provozu. Kondenzátory C_{17} , C_{19} , C_{23} , C_{28} omezují špičky vzniklé při spínání D_6 až D_9 a C_{18} , C_{21} , C_{25} , C_{29} filtrují usměrněná sekundární napětí. Z obr. 22 vyplývá, že:

- na vývodu 1 je zdroj referenčního napětí se zkratuodolným oddělovacím stupněm,
- na vývodu 2 je řídicí logika řízena z detektoru průchodu nulou, rozeznávající napětím U_2 průchody napětí nulou, řídí start nabíjecích a vybíjecích impulsů pro Tr_1 ,
- na vývodu 3 je regulační napětí vedeno do regulačního zesilovače a detektoru přetížení, kde je porovnáváno se vztažnými napětími U_R (při regulaci a přetížení) a U_K (při zkratu). Výstup detektoru přetížení



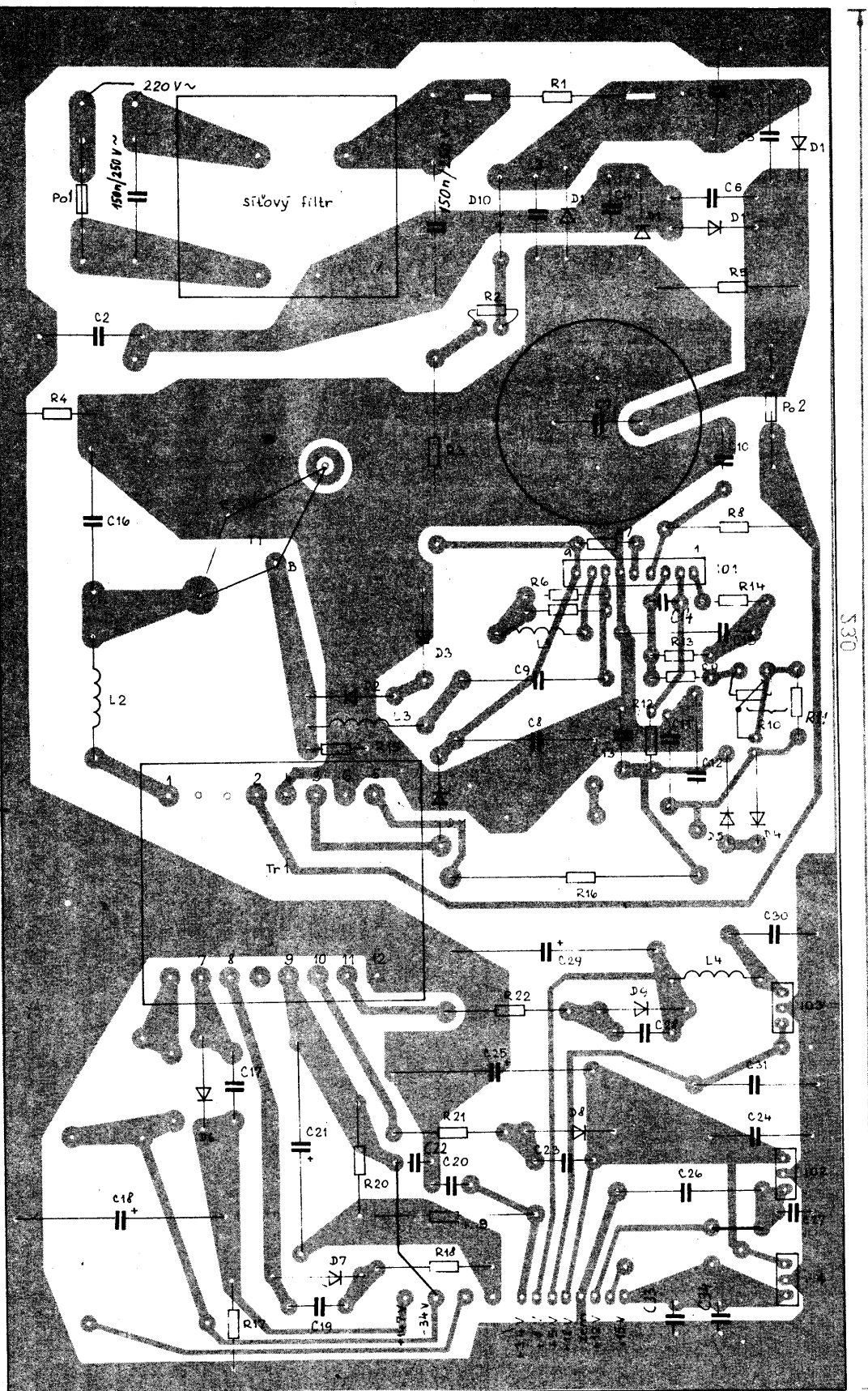
pracuje jako komparátor signálu STOP. Ochranný obvod běhu naprázdno chrání při odlehčení sekundárního vinutí T_1 před nepřipustně úzkými budicími impulsy, na vývodu 4 je získáno napětí pomocí vnějšího obvodu RC a měniče primárního proudu, které je úměrně kolektorovému proudu T_1 . Měnič, který pracuje jako komparátor i koncový stupeň, je řízen logikou a vnitřním napětím U_{4B} . Bude-li toto napětí větší než výstupní napětí regulačního zesilovače a zesilovače přetížení, je komparátorem STOP upraveno na původní velikost a současně se objeví na výstupu (vývod 7 IO_1) menší napětí. Dalším vstupem vnitřní logiky je výstup generátoru startovacího impulsu s napětím U_{ST} , který hlídá primární a sekundární napájecí napětí,

- na vývodu 5 je zmenšené primární napětí, které se porovnává s napětím U_U v bloku hlídání primárního napětí a v případě podpětí blokuje řídicí logiku,
- výstupním signálem řídicí logiky je buzen zesilovač proudu báze, který tento signál

mění na budící proud báze T_1 a to pomocí C_9 na vývodu 7 IO_1 , který při náběhu nabije na 2,1 V. Regulator proudu tvaruje na R_6 výstupní proud z vývodu 8 IO_1 , který je závislý na zvětšujícím se napětí na vývodu 4 IO_1 . Při přerušení báze se výkonový tranzistor odpojí přes vývod 7 IO_1 , na vývodu 9 se z přivedeného napětí U_9 odvozují prahová napětí sepnutí U_{9A} , U_{9E} a U_{9min} a vnitřní referenční napětí U_{ref} pro kontrolu napájecího napětí. Z U_{ref} jsou odvozena napětí U_R , U_K , U_U , U_{4B} , U_{ST} . Pokud $U_9 > U_{9E}$, bude U_{ref} sepnuto a při $U_9 < U_{9A}$ odpojeno. Logika pracuje jen při $U_9 > U_{9min}$.

Funkci IO_1 je možné rozdělit na tři oblasti: náběh, běžný/regulovaný provoz, ochranný provoz.

Při zapnutí začíná náběh zdroje, kdy je z vnitřního referenčního napětí napájen regulátor napětí a nabíjí se C_9 . Dokud $U_9 < 12$ V, je $I_9 < 3,2$ mA. Při $U_9 = 12$ V se skokově zapíná $U_{ref} = U_1 = 4$ V a vytvoří se potřebná napětí pro obvody v IO_1 , kromě



obvodu řídicí logiky, pro kterou je určen další stabilizátor napětí, začínající pracovat současně s objevením se referenčního napětí. To je nutné, aby se nabil C_9 . Při běžném nebo regulovaném provozu jsou na vývodu 2 IO₁ registrovány průchody signálu nulou ve vazebním vinutí 5-6 Tr₁, které ovládají řídicí logiku. Změny amplitudy napětí na zpětnovazebním vinutí 5-6 Tr₁ jsou usměrněny a přes vývod 3 IO₁ přivedeny na regulační

zesilovač a detektor přetížení. Regulační zesilovač zpracovává vstupní napětí asi 2 V a proud 1,4 mA. Detektor přetížení spolu s obvodem řízení kolektorového proudu na vývodu 4 IO₁ omezuje rozsah regulace regulačního zesilovače podle velikosti vnitřního střídavého napětí. Zvětšováním C_{10} se zvětšuje i přípustný kolektorový proud T₁ (bod obratu) a tím je určen i rozsah regulace, který je dán stejnosměrným napětím vztaženým

Obr. 23. Příklad provedení desky s plošnými spoji napájecího zdroje (X247) (na desce je přidán v pravém dolním rohu desky zdroj a v pravém horním rohu desky síťový filtr, jejichž součástky nejsou na schématu zapojení)

Anritsu Instruments

World Leading Measurement Technology
for Telecommunications

Phoenix Praha A.S., Ing. Havlíček, Tel.: (2) 43 32 01, 69 22 906

ELSinco

Divadlo pracujících v Mostě

prodá

**2 ks barevných videorekordérů systému VCR, typ MTV 50, výrobce UNITRA
PLR licence GRUNDIG**

oba rok výroby 1983.

NEPOUŽÍVANÉ – ke každému kompletní servisní manuál + 1 kazeta VCR – cena za 1 ks – 3000 Kčs.

Informace: Divadlo pracujících v Mostě, tel. 79 62 43, linka 12 – Jiří Henzl.

vůči 2 V a pilovitým střídavým napětím, dosahujícím amplitudy až 4 V (referenční napětí). Při zmenšení sekundárního výkonu na 20 W se zvýší spínací kmitočet na 50 kHz se střídou 1:3, při zmenšení sekundárního výkonu na 1 W se zvýší spínací kmitočet na 70 kHz se střídou 1:11 a současně se zmenšuje kolektorový proud T_1 pod 1 A.

(Dokončení příště)

ČSPLO s. p. Děčín
odprodá za zůstatkovou hodnotu
11 750 Kčs
rádiovou vysílací a přijímací stanici KV
typ SEG 100 (SSSR) rok výroby 1982.
Bližší informace podá
ing. Pícek,
ČSPLO Děčín,
K. Čapka 1,
tel. 283 31

Dekodér FilmNet: desky pl. sp., IO, T, D, mech. díly, krabice, konektory, zdroj, stav. návod (1980). Ing. R. Jufík, Foltýnova 15, 635 00 Brno.
BFQ69, BFG65, BFR90, 91, 96 (115, 135, 29, 34, 39), **BFT66** (120). J. Zavadil, P.O.B. 27/Štúrova, 142 00 Praha 4.

KOUPĚ

Termistory v kov. pouzdře 4k7: TL 070-4; KUN 10-20; přesné R; TS 121-2; repro ARN 6604-8 a Jugo AZSK 25. M. Čechlovský, Rumburská 1371, 463 11 Liberec 30.
Starší fungující počítač (ZX Spectrum, Daktik, Sinclair) za 1500 Kčs, uveďte stav. R. Kubala, Centrum 2341/2, 734 01 Karviná.

RŮZNÉ

POZOR! Vyhledám a okopírují články ze všech elektronických časopisů, vypájím součástky a IO bez poškození. tištěným horkým vzduchem; seženu popř. převinu různě. MCF, Forejtová, Nad úpadem 439, 140 00 Praha 4, tel. 794 00 38.

dm servis
MINISTVO OBCHODNÍ KANCELÁŘSKÝCH SLUŽEB

**Školská 3
110 00 Praha 1
Tel. (02) 29 93 94
29 81 10**

Ceny dohodou!

Pro soukromníky i organizace!

**OTESTUJEME
NASTAVÍME
OPRAVÍME**

**Floppy diskové
mechaniky**

5,25"; 3,5"

Sateltní dekodér FILMNET, špičková kvalita, automatické spínání, automatické překódování, pouze 5 int. obvodů, všechny součástky do 250 Kčs! Návod + předlohu spoju zašlu na dobírku 290 Kčs. I. Foit, Riegrova 31, 612 00 Brno.

INZERCE



Inzerce přijímá osobně a poštou Vydavatelství Magnet-Press inzertní oddělení (inzerce ARB), Vladislavova 26, 113 66 Praha 1, tel. 26 06 51-9, linka 294. Uzávěrka tohoto čísla byla 10. 8. 1990, do kdy jsme museli obdržet úhradu za inzerát. Neopomeňte uvést prodejní cenu, jinak inzerát neuveřejníme. Text pište čitelně, aby se předešlo chybám vznikajícím z nečitelnosti předlohy.

PRODEJ

U806D (85), **C520D** (105). M. Lhotský, 17. listopadu 14, 431 51 Klášterec n. Ohří.
BFG65 (150), **BFQ69** (150), **BFT97** (100), **BFT96** (70), **BF961** (35), **BF679** (25), **BFR90** (50), **BFR91** (50), **BFR96** (60), štvorhlavové HQ video Panasonic NV-G 21 (22 000, 1000 DM), nový kaz. deck Technics RS-B 755 černý (18 000, 750 DM). P. Poremba, Clementisova 12, 040 14 Košice.

KIKUSUI Oscilloscopes

Superior in Quality,
first class in Performance!

Phoenix Praha A.S., Ing. Havlíček, Tel.: (2) 69 22 906, 43 32 01,

ELSinco